

OKI 電子デバイス

MSM7705-01/02/03

4chシングルレイルコーデック

■ 概要

MSM7705-01/02/03は、300～3400Hzの音声帯域の信号をAD/DA変換するためのフィルタを内蔵したCMOSによる4チャンネルコーデックLSIです。

本LSIは、単一電源動作、低消費電力動作ができ、1チップに4チャンネルのAD/DA変換機能を持っており、実装面積、外付け部品の削減ができますので、デジタル電話端末、デジタルPABX、ボタン電話用に最適です。

■ 特長

- 単一5V電源動作

- 消費電力

| | | |
|----------|------------|-----------|
| 動作時： | typ 70mW | max 140mW |
| パワーセーブ時： | typ 14mW | max 32mW |
| パワーダウン時： | typ 0.05mW | max 0.3mW |

- ITU-T勧告の圧伸則に従っています。

MSM7705-01： μ /A-law ピンセレクタブル

MSM7705-02： μ -law

MSM7705-03： A-law

- PLLを内蔵していますのでマスタクロックは不要です。

- PCMインタフェースは4CHシリアル/パラレル切替え可能

- 伝送クロック： 64, 128, 256, 512, 1024, 2048kHz
96, 192, 384, 768, 1536, 1544kHz
(4CHシリアル時、64, 96, 128, 192kHzは不可)

- 各チャンネル毎に送信ゲイン調節が可能

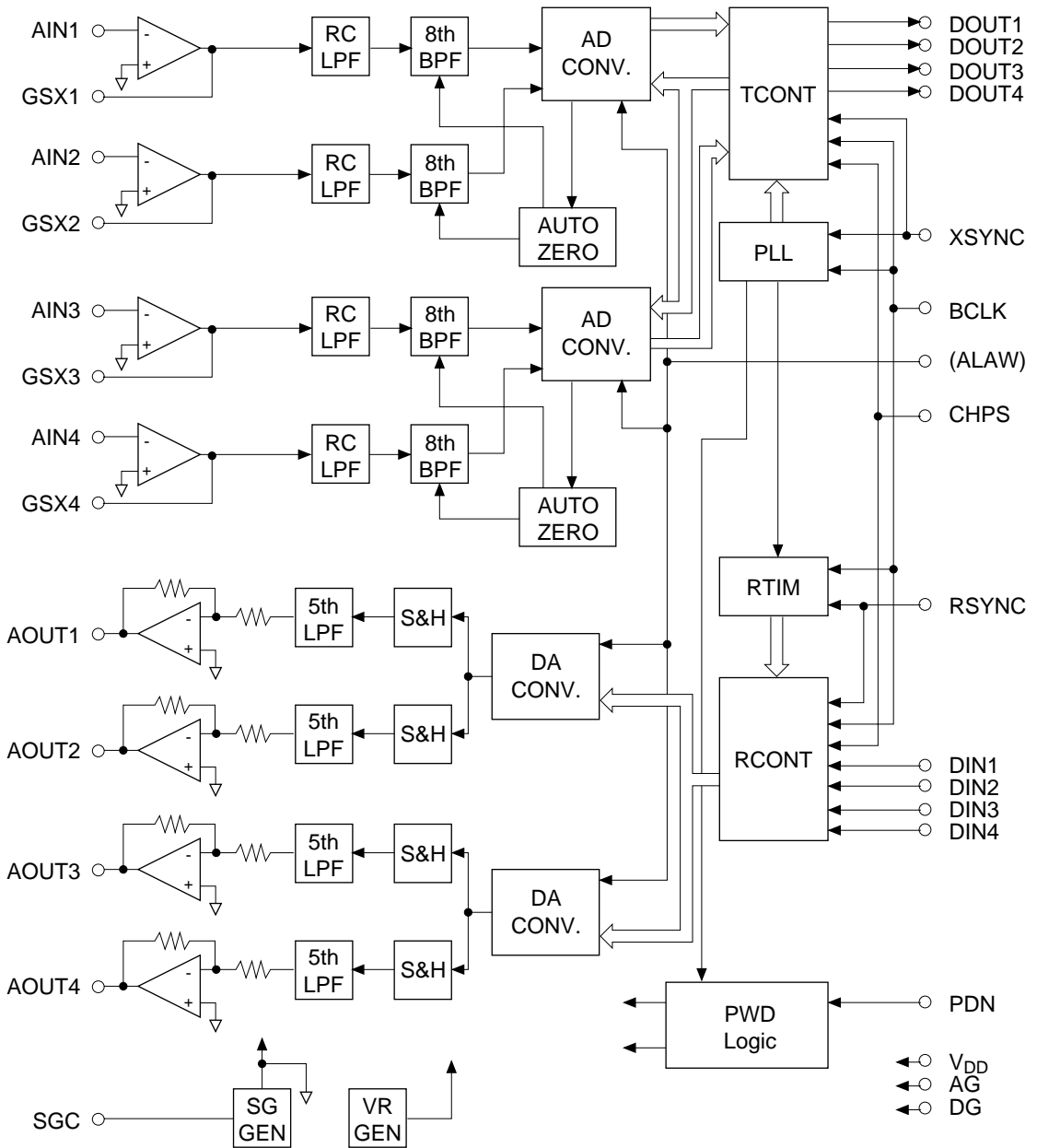
- 基準電圧源内蔵

- アナログ出力は600 Ω ライントランスを直接駆動可能

- パッケージ：

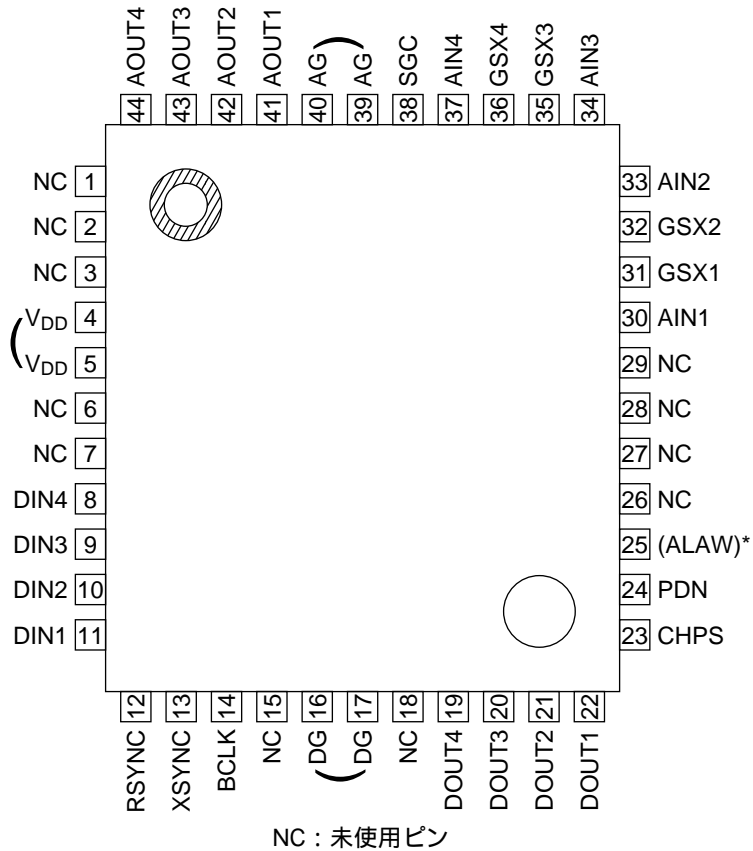
44ピンプラスチックQFP (QFP44-P-910-0.80-2K) (製品名：MSM7705-01GS-2K)
(製品名：MSM7705-02GS-2K)
(製品名：MSM7705-03GS-2K)

■ ブロック図



■ 端子接続（上面図）

44ピンプラスチックQFP



<注> V_{DD} , DGおよびAGは2端子ずつありますが、内部では接続してあります。

* ALAW端子は、MSM7705-01GS-2Kにのみあります。

■ 端子機能説明

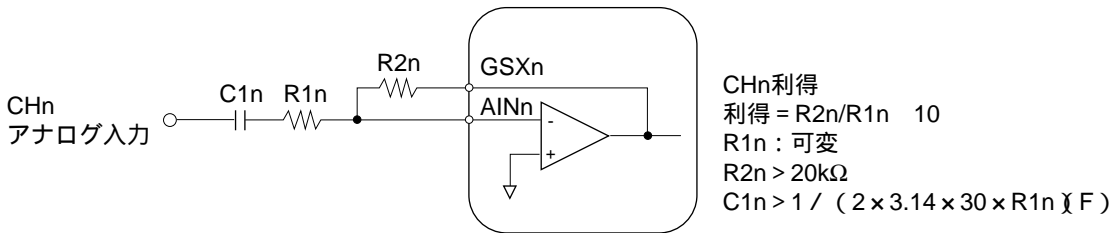
● AIN1、AIN2、AIN3、AIN4、GSX1、GSX2、GSX3、GSX4

AIN1、GSX1はチャンネル1の、AIN2、GSX2はチャンネル2のAIN3、GSX3はチャンネル3の、AIN4、GSX4はチャンネル4の送信アナログ入力及び送信レベル調整用端子です。

AIN1、AIN2、AIN3、AIN4は、オペアンプ反転入力、そしてGSX1、GSX2、GSX3、GSX4はオペアンプ出力に接続されています。レベル調整は下記の方法で行って下さい。

パワーセーブ、パワーダウン時、GSX1、GSX2、GSX3、GSX4出力は0Vになります。

これらの端子を使わない場合、AIN1-GSX1、AIN2-GSX2、AIN3-GSX3、AIN4-GSX4をそれぞれ接続して下さい。



● AOUT1、AOUT2、AOUT3、AOUT4

AOUT1はチャンネル1の、AOUT2はチャンネル2の、AOUT3はチャンネル3の、AOUT4はチャンネル4の受信フィルタ出力端子です。

出力振幅は、DIN1、DIN2、DIN3、DIN4へ3dBm0のデジタル信号を入力した時、3.4V_{pp}でSG（信号グランド電位：1/2V_{DD}）を中心に振れ、600Ω以上の負荷を駆動できます。

パワーセーブ、パワーダウン時これらの出力は高抵抗でSG電位を出力します。

● DIN1、DIN2、DIN3

DIN1、DIN2、DIN3はパラレルモード選択時のチャンネル1、チャンネル2、チャンネル3のPCM信号入力端子で、これらの端子への直列PCM信号入力と、それに同期したRSYNC信号、BCLK信号によりDA変換を行い、アナログ出力を各々AOUT1、AOUT2、AOUT3端子より出力します。

PCM信号のデータ速度はBCLK周波数と同じです。PCM信号は、BCLK信号の立下がりでシフトされ、8ビットシフトされた時点で内部レジスタにラッチされます。PCMデータ（MSD）の先頭はRSYNCの立上がりで識別されます。

シリアルモード選択時、この入力端子は使用しませんが、GND（0V）へ接続して下さい。

● DIN4

DIN4はパラレルモード選択時のチャンネル4のPCM信号入力端子で、この端子への直列PCM信号入力と、それに同期したRSYNC信号、BCLK信号によりDA変換を行い、アナログ出力をAOUT4端子より出力します。

PCM信号のデータ速度はBCLK周波数と同じです。PCM信号は、BCLK信号の立下がりでシフトされ、8ビットシフトされた時点で内部レジスタにラッチされます。PCMデータ（MSD）の先頭はRSYNCの立上がりで識別されます。

シリアルモード選択時、この入力端子は4CH多重化PCM信号入力端子として使用します。

● BCLK

DIN1、DIN2、DIN3、DIN4、DOUT1、DOUT2、DOUT3、DOUT4のPCM信号のシフトクロック信号入力端子です。周波数はデータ速度と同一です。この信号を、"1"又は"0"に固定することにより、送信、受信共にパワーセーブ状態になります。

● RSYNC

受信同期信号入力端子です。この信号により、DIN1、DIN2、DIN3、DIN4端子への直列PCM信号列から必要な8ビットのPCMデータを選択します。また、この同期信号により受信部のすべてのタイミング信号を同期させます。この同期信号はBCLKと位相同期している（BCLKと同一のクロック源から作られている）ことが必要です。

周波数は受信部の交流特性（主に周波数特性）を保証するため、 $8\text{kHz} \pm 50\text{ppm}$ にして下さい。ただし、使用される装置の周波数特性が厳密に規定されていない場合には $6\text{kHz} \sim 10\text{kHz}$ の範囲で動作可能ですが、電気的特性のカタログ値での保証はできません。

● XSYNC

送信同期信号入力端子です。DOUT1、DOUT2、DOUT3、DOUT4端子からのPCM出力信号は、この信号に同期して出力されます。また、この同期信号によりPLLをトリガすると共に送信部すべてのタイミング信号を同期させます。この同期信号はBCLKと位相同期していることが必要です。

周波数は送信部の交流特性（主に周波数特性）を保証するため、 $8\text{kHz} \pm 50\text{ppm}$ にして下さい。ただし、使われる装置の周波数特性が厳密に規定されていない場合には $6\text{kHz} \sim 10\text{kHz}$ の範囲で動作可能ですが、電気的特性のカタログ値での保証はできません。

この信号を"1"又は"0"に固定することにより、送信、受信共にパワーセーブ状態になります。

● DOUT1

DOUT1はパラレルモード選択時のチャンネル1のPCM信号出力端子です。このPCM出力信号はBCLK信号の立上がりに同期してMSDから順に出力されます。（MSDはBCLKとXSYNCのタイミングにより、XSYNCの立上がりで出力される場合があります。）

この端子は、PCM出力の8ビット以外の時間ではハイインピーダンスになります。

また、この端子はパワーダウン、パワーセーブ時にもハイインピーダンスになります。シリアル・モード選択時、この端子は4CH多重化PCM信号出力端子となります。

出力形態は、オープンドレインですので、プルアップ抵抗が必要です。

符号化則、出力符号形式についてはITU-T勧告に従っており、A-lawでは偶数ビットの反転もしております。

| 入出力レベル | PCMIN/PCMOUT | | | |
|----------|---------------------------|---------|----------------------|---------|
| | MSM7705-02 (μ -law) | | MSM7705-03 (A-law) | |
| | MSD | | MSD | |
| + フルスケール | 1 0 0 0 | 0 0 0 0 | 1 0 1 0 | 1 0 1 0 |
| +0 | 1 1 1 1 | 1 1 1 1 | 1 1 0 1 | 0 1 0 1 |
| -0 | 0 1 1 1 | 1 1 1 1 | 0 1 0 1 | 0 1 0 1 |
| - フルスケール | 0 0 0 0 | 0 0 0 0 | 0 0 1 0 | 1 0 1 0 |

● DOUT2、DOUT3、DOUT4

DOUT2、DOUT3、DOUT4はパラレルモード選択時のチャンネル2、チャンネル3、チャンネル4のPCM信号出力端子です。このPCM出力信号はBCLK信号の立上がりに同期してMSDから順に出力されます。（MSDはBCLKとXSYNCのタイミングにより、XSYNCの立上がりで出力される場合があります。）

この端子は、PCM出力の8ビット以外の時間ではハイインピーダンスになります。

また、この端子はパワーダウン、パワーセーブ時にもハイインピーダンスになります。シリアル・モード選択時、この端子はオープン状態となります。

出力形態は、オープンドレインですので、各々の出力にプルアップ抵抗が必要です。

符号化則、出力符号形式についてはITU-T勧告に従っており、A-lawでは偶数ビットの反転もしております。

● CHPS

PCM入出力モードの選択信号入力端子です。

この信号がデジタル"H"レベルの時、PCM入出力はパラレルモードとなり、CH1、CH2、CH3、CH4のPCMデータが同一タイミングでDOUT1、DOUT2、DOUT3、DOUT4、DIN1、DIN2、DIN3、DIN4より入出力されます。

この信号がデジタル"L"レベルの時、PCM入出力はシリアルモードとなり、CH1～CH4のPCMデータは時分割多重化したデータとしてDOUT1、DIN4より入出力されます。

● PDN

パワーダウン制御信号入力端子です。デジタル"L"レベルで送信、受信共にパワーダウン状態になります。

● V_{DD}

+5V電源端子です。使用される装置のアナログ電源系を使用して下さい。

この端子とAG端子間に0.1～1 μ Fの高周波特性の良いバイパスコンデンサと10～20 μ Fのコンデンサを必要に応じて入れて下さい。

● AG

アナログ信号用グランド端子です。

● DG

デジタル信号回路用のグランド端子です。本LSIの内部ではアナロググランド（AG）とは分離されていますが、プリント基板上ではアナロググランド端子（AG）に接続して下さい。

● SGC

信号グランド電位作成回路用のバイパス・コンデンサ端子です。0.1 μ Fの高周波特性の良いコンデンサをSGCとAG間に入れて下さい。

● ALAW

この端子はMSM7705-01GS-2Kにのみあります。

この端子は、圧伸則を切り替えるための制御信号入力端子です。デジタル"L"レベルの時CODECは μ -lawで動作し、デジタル"H"レベルの時CODECはA-lawで動作します。

この端子は、IC内部でプルダウンしていますので、この端子を開放で使用された場合CODECは μ -lawで動作します。

■ 絶対最大定格

| 項目 | 記号 | 条件 | 定格値 | 単位 |
|----------|------------------|----|-------------------------------|----|
| 電源電圧 | V _{DD} | | 0 ~ 7.0 | V |
| アナログ入力電圧 | V _{AIN} | | - 0.3 ~ V _{DD} + 0.3 | V |
| デジタル入力電圧 | V _{DIN} | | - 0.3 ~ V _{DD} + 0.3 | V |
| 保存温度 | T _{STG} | | - 55 ~ + 150 | |

■ 推奨動作条件

| 項目 | 記号 | 条件 | Min. | Typ. | Max. | 単位 |
|---------------------|------------------|--|--|------|-----------------------------|-----------------|
| 電源電圧 | V _{DD} | 電圧値は一定 | 4.75 | 5.0 | 5.25 | V |
| 動作温度 | T _a | | - 30 | + 25 | + 85 | |
| アナログ入力電圧 | V _{AIN} | ゲイン = 1 | | | 3.4 | V _{pp} |
| 高レベル入力電圧 | V _{IH} | XSYNC, RSYNC, BCLK, DIN1, | 2.2 | | V _{DD} | V |
| 低レベル入力電圧 | V _{IL} | DIN2, DIN3, DIN4, PDN, CHPS, ALAW | 0 | | 0.8 | V |
| クロック周波数 | F _C | BCLK (4CHシリアル時、64, 96, 128, 192kHzは削除) | 64, 128, 256, 512, 1024, 2048, 96, 192, 384, 768, 1536, 1544 | | | kHz |
| 同期信号周波数 | F _S | XSYNC, RSYNC | | 8.0 | | kHz |
| クロックデューティ サイクル | D _C | BCLK | 40 | 50 | 60 | % |
| デジタル入力立ち上がり 時間 | t _{ir} | XSYNC, RSYNC, BCLK, DIN1, DIN2, DIN3, DIN4, PDN, CHPS | | | 50 | ns |
| デジタル入力立ち下がり 時間 | t _{if} | | | | 50 | ns |
| 送信同期タイミング | t _{XS} | BCLK XSYNC 図 1 参照 | 100 | | | ns |
| | t _{SX} | XSYNC BCLK 図 1 参照 | 100 | | | ns |
| 受信同期タイミング | t _{RS} | BCLK RSYNC 図 1 参照 | 100 | | | ns |
| | t _{SR} | RSYNC BCLK 図 1 参照 | 100 | | | ns |
| 同期信号幅 | t _{WS} | XSYNC, RSYNC | 1BCLK | | 100 | μs |
| DINセットアップ時間 | t _{DS} | DIN1, DIN2, DIN3, DIN4 | 100 | | | ns |
| DINホールド時間 | t _{DH} | DIN1, DIN2, DIN3, DIN4 | 100 | | | ns |
| デジタル出力負荷 | R _{DL} | DOUT1, DOUT2, プルアップ抵抗 | 0.5 | | | kΩ |
| | C _{DL} | DOUT3, DOUT4 | | | 100 | pF |
| アナログ入力許容オフ セット電圧 | V _{off} | 送信ゲインステージ ゲイン = 1 | V _{DD} /2 - 100 | | V _{DD} /2 + 100 | mV |
| | | 送信ゲインステージ ゲイン = 10 | V _{DD} /2 - 10 | | V _{DD} /2 + 10 | mV |
| ジッタ許容幅 | | XSYNC, RSYNC | | | 500 | ns |

■ 電気的特性

● 直流及びデジタルインタフェース特性

($V_{DD} = +5V \pm 5\%$, $T_a = -30 \sim +85$)

| 項目 | 記号 | 条件 | Min. | Typ. | Max. | 単位 |
|--------------|-----------|--|------|------|----------|---------|
| 電源電流 | I_{DD1} | 動作時、無信号 | | 14.0 | 28.0 | mA |
| | I_{DD2} | パワーセーブ時 (PDN = 1) XSYNC 又はBCLK OFF | | 2.6 | 6.0 | mA |
| | I_{DD3} | パワーダウン時 PDN = 0, BCLK OFF | | 0.01 | 0.05 | mA |
| 高レベル入力電圧 | V_{IH} | | 2.2 | | V_{DD} | V |
| 低レベル入力電圧 | V_{IL} | | 0.0 | | 0.8 | V |
| 高レベル入力リーク | I_{IH} | | | | 2.0 | μA |
| 低レベル入力リーク | I_{IL} | | | | 0.5 | μA |
| 低レベルデジタル出力電圧 | V_{OL} | pull-up抵抗 > 500 Ω | 0.0 | 0.2 | 0.4 | V |
| デジタル出力リーク | I_O | | | | 10 | μA |
| 入力容量 | C_{IN} | | | 5 | | pF |

● 送信アナログインタフェース

($V_{DD} = +5V \pm 5\%$, $T_a = -30 \sim +85$)

| 項目 | 記号 | 条件 | Min. | Typ. | Max. | 単位 | |
|---------|------------|------------------------------------|----------|-------|------|------------|----|
| 入力抵抗 | R_{INX} | AIN1, AIN2, AIN3, AIN4 | 10 | | | M Ω | |
| 出力負荷抵抗 | R_{LGX} | GSX1, GSX2, GSX3, GSX4 対SG電位 | 20 | | | k Ω | |
| 出力負荷容量 | C_{LGX} | | | | 30 | pF | |
| 出力振幅 | V_{OGX} | | | - 1.7 | | + 1.7 | V |
| オフセット電圧 | V_{OSGX} | | Gain = 1 | - 20 | | + 20 | mV |

● 受信アナログインタフェース

($V_{DD} = +5V \pm 5\%$, $T_a = -30 \sim +85$)

| 項目 | 記号 | 条件 | Min. | Typ. | Max. | 単位 | |
|---------|------------|-------|--------------------------|------|------|------------|----|
| 出力負荷抵抗 | R_{LAO} | AOUT1 | 各出力対SG電位 | 0.6 | | k Ω | |
| 出力負荷容量 | C_{LAO} | AOUT2 | | | | | |
| 出力振幅 | V_{OAO} | AOUT3 | $R_L = 0.6k\Omega$ 対SG電位 | | | + 1.7 | V |
| オフセット電圧 | V_{OSAO} | AOUT4 | | | | - 100 | mV |

● 交流特性 (1/3)

($V_{DD} = +5V \pm 5\%$, $T_a = -30 \sim +85$)

| 項 目 | 記号 | 周波数 (Hz) (レベル (dBm0)) | | 条件 | Min. | Typ. | Max. | 単位 |
|------------|---------|-----------------------------|--------------|----|--------|--------|--------|----|
| | | 周波数 (Hz) | レベル (dBm0) | | | | | |
| 送信周波数特性 | Loss T1 | 60 | 0 | | 20 | 26 | | dB |
| | Loss T2 | 300 | | | - 0.15 | + 0.07 | + 0.20 | |
| | Loss T3 | 1020 | | | 基 準 値 | | | |
| | Loss T4 | 2020 | | | - 0.15 | - 0.04 | + 0.20 | |
| | Loss T5 | 3000 | | | - 0.15 | + 0.03 | + 0.20 | |
| | Loss T6 | 3400 | | | 0 | 0.40 | 0.80 | |
| 受信周波数特性 | Loss R1 | 300 | 0 | | - 0.15 | - 0.03 | + 0.20 | dB |
| | Loss R2 | 1020 | | | 基 準 値 | | | |
| | Loss R3 | 2020 | | | - 0.15 | + 0.04 | + 0.20 | |
| | Loss R4 | 3000 | | | - 0.15 | + 0.11 | + 0.20 | |
| | Loss R5 | 3400 | | | 0.0 | 0.47 | 0.80 | |
| 送信信号対雑音比 | SD T1 | 1020 | 3 | *1 | 35 | 43 | | dB |
| | SD T2 | | 0 | | 35 | 41 | | |
| | SD T3 | | - 30 | | 35 | 38 | | |
| | SD T4 | | - 40 | | 29 | 31.5 | | |
| | SD T5 | | - 45 | | 24 | 27 | | |
| 受信信号対雑音比 | SD R1 | 1020 | 3 | *1 | 36 | 43 | | dB |
| | SD R2 | | 0 | | 36 | 41 | | |
| | SD R3 | | - 30 | | 36 | 40 | | |
| | SD R4 | | - 40 | | 30 | 33.5 | | |
| | SD R5 | | - 45 | | 25 | 30 | | |
| 送信レベル間損失偏差 | GT T1 | 1020 | 3 | | - 0.3 | + 0.02 | + 0.3 | dB |
| | GT T2 | | - 10 | | 基 準 値 | | | |
| | GT T3 | | - 40 | | - 0.3 | + 0.04 | + 0.3 | |
| | GT T4 | | - 50 | | - 0.5 | + 0.15 | + 0.5 | |
| | GT T5 | | - 55 | | - 1.2 | + 0.40 | + 1.2 | |
| 受信レベル間損失偏差 | GT R1 | 1020 | 3 | | - 0.3 | 0.0 | + 0.3 | dB |
| | GT R2 | | - 10 | | 基 準 値 | | | |
| | GT R3 | | - 40 | | - 0.3 | + 0.04 | + 0.3 | |
| | GT R4 | | - 50 | | - 0.5 | + 0.16 | + 0.5 | |
| | GT R5 | | - 55 | | - 1.2 | + 0.37 | + 1.2 | |

注記： *1. ソフトメトリックフィルタ使用

● 交流特性 (2/3)

($V_{DD} = +5V \pm 5\%$, $T_a = -30 \sim +85$)

| 項 目 | 記号 | 周波数 | | 条件 | Min. | Typ. | Max. | 単位 |
|----------------------|-------------|--------|-----------------|--|-------|--------|-------|-------|
| | | (Hz) | レベル (dBm0) | | | | | |
| 無通話時雑音 | Nidle T | | | AIN = SG *1 *2 | | - 73.5 | - 70 | dBm0p |
| | Nidle R | | | *1, *3 | | - 78 | - 75 | |
| 絶対レベル (初期値) | AV T | | | $V_{DD} = 5.0V$ $T_a = 25$ | 0.821 | 0.850 | 0.880 | Vrms |
| | AV R | | | | 0.821 | 0.850 | 0.880 | |
| 絶対レベル (温度、電源変動) | AV Tt | 1020 | 0 | $V_{DD} = 5V \pm 5\%$ $T_a = -30 \sim 85$ | - 0.2 | | + 0.2 | dB |
| | AV Rt | | | | - 0.2 | | + 0.2 | |
| 絶対遅延時間 | t_D | 1020 | 0 | A to A BCLK = 64kHz | | | 0.6 | ms |
| 送信群遅延歪特性 | $t_{GD} T1$ | 500 | 0 | *4 | | 0.19 | 0.75 | ms |
| | $t_{GD} T2$ | 600 | | | | 0.11 | 0.35 | |
| | $t_{GD} T3$ | 1000 | | | | 0.02 | 0.125 | |
| | $t_{GD} T4$ | 2600 | | | | 0.05 | 0.125 | |
| | $t_{GD} T5$ | 2800 | | | | 0.07 | 0.75 | |
| 受信群遅延歪特性 | $t_{GD} R1$ | 500 | 0 | *4 | | 0.00 | 0.75 | ms |
| | $t_{GD} R2$ | 600 | | | | 0.00 | 0.35 | |
| | $t_{GD} R3$ | 1000 | | | | 0.00 | 0.125 | |
| | $t_{GD} R4$ | 2600 | | | | 0.09 | 0.125 | |
| | $t_{GD} R5$ | 2800 | | | | 0.12 | 0.75 | |
| 漏話減衰量 | CR T | 1020 | 0 | 送信 受信 | 75 | 80 | | dB |
| | CR R | | | 受信 送信 | 70 | 76 | | |
| | CR CH | | | CH to CH | 75 | 80 | | |

注記： *1. ソフトメトリックフィルタ使用

*2. 上段は μ -law、下段はA-lawについて規定する

*3. PCMINへ"0"コードを入力

*4. 群遅延歪の最小値を基準値とする

● 交流特性 (3/3)

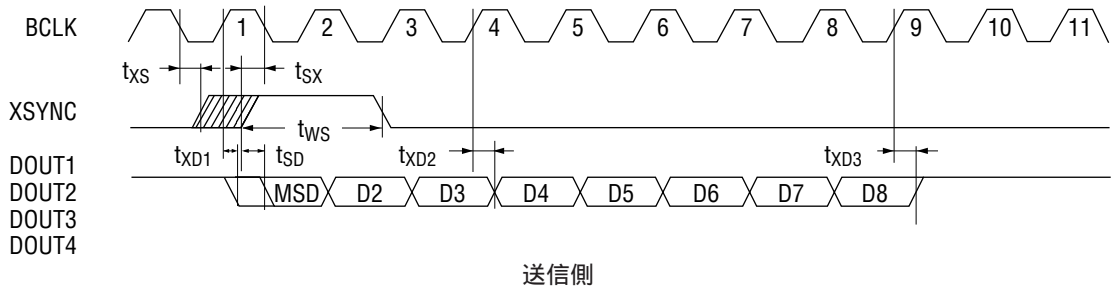
($V_{DD} = +5V \pm 5\%$, $T_a = -30 \sim +85$)

| 項 目 | 記号 | 周波数 (Hz) | | レベル (dBm0) | 条件 | Min. | Typ. | Max. | 単位 |
|----------------|-----------|----------------------------|--------------------|----------------------|----|--------|------|------|------|
| | | 4.6 ~ 72 (kHz) | 0 | | | | | | |
| 帯域外信号減衰量 | DIS | 4.6 ~ 72 (kHz) | 0 | 0 ~ 4000Hz で測定 | 30 | 32 | | | dB |
| 帯域外スプリアス | S | 300 ~ 3400 | 0 | 4.6k ~ 100kHz で測定 | | - 37.5 | - 35 | | dBm0 |
| 混変調歪 | IMD | $f_a = 470$ $f_d = 320$ | - 4 | $2f_a - f_d$ を測定 | | - 52 | - 35 | | dBm0 |
| 電源雑音除去比 | PSR T | 0 ~ 50 (kHz) | 50mV _{pp} | *5 | | 30 | | | dB |
| | PSR R | | | | | | | | |
| デジタル出力遅延 時間 | t_{SD} | $C_L = 100pF + 1LSTTL$ | | | | 20 | | 200 | ns |
| | t_{XD1} | | | | | 20 | | 200 | |
| | t_{XD2} | | | | | 20 | | 200 | |
| | t_{XD3} | | | | | 20 | | 200 | |

注記： *5. 無通話時雑音で測定

■ タイミングチャート

● 送信タイミング



● 受信タイミング

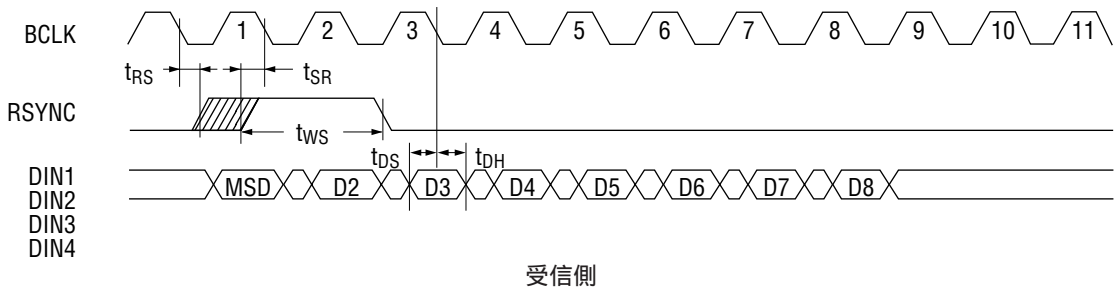


図1 パラレルモード時のタイミングチャート (CHPS = 1)

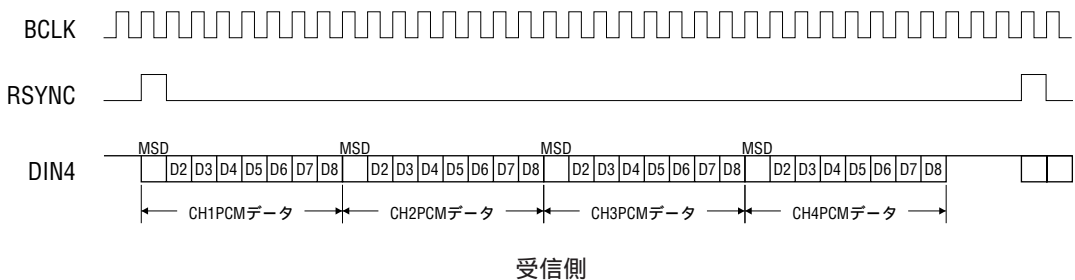
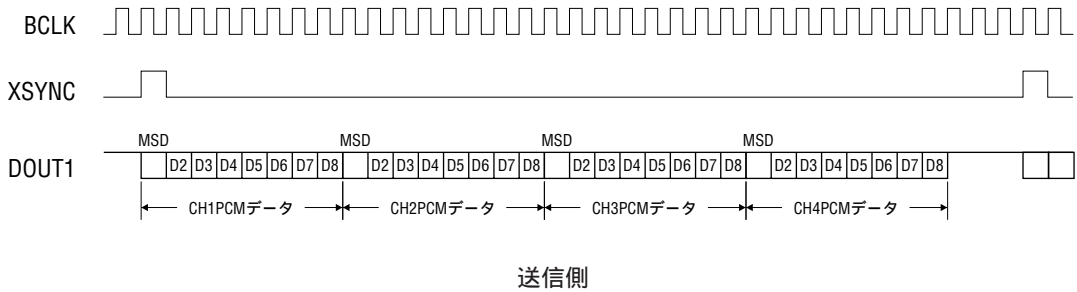
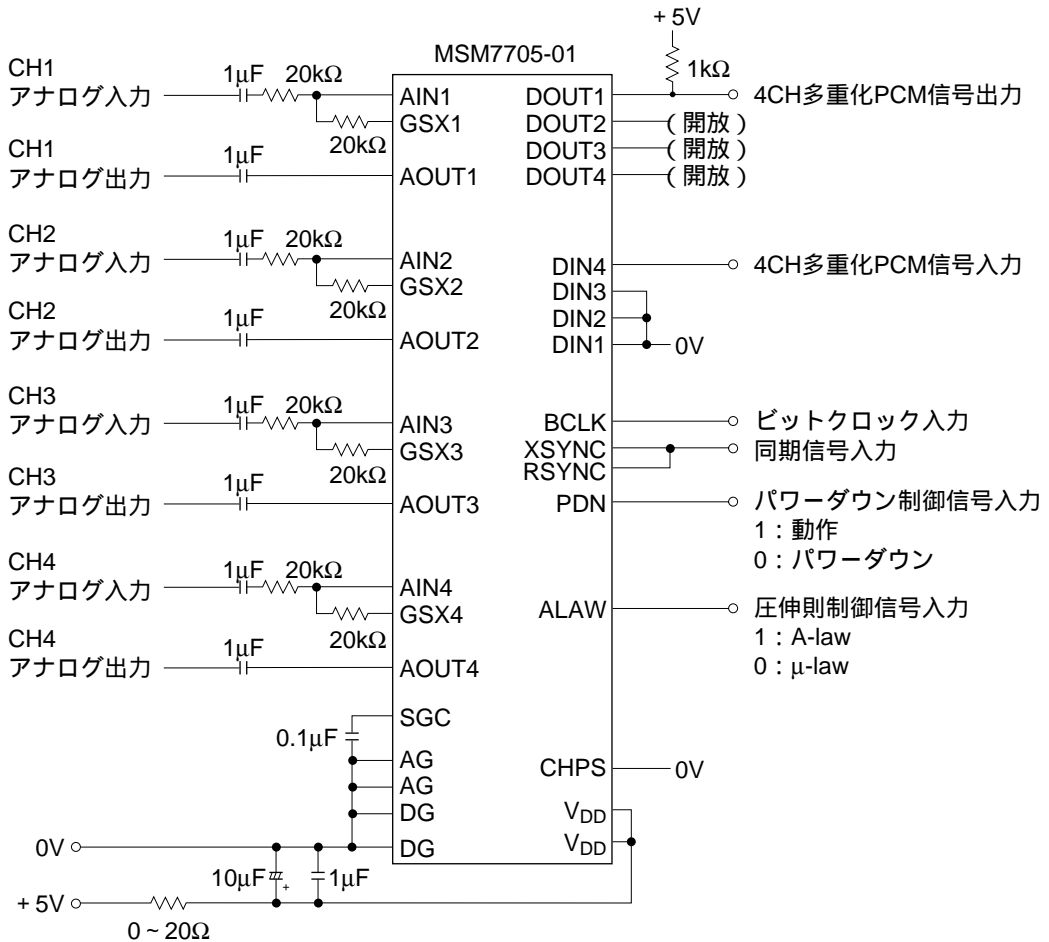


図2 シリアルモード時のタイミングチャート (CHPS = 0)

■ 応用回路例

● 基本接続例 (PCMシリアルモード動作)



■ アプリケーション情報

● DOUT端子のプルアップ抵抗について

DOUT端子のプルアップ抵抗は、使用されるBCLKの周波数、負荷容量に応じて最適な値で使用してください。小さな抵抗値が使われた場合、雑音特性が悪くなることがあります。また消費電流の増加にもなります。

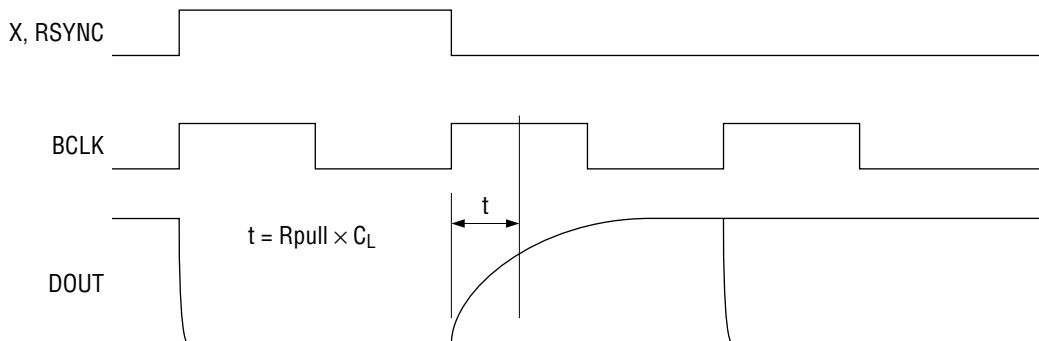
プルアップ抵抗値の算出

$$R_{\text{pull}} = \frac{1}{4 \times f_{\text{BCLK}} \times C_L} - 50\text{ns} \quad (\Omega)$$

f_{BCLK} : BCLKの周波数
 C_L : PCMOOUT端子の負荷容量
 1CMOSまたは1TTLの負荷であれば20pF程度
 50ns : MSM7705の内部遅延

算出条件

SYNC , BCLK信号の立ち上がりが揃っている状態で、DOUT-DIN間を折り返した時、正常にデータの受け渡しができます。



代表値での計算例

| BCLK (kHz) | Rpull (kΩ) | | | |
|------------|-----------------------|-----------------------|-----------------------|------------------------|
| | C _L = 10pF | C _L = 20pF | C _L = 50pF | C _L = 100pF |
| 64 | 385.6 | 192.8 | 77.1 | 38.6 |
| 128 | 190.3 | 95.2 | 38.1 | 19.0 |
| 256 | 92.7 | 46.3 | 18.5 | 9.3 |
| 512 | 43.8 | 21.9 | 8.8 | 4.4 |
| 1024 | 19.4 | 9.7 | 3.9 | 1.9 |
| 1544 | 11.2 | 5.6 | 2.2 | 1.1 |
| 2048 | 7.2 | 3.6 | 1.4 | 0.7 |

抵抗値の選択

計算された値が100kΩ以上では100kΩを使ってください。

また、計算値 + 10%程度は許容範囲ですので、例えば上表の9.3kΩは10kΩでも構いません。

●チャンネル間クロストークの考慮

MSM7705は4チャンネルのCODECを内蔵しています。

LSI内部ではチャンネル間クロストークが起きだけ小さくなるように回路、パターン設計されています。また、端子配置についても考慮されていますので、下記事項に注意されてプリント基板の設計をしてください。

送信側

GSX1 - AIN2, AIN3, AIN4の配線が接近しないこと。

GSX2 - AIN1, AIN3, AIN4の配線が接近しないこと。

GSX3 - AIN1, AIN2, AIN4の配線が接近しないこと。

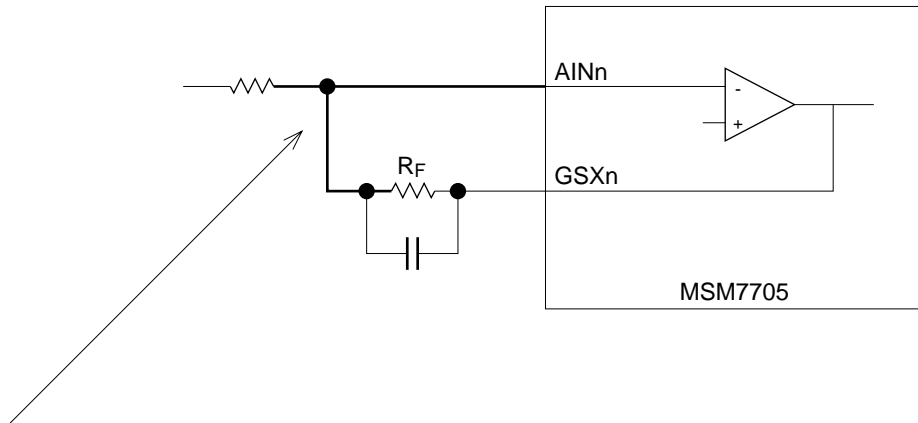
GSX4 - AIN1, AIN2, AIN3の配線が接近しないこと。

AIN1, AIN2, AIN3, AIN4はOP-AMPの反転入力端子で高抵抗になっています。このため、これらのラインに他のチャンネルの信号ラインが接近しているとクロストークの原因となります。

受信側

受信側については各チャンネルの出力AOUT1, AOUT2, AOUT3, AOUT4は低抵抗のAMP出力なので送信側に比べプリント基板の配線によるクロストークは小さいが、できるだけ配線が接近して平行に走らないようにしてください。

● プリント基板配線による送信側AMPの発振防止



太線部分の配線が長くなった場合（プリント基板のレイアウトにも依存しますが2～3cm以上）発振する場合があります。

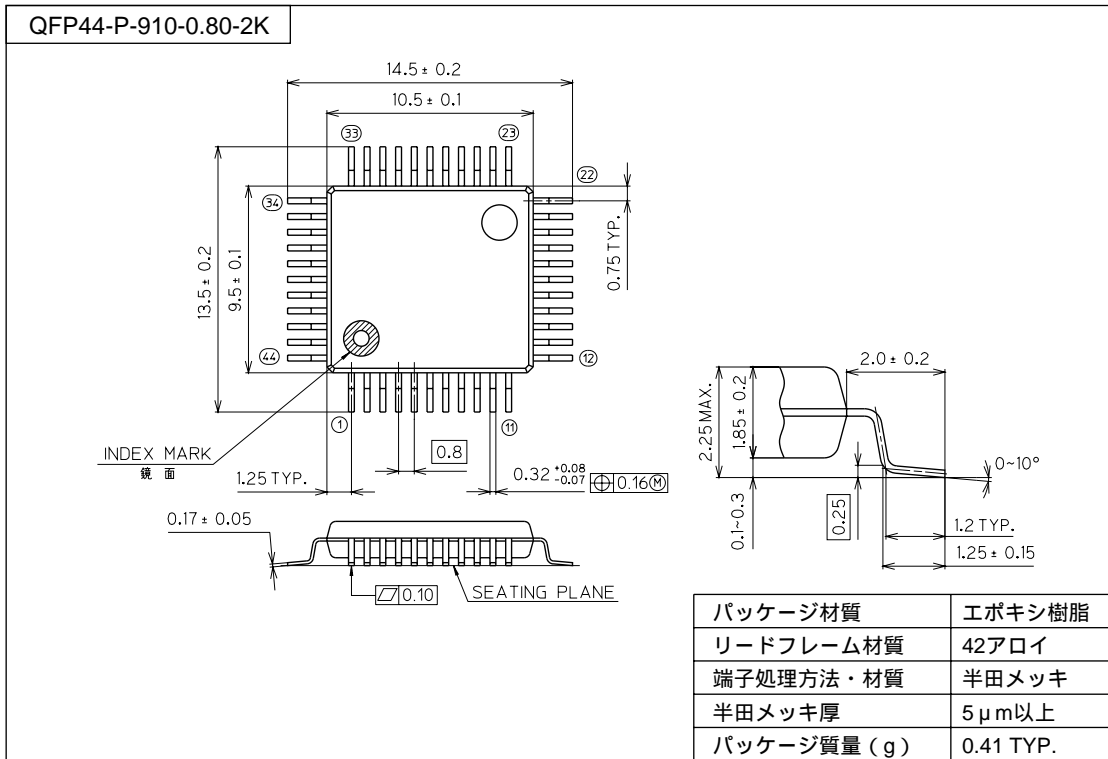
このような時には帰還抵抗 R_F に並列に20～50pFのコンデンサを入れてください。

■ 使用上の注意

- 電氣的性能を保証するため、電源のバイパスコンデンサは高周波特性の良い、コンデンサを使用し、LSIの端子近傍に入れて下さい。
- AG端子とDG端子は、できる限り短く接続し、低インピーダンスでシステムグランドと接続して下さい。
- プリント基板に実装されるときは、ICソケットは使用せず直接基板に取付けて下さい。やむをえずICソケットを使用される場合には、リードの短いソケットを使用して下さい。
- 架等への実装時、本ICの近くに電源トランス等、電磁波を発生するものがある場合、シールドを行って下さい。
- 電源投入時のラッチアップを防止するため、 V_{DD} 端子が $-0.3V$ 以下にならないようにして下さい。
- 本ICの誤動作及び特性劣化を防ぐため、雑音（特に高周波のスパイク性雑音やパルス性雑音）の小さい電源を使用して下さい。

■ パッケージ寸法図

(単位 : mm)



表面実装型パッケージ実装上のご注意

SOP、QFP、TSOP、TQFP、LQFP、SOJ、QFJ (PLCC)、SHP、BGA等は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件 (リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせください。