

OKI 電子デバイス

MSM7704-01/02/03

2chシングルレイルコーデック

■ 概要

MSM7704は、300～3400Hzの音声帯域の信号をA/D、D/A変換するためのフィルタを内蔵したCMOSによる2チャンネルコーデックLSIです。

本LSIは、単一電源動作、低消費電力動作ができ、1チップに2チャンネルのAD/DA変換機能を持っており、実装面積、外付け部品の削減ができますので、デジタル電話端末、デジタルPABX、ハンズフリー電話機のエコーキャンセラDSPのアナログインタフェース用に最適です。

■ 特長

- 単一2.7～3.8V電源動作

- 消費電力

| | | |
|----------|------------|-----------|
| 動作時： | typ 30mW | max 50mW |
| パワーセーブ時： | typ 3mW | max 6mW |
| パワーダウン時： | typ 0.03mW | max 0.3mW |

- ITU-T勧告（G.711）圧伸則に従っています。

MSM7704-01： μ /A-law ピンセレクタブル

MSM7704-02： μ -law

MSM7704-03： A-law

- PLLを内蔵していますのでマスタクロックは不要です。

- PCMインタフェースは2CHシリアル/パラレル切替え可能

- 伝送クロック： 64, 128, 256, 512, 1024, 2048kHz
96, 192, 384, 768, 1536, 1544, 200kHz
(2CHシリアル時、64, 96kHzは不可)

- 送信ゲイン調節が可能

- 基準電圧源内蔵

- アナログ出力は1.2k Ω 負荷を駆動可能

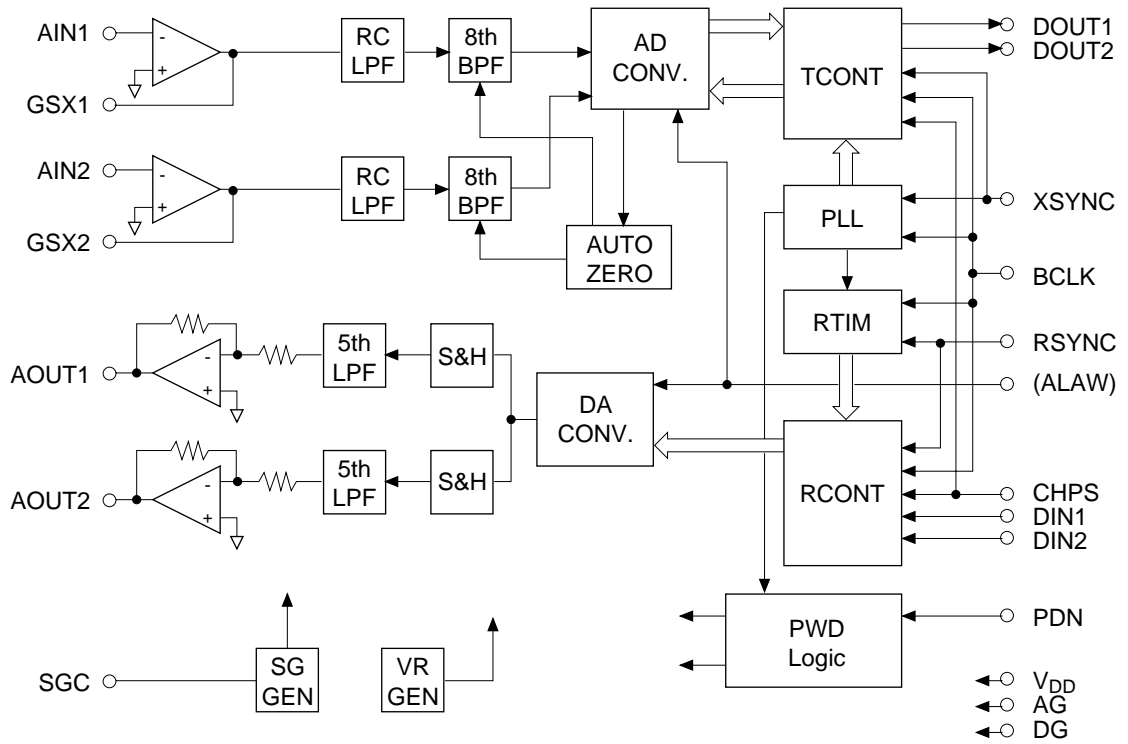
- パッケージ：

24ピンプラスチックSOP (SOP24-P-430-1.27-K) (製品名：MSM7704-01GS-K)

(製品名：MSM7704-02GS-K)

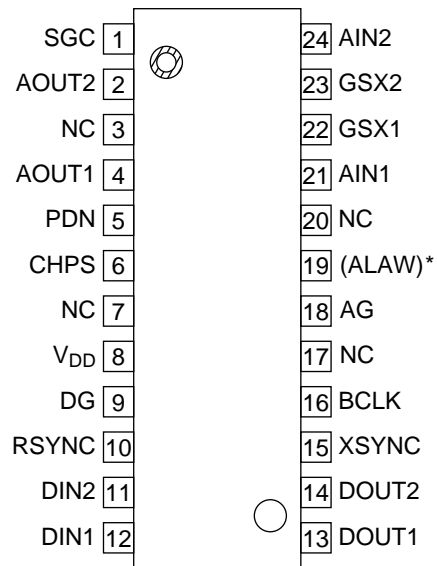
(製品名：MSM7704-03GS-K)

■ ブロック図



■ 端子接続（上面図）

24ピンプラスチックSOP



NC : 未使用ピン

<注> * ALAW端子は、MSM7704-01GS-Kにのみあります。

■ 端子機能説明

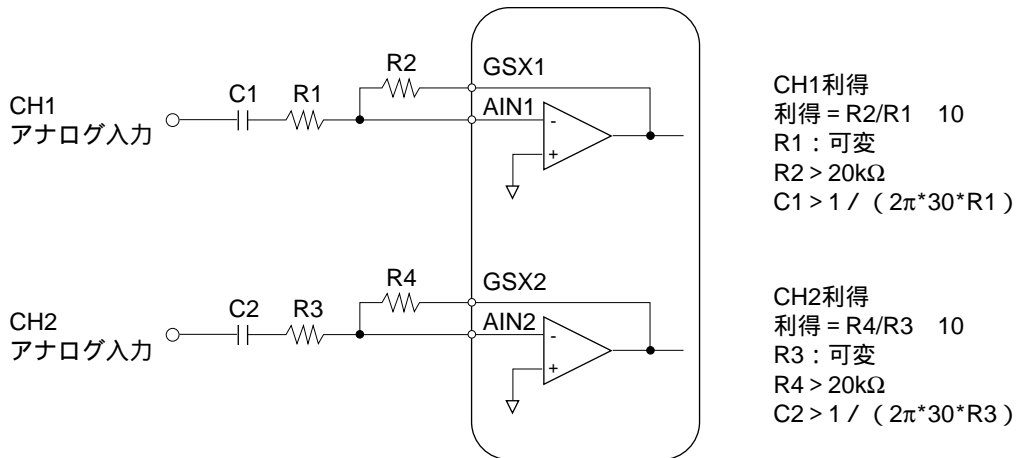
● AIN1、AIN2、GSX1、GSX2

AIN1、GSX1はチャンネル1の、AIN2、GSX2はチャンネル2の送信アナログ入力及び送信レベル調整用端子です。

AIN1、AIN2は、オペアンプ反転入力、そしてGSX1、GSX2はオペアンプ出力に接続されています。レベル調整は下記の方法を参考にしてください。

AIN1、AIN2を使用しない場合、AIN1はGSX1、AIN2はGSX2に配線して下さい。

パワーセーブ、パワーダウン時、GSX1、GSX2出力はハイインピーダンスとなります。



● AOUT1、AOUT2

AOUT1はチャンネル1の、AOUT2はチャンネル2の受信アナログ出力端子です。

出力振幅は、DIN1、DIN2へ3dBm0のデジタル信号を入力した時、2.0V_{PP}でSG（信号グランド電位：1/2V_{DD}）を中心に振れ、1.2kΩ以上の負荷を駆動できます。

パワーセーブ、パワーダウン時これらの出力は高抵抗でSG電位を出力します。

● V_{DD}

3V電源端子です。使用される装置のアナログ電源系を使用して下さい。

この端子とAG端子間に0.1～1μFの高周波特性の良いバイパスコンデンサと10～20μFのコンデンサを必要に応じて入れて下さい。

● DIN1

DIN1はパラレルモード選択時のチャンネル1のPCM信号入力端子で、この端子への直列PCM信号入力と、それに同期したRSYNC信号、BCLK信号によりDA変換を行い、アナログ出力をAOUT1端子より出力します。

PCM信号のデータ速度はBCLK周波数と同じです。PCM信号は、BCLK信号の立下がりでシフトされ、8ビットシフトされた時点で内部レジスタにラッチされます。PCMデータ（MSD）の先頭はRSYNCの立下がりによって識別されます。

シリアルモード選択時、この入力端子は使用しませんが、GND（0V）へ接続して下さい。

● DIN2

DIN2はパラレルモード選択時のチャンネル2のPCM信号入力端子で、この端子への直列PCM信号入力と、それに同期したRSYNC信号、BCLK信号によりDA変換を行い、アナログ出力をAOUT2端子より出力します。

PCM信号のデータ速度はBCLK周波数と同じです。PCM信号は、BCLK信号の立下がりでシフトされ、8ビットシフトされた時点で内部レジスタにラッチされます。PCMデータ（MSD）の先頭はRSYNCの立上がりで識別されます。

シリアルモード選択時、この入力端子は2CH多重化PCM信号入力端子として使用します。

● BCLK

DIN1、DIN2、DOUT1、DOUT2のPCM信号のシフトクロック信号入力端子です。周波数はデータ速度と同一で、64, 96, 128, 192, 256, 384, 512, 768, 1024, 1536, 1544, 2048, 200kHzです。この信号を、"1"又は"0"に固定することにより、送信、受信共にパワーセーブ状態になります。

● RSYNC

受信同期信号入力端子です。この信号によりDIN1、DIN2端子への直列PCM信号列から必要な8ビットのPCMデータを選択します。また、この同期信号により受信部のすべてのタイミング信号を同期させます。この同期信号はBCLKと位相同期している（BCLKと同一のクロック源から作られている）ことが必要です。

周波数は受信部の交流特性（主に周波数特性）を保証するため、 $8\text{kHz} \pm 50\text{ppm}$ にして下さい。ただし、使用される装置の周波数特性が厳密に規定されていない場合には $6\text{kHz} \sim 9\text{kHz}$ の範囲で動作可能ですが、電気的特性のカタログ値での保証はできません。

● XSYNC

送信同期信号入力端子です。DOUT1、DOUT2端子からのPCM出力信号は、この信号に同期して出力されます。また、この同期信号によりPLLをトリガすると共に送信部すべてのタイミング信号を同期させます。この同期信号はBCLKと位相同期していることが必要です。

周波数は送信部の交流特性（主に周波数特性）を保証するため、 $8\text{kHz} \pm 50\text{ppm}$ にして下さい。ただし、使われる装置の周波数特性が厳密に規定されていない場合には $6\text{kHz} \sim 9\text{kHz}$ の範囲で動作可能ですが、電気的特性のカタログ値での保証はできません。

この信号を"1"又は"0"に固定することにより、送信、受信共にパワーセーブ状態になります。

● DOUT1

DOUT1はパラレルモード選択時のチャンネル1のPCM信号出力端子です。このPCM出力信号はBCLK信号の立上がりに同期してMSDから順に出力されます。（MSDはBCLKとXSYNCのタイミングにより、XSYNCの立上がりで出力される場合があります。）

この端子は、PCM出力の8ビット以外の時間ではハイインピーダンスになります。

また、この端子はパワーダウン、パワーセーブ時にもハイインピーダンスになります。シリアル・モード選択時、この端子は2CH多重化PCM信号出力端子となります。

出力形態は、オープンドレインですので、プルアップ抵抗が必要です。

符号化則、出力符号形式についてはITU-T勧告に従っており、A-lawでは偶数ビットの反転もしております。

| 入出力レベル | PCMIN/PCMOUT | | | | | | | | | | | |
|----------|---------------------------|---|---|----------------------|---|---|---|---|---|---|---|---|
| | MSM7704-02 (μ -law) | | | MSM7704-03 (A-law) | | | | | | | | |
| | MSD | | | MSD | | | | | | | | |
| + フルスケール | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 |
| +0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 |
| -0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| - フルスケール | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 |

● DOUT2

DOUT2はパラレルモード選択時のチャンネル2のPCM信号出力端子です。このPCM出力信号はBCLK信号の立上がりに同期してMSDから順に出力されます。（MSDはBCLKとXSYNCのタイミングにより、XSYNCの立上がりで出力される場合があります。）

この端子は、PCM出力の8ビット以外の時間ではハイインピーダンスになります。

また、この端子はパワーダウン、パワーセーブ時にもハイインピーダンスになります。シリアル・モード選択時、この端子はオープン状態となります。

出力形態は、オープンドレインですので、プルアップ抵抗が必要です。

符号化則、出力符号形式についてはITU-T勧告に従っており、A-lawでは偶数ビットの反転もしております。

● CHPS

PCM入出力モードの選択信号入力端子です。

この信号がデジタル"H"レベルの時、PCM入出力はパラレルモードとなり、CH1とCH2のPCMデータが同一タイミングでDOUT1、DOUT2、DIN1、DIN2より入出力されます。

この信号がデジタル"L"レベルの時、PCM入出力はシリアルモードとなり、CH1とCH2のPCMデータは時分割多重化したデータとしてDOUT1、DIN2より入出力されます。

パラレル・モードはエコー・キャンセラLSIとのデジタル・インタフェースとして、シリアル・モードはPABX等のPCM多重化装置のデジタル・インタフェースとして便利です。

● PDN

パワーダウン制御信号入力端子です。デジタル"L"レベルで送信、受信共にパワーダウン状態になります。

● AG

アナログ信号用グランド端子です。

● DG

デジタル信号回路用のグランド端子です。本LSIの内部ではアナロググランド（AG）とは分離されていますが、プリント基板ではアナロググランド端子（AG）に接続して下さい。

● SGC

信号グランド電位作成回路用のバイパス・コンデンサ端子です。0.1 μ Fの高周波特性の良いコンデンサをSGCとAG間に入れて下さい。

● ALAW

この端子はMSM7704-01GS-Kにのみあります。

この端子は、圧伸則を切り替えるための制御信号入力端子です。デジタル"L"レベルの時CODECは μ -lawで動作し、デジタル"H"レベルの時CODECはA-lawで動作します。

この端子は、IC内部でプルダウンしていますので、この端子を開放で使用された場合CODECは μ -lawで動作します。

■ 絶対最大定格

| 項目 | 記号 | 条件 | 定格値 | 単位 |
|----------|------------------|----|-------------------------------|----|
| 電源電圧 | V _{DD} | | 0 ~ 7.0 | V |
| アナログ入力電圧 | V _{AIN} | | - 0.3 ~ V _{DD} + 0.3 | V |
| デジタル入力電圧 | V _{DIN} | | - 0.3 ~ V _{DD} + 0.3 | V |
| 保存温度 | T _{stg} | | - 55 ~ + 150 | |

■ 推奨動作条件

| 項目 | 記号 | 条件 | Min. | Typ. | Max. | 単位 |
|---------------------|------------------|--|---|------|-----------------------------|-----------------|
| 電源電圧 | V _{DD} | 電圧値は一定 | 2.7 | 3.0 | 3.8 | V |
| 動作温度 | T _a | | - 30 | + 25 | + 85 | |
| アナログ入力電圧 | V _{AIN} | ゲイン = 1 | | | 1.4 | V _{pp} |
| 高レベル入力電圧 | V _{IH} | XSYNC, RSYNC, BCLK, DIN1, DIN2, PDN, CHPS | 0.45 × V _{DD} | | V _{DD} | V |
| 低レベル入力電圧 | V _{IL} | | 0 | | 0.16 × V _{DD} | V |
| クロック周波数 | F _C | BCLK (2CHシリアル時、64, 96kHz は削除) | 64, 128, 256, 512, 1024, 2048, 96, 192, 384, 768, 1536, 1544, 200 | | | kHz |
| 同期信号周波数 | F _S | XSYNC, RSYNC | | 8.0 | | kHz |
| クロックデューティ サイクル | D _C | BCLK | 40 | 50 | 60 | % |
| デジタル入力立上がり 時間 | T _{IR} | XSYNC, RSYNC, BCLK, DIN1, DIN2, PDN, CHPS | | | 50 | ns |
| デジタル入力立下がり 時間 | T _{IF} | | | | 50 | ns |
| 送信同期タイミング | T _{XS} | BCLK XSYNC ■タイミングチャート参照 | 100 | | | ns |
| | T _{SX} | XSYNC BCLK ■タイミングチャート参照 | 100 | | | ns |
| 受信同期タイミング | T _{RS} | BCLK RSYNC ■タイミングチャート参照 | 100 | | | ns |
| | T _{SR} | RSYNC BCLK ■タイミングチャート参照 | 100 | | | ns |
| 同期信号幅 | T _{WS} | XSYNC, RSYNC | 1BCLK | | 100 | μs |
| DINセットアップ時間 | T _{DS} | DIN1, DIN2 | 100 | | | ns |
| DINホールド時間 | T _{DH} | DIN1, DIN2 | 100 | | | ns |
| デジタル出力負荷 | R _{DL} | プルアップ抵抗、DOUT1、DOUT2 | 0.5 | | | kΩ |
| | C _{DL} | DOUT1, DOUT2 | | | 100 | pF |
| アナログ入力許容オフ セット電圧 | V _{off} | 送信ゲインステージ ゲイン = 1 | V _{DD} /2 - 100 | | V _{DD} /2 + 100 | mV |
| | | 送信ゲインステージ ゲイン = 10 | V _{DD} /2 - 10 | | V _{DD} /2 + 10 | mV |
| ジッタ許容幅 | | XSYNC, RSYNC | | | 500 | ns |

■ 電気的特性

● 直流及びデジタルインタフェース特性

($V_{DD} = 2.7 \sim 3.8V$, $T_a = -30 \sim +85$)

| 項目 | 記号 | 条件 | Min. | Typ. | Max. | 単位 |
|--------------|-----------|--|----------------------|------|----------------------|---------|
| 電源電流 | I_{DD1} | 動作時、無信号 | | 10.0 | 14.0 | mA |
| | I_{DD2} | パワーセーブ時 (PDN = 1) XSYNC 又はBCLK OFF | | 1.0 | 4.0 | mA |
| | I_{DD3} | パワーダウン時 PDN = 0, デジタル入力0V | | 0.01 | 0.05 | mA |
| 高レベル入力電圧 | V_{IH} | | $0.45 \times V_{DD}$ | | V_{DD} | V |
| 低レベル入力電圧 | V_{IL} | | 0.0 | | $0.16 \times V_{DD}$ | V |
| 高レベル入力リーク | I_{IH} | | | | 2.0 | μA |
| 低レベル入力リーク | I_{IL} | | | | 0.5 | μA |
| 低レベルデジタル出力電圧 | V_{OL} | pull-up抵抗 > 500 Ω | 0.0 | 0.2 | 0.4 | V |
| デジタル出力リーク | I_O | | | | 10 | μA |
| 入力容量 | C_{IN} | | | 5 | | pF |

● 送信アナログインタフェース

($V_{DD} = 2.7 \sim 3.8V$, $T_a = -30 \sim +85$)

| 項目 | 記号 | 条件 | Min. | Typ. | Max. | 単位 |
|---------|------------|-----------------|----------|------|-------|------------|
| 入力抵抗 | R_{INX} | AIN1, AIN2 | 10 | | | M Ω |
| 出力負荷抵抗 | R_{LGX} | GSX1, GSX2対SG電位 | 20 | | | k Ω |
| 出力負荷容量 | C_{LGX} | | | | 30 | pF |
| 出力振幅 | V_{OGX} | | - 0.7 | | + 0.7 | V |
| オフセット電圧 | V_{OSGX} | | Gain = 1 | - 20 | | + 20 |

● 受信アナログインタフェース

($V_{DD} = 2.7 \sim 3.8V$, $T_a = -30 \sim +85$)

| 項目 | 記号 | 条件 | Min. | Typ. | Max. | 単位 |
|---------|------------|---|-------|------|-------|------------|
| 出力負荷抵抗 | R_{LAO} | AOUT1, AOUT2 (各々) 対SG電位 | 1.2 | | | k Ω |
| 出力負荷容量 | C_{LAO} | AOUT1, AOUT2 | | | 50 | pF |
| 出力振幅 | V_{OAO} | AOUT1, AOUT2, $R_L = 1.2k\Omega$ 対SG電位 | - 1 | | + 1 | V |
| オフセット電圧 | V_{OSAO} | AOUT1, AOUT2 対SG電位 | - 100 | | + 100 | mV |

● 交流特性 (1/3)

($V_{DD} = 2.7 \sim 3.8V$, $T_a = -30 \sim +85$)

| 項 目 | 記号 | 周波数 (Hz) | | レベル (dBm0) | 条件 | Min. | Typ. | Max. | 単位 |
|------------|---------|------------|------|--------------|----|--------|-------------------|--------|----|
| | | | | | | | | | |
| 送信周波数特性 | Loss T1 | 60 | 0 | | | 20 | 26 | | dB |
| | Loss T2 | 300 | | | | - 0.15 | + 0.07 | + 0.20 | dB |
| | Loss T3 | 1020 | | | | 基 準 値 | | | dB |
| | Loss T4 | 2020 | | | | - 0.15 | - 0.04 | + 0.20 | dB |
| | Loss T5 | 3000 | | | | - 0.15 | + 0.06 | + 0.20 | dB |
| | Loss T6 | 3400 | | | | 0 | 0.4 | 0.80 | dB |
| 受信周波数特性 | Loss R1 | 300 | 0 | | | - 0.15 | - 0.03 | + 0.20 | dB |
| | Loss R2 | 1020 | | | | 基 準 値 | | | dB |
| | Loss R3 | 2020 | | | | - 0.15 | + 0.02 | + 0.20 | dB |
| | Loss R4 | 3000 | | | | - 0.15 | + 0.12 | + 0.20 | dB |
| | Loss R5 | 3400 | | | | 0.0 | 0.46 | 0.80 | dB |
| 送信信号対雑音比 | SD T1 | 1020 | 3 | | *1 | 35 | 43 | | dB |
| | SD T2 | | 0 | | | 35 | 41 | | |
| | SD T3 | | - 30 | | | 35 | 38 | | |
| | SD T4 | | - 40 | | | 28 | 31.5 | | |
| | SD T5 | | - 45 | | | 23 | 27 | | |
| 受信信号対雑音比 | SD R1 | 1020 | 3 | | *1 | 36 | 43 | | dB |
| | SD R2 | | 0 | | | 36 | 41 | | |
| | SD R3 | | - 30 | | | 36 | 40 | | |
| | SD R4 | | - 40 | | | 30 | 33.5 | | |
| | SD R5 | | - 45 | | | 25 | 30 | | |
| 送信レベル間損失偏差 | GT T1 | 1020 | 3 | | | - 0.3 | + 0.01 | + 0.3 | dB |
| | GT T2 | | - 10 | | | 基 準 値 | | | |
| | GT T3 | | - 40 | | | - 0.3 | 0 | + 0.3 | |
| | GT T4 | | - 50 | | | - 0.5 | - 0.03 | + 0.5 | |
| | GT T5 | | - 55 | | | - 1.2 | + 0.05 | + 1.2 | |
| 受信レベル間損失偏差 | GT R1 | 1020 | 3 | | *2 | - 0.3 | - 0.06 | + 0.3 | dB |
| | GT R2 | | - 10 | | | 基 準 値 | | | |
| | GT R3 | | - 40 | | | - 0.4 | + 0.2 | + 0.4 | |
| | GT R4 | | - 50 | | | - 1.0 | + 0.62/ + 0.20 | + 1.0 | |
| | GT R5 | | - 55 | | | - 1.2 | + 0.65/ + 0.3 | + 1.2 | |

注記： *1. ソフトメトリックフィルタ使用

*2. 上段は μ -law、下段はA-lawについて規定する

● 交流特性 (2/3)

($V_{DD} = 2.7 \sim 3.8V$, $T_a = -30 \sim +85$)

| 項目 | 記号 | 周波数 (Hz) | | レベル (dBm0) | 条件 | Min. | Typ. | Max. | 単位 | |
|----------------------|---------|------------|---|--------------|---|-------|-------------------|---------------|-------|----|
| | | | | | | | | | | |
| 無通話時雑音 | Nidle T | | | | AIN = SG *1 *2 | | - 73.5/ - 71.5 | - 69/ - 68 | dBm0p | |
| | Nidle R | | | | *1, *3 | | - 76 | - 74 | | |
| 絶対レベル (初期値) | AV T | | | | $V_{DD} = 3.0V$ $T_a = 25$ *4 | 0.338 | 0.350 | 0.362 | Vrms | |
| | AV R | | | | | 0.483 | 0.500 | 0.518 | | |
| 絶対レベル (温度、電源変動) | AV Tt | 1020 | 0 | | $V_{DD} = 2.7 \sim 3.8V$ $T_a = -30 \sim 85$ *4 | - 0.2 | | + 0.2 | dB | |
| | AV Rt | | | | | | | | | |
| 絶対遅延時間 | Td | 1020 | 0 | | A to A BCLK = 64kHz | | | 0.6 | ms | |
| 送信群遅延歪特性 | Tgd T1 | 500 | 0 | | *5 | | | 0.19 | 0.75 | ms |
| | Tgd T2 | 600 | | | | | | 0.11 | 0.35 | |
| | Tgd T3 | 1000 | | | | | | 0.02 | 0.125 | |
| | Tgd T4 | 2600 | | | | | | 0.05 | 0.125 | |
| | Tgd T5 | 2800 | | | | | | 0.07 | 0.75 | |
| 受信群遅延歪特性 | Tgd R1 | 500 | 0 | | *5 | | | 0.00 | 0.75 | ms |
| | Tgd R2 | 600 | | | | | | 0.00 | 0.35 | |
| | Tgd R3 | 1000 | | | | | | 0.00 | 0.125 | |
| | Tgd R4 | 2600 | | | | | | 0.09 | 0.125 | |
| | Tgd R5 | 2800 | | | | | | 0.12 | 0.75 | |
| 漏話減衰量 | CR T | 1020 | 0 | | 送信 受信 | 75 | 80 | | dB | |
| | CR R | | | | 受信 送信 | 70 | 76 | | | |
| | CR CH | | | | CH TO CH | 75 | 80 | | | |

注記： *1. ソフトメトリックフィルタ使用

*2. 上段は μ -law、下段はA-lawについて規定する

*3. PCMINへ"0"コード入力

*4. AVTはGSX-DOUT間、AVRはDIN-AOUT間で規定する

*5. 群遅延歪の最小値を基準とする

● 交流特性 (3/3)

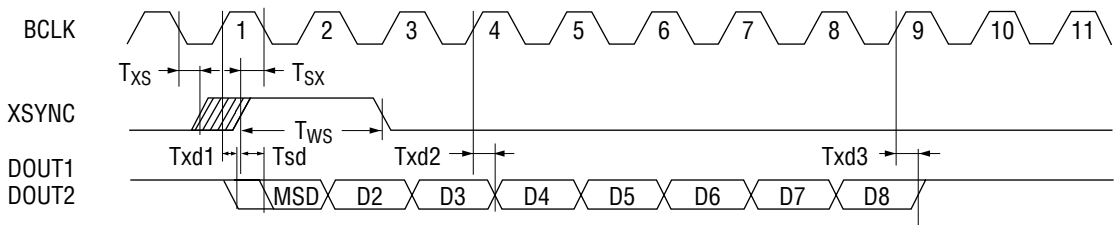
($V_{DD} = 2.7 \sim 3.8V$, $T_a = -30 \sim +85$)

| 項 目 | 記号 | 周波数 (Hz) | | レベル (dBm0) | 条件 | Min. | Typ. | Max. | 単位 |
|----------------|-------|----------------------------|--------------------|----------------------|----|--------|------|------|------|
| | | 4.6 ~ 72 (kHz) | 0 | | | | | | |
| 帯域外信号減衰量 | DIS | 4.6 ~ 72 (kHz) | 0 | 0 ~ 4000Hz で測定 | 30 | 32 | | | dB |
| 帯域外スプリアス | S | 300 ~ 3400 | 0 | 4.6k ~ 100kHz で測定 | | - 37.5 | - 35 | | dBm0 |
| 混変調歪 | IMD | $f_a = 470$ $f_b = 320$ | - 4 | $2f_a - f_b$ を測定 | | - 52 | - 35 | | dBm0 |
| 電源雑音除去比 | PSR T | 0 ~ 50 (kHz) | 50mV _{pp} | *6 | | 30 | | | dB |
| | PSR R | | | | | | | | |
| デジタル出力遅延 時間 | Tsd | $C_L = 100pF + 1LSTTL$ | | | 20 | | 200 | ns | |
| | Txd1 | | | | 20 | | 200 | | |
| | Txd2 | | | | 20 | | 200 | | |
| | Txd3 | | | | 20 | | 200 | | |

注記： *6. 無通話時雑音で測定

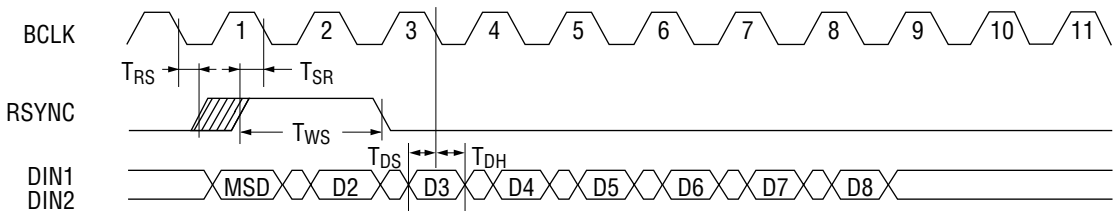
■ タイミングチャート

● 送信タイミング



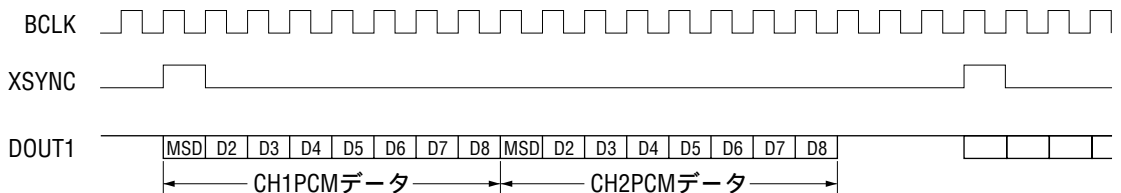
送信側

● 受信タイミング

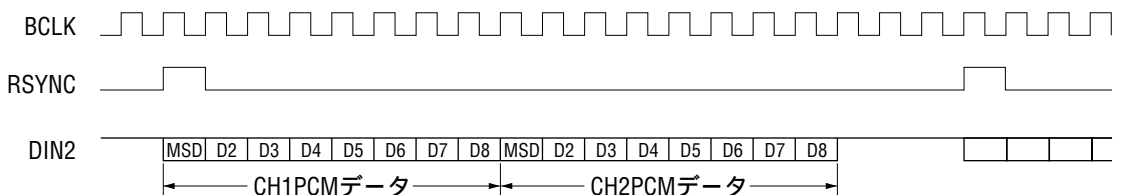


受信側

図1 パラレルモード時のタイミングチャート (CHPS = 1)



送信側

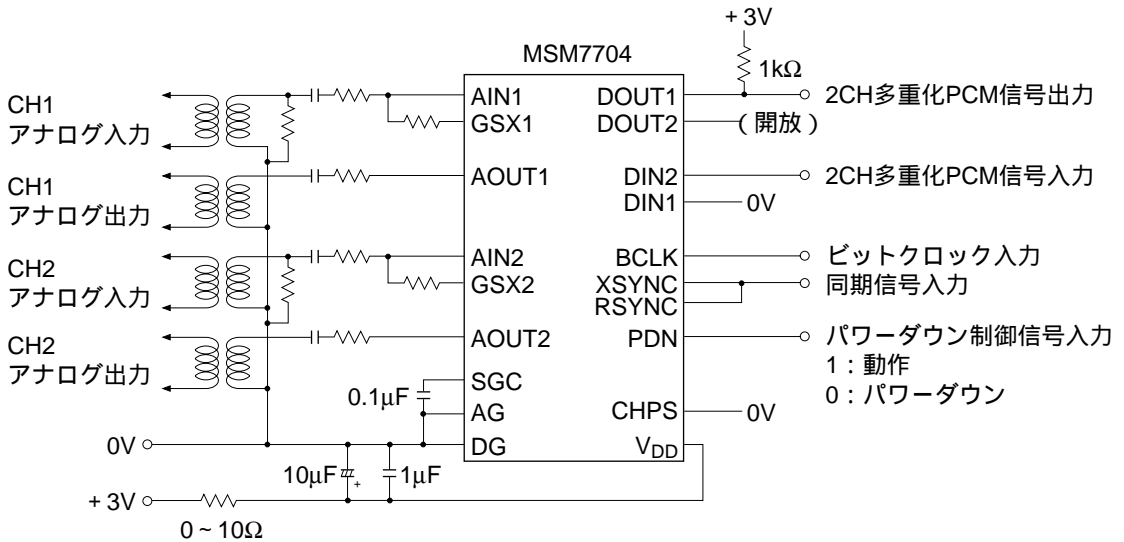


受信側

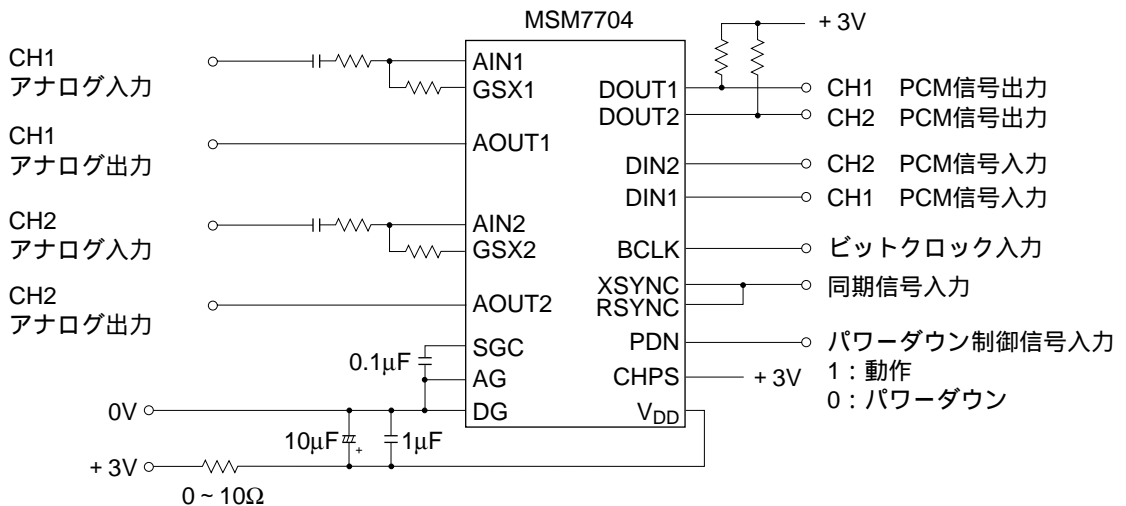
図2 シリアルモード時のタイミングチャート (CHPS = 0)

■ 応用回路例

● 基本接続例（PCMシリアルモード動作）



● PCMパラレルモード



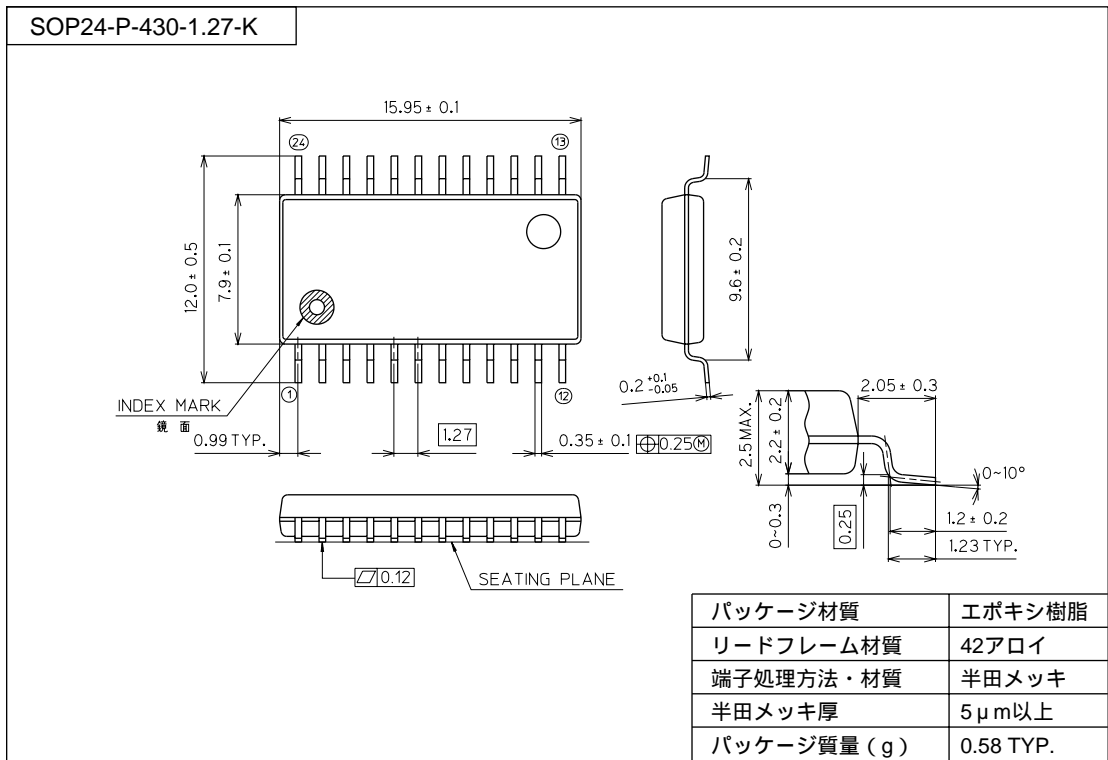
* AOUT1、AOUT2出力は、V_{DD}/2のオフセットを中心にして、最大±1.0V振れます。

■ 使用上の注意

- 電氣的性能を保証するため、電源のバイパスコンデンサは高周波特性の良い、コンデンサを使用し、LSIの端子近傍に入れて下さい。
- AG端子とDG端子は、できる限り短く低インピーダンスでシステムグランドと接続して下さい。
- プリント基板に実装される時は、ICソケットは使用せず直接基板に取付けてください。やむをえずICソケットを使用される場合には、リードの短いソケットを使って下さい。
- 架等への実装時、本ICの近くに電源トランス等、電磁波を発生するものがある場合、シールドを行って下さい。
- 電源投入時のラッチアップを防止するため、 V_{DD} 端子が $-0.3V$ 以下にならないようにして下さい。
- 本ICの誤動作及び特性劣化を防ぐため、雑音（特に高周波のスパイク性雑音やパルス性雑音）の小さい電源を使って下さい。

■ パッケージ寸法図

(単位 : mm)



表面実装型パッケージ実装上のご注意

SOP、QFP、TSOP、TQFP、LQFP、SOJ、QFJ (PLCC)、SHP、BGA等は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件 (リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせください。