

**MSM7507-01/02/03****シングルレイルコーデック**

## ■ 概要

MSM7507は、300～3400Hzの音声帯域の信号をA/D、D/A変換するためのフィルタを内蔵したCMOSによる1チャンネルコーデックLSIです。

本LSIは、単一電源動作、低消費電力動作ができ、ISDN端末、デジタル無線システム、デジタルPBX用に最適です。

使用できる伝送クロックはMSM7508B、MSM7509Bと同じになっています。

アナログ出力は差動形式の信号であり、600Ω駆動ができるのでハンドセットの受話器を直接駆動できます。

## ■ 特長

- +5V単一電源動作

- 低消費電力

動作時            typ    20mW max    40mW     $V_{DD} = 5V$

パワーダウン時 typ    0.03mW max    0.3mW     $V_{DD} = 5V$

- ITU-T圧伸則に従っています。

MSM7507-01     $\mu$ /A-lawピンセレクタブル

MSM7507-02     $\mu$ -law

MSM7507-03    A-law

- 伝送特性はITU-T G.714準拠

- PLLを内蔵していますのでマスタクロックは不要です。

- 伝送クロック：64, 128, 256, 512, 1024kHz

96, 192, 384, 768, 1536, 1544, 2048, 200kHz

- 送信ゲイン調節が可能

- 受信ゲイン調整が可能

- 基準電圧源内蔵

- アナログ出力は600Ωライントランス直接駆動可能

- パワーセーブモードでのアナログ出力AMP動作可能

- 24ピンSOPパッケージ品は、MSM7543/7544とピンコンパチブル

- 24ピンSSOPパッケージ品は、シャドーエリアが従来品の1/3

- パッケージ：

24ピンプラスチックSOP                    ( SOP24-P-430-1.27-K )                    ( 製品名：MSM7507-01GS-K )

( 製品名：MSM7507-02GS-K )

( 製品名：MSM7507-03GS-K )

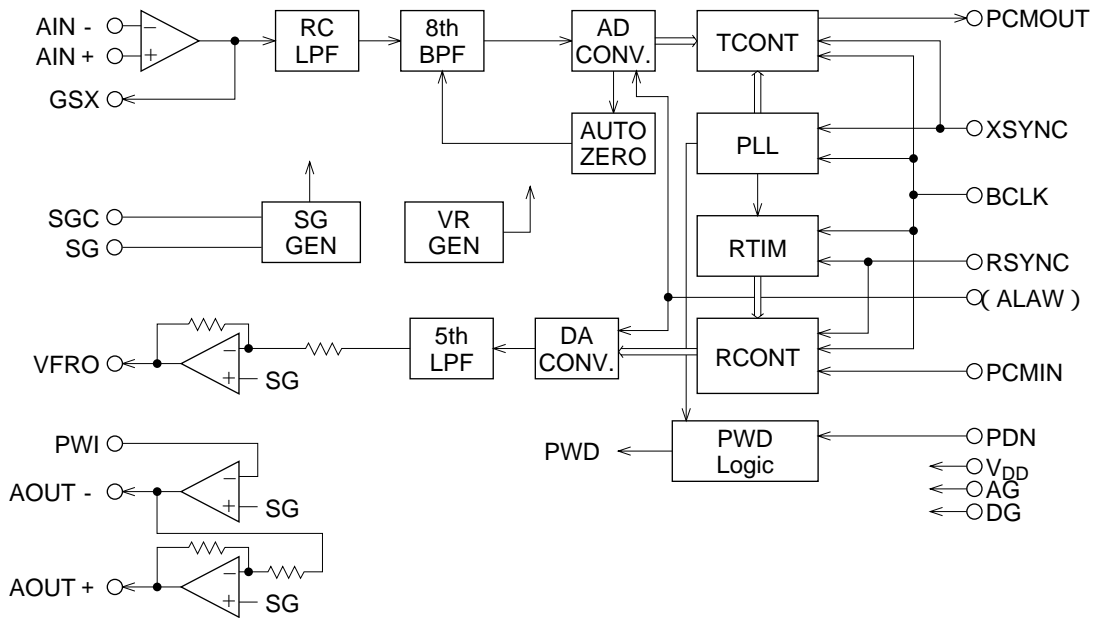
20ピンプラスチックSSOP                    ( SSOP20-P-250-0.95-K )

( 製品名：MSM7507-01MS-K )

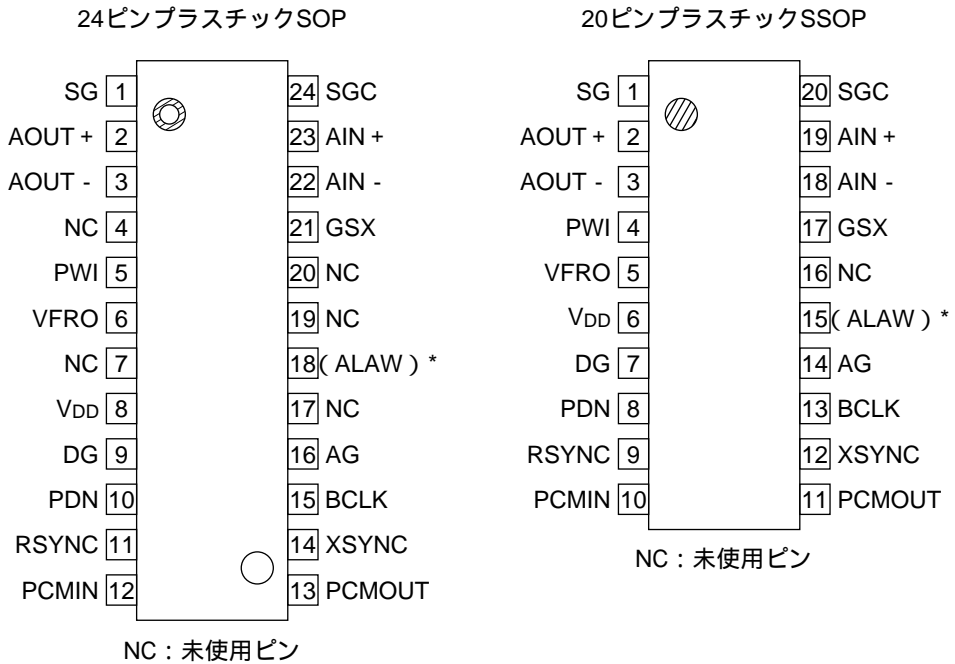
( 製品名：MSM7507-02MS-K )

( 製品名：MSM7507-03MS-K )

## ■ ブロック図



## ■ 端子接続（上面図）



<注> \*ALAW端子は、MSM7507-01GS-K/MSM7507-01MS-Kにのみあります。

## ■ 端子機能説明

### ● AIN+、AIN-、GSX

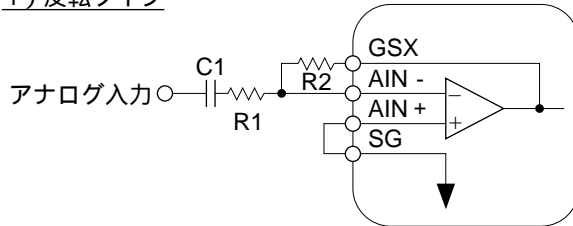
送信アナログ入力及び送信レベル調整用端子です。

AIN+は、オペアンプ非反転入力、AIN-は反転入力、そしてGSXはオペアンプ出力に接続されています。レベル調整は下記の方法を参考にして下さい。

AIN-、AIN+を使用しない場合、AIN-はGSX、AIN+はSGに配線して下さい。

パワーセーブ、パワーダウン時、GSX出力はAG電位となります。

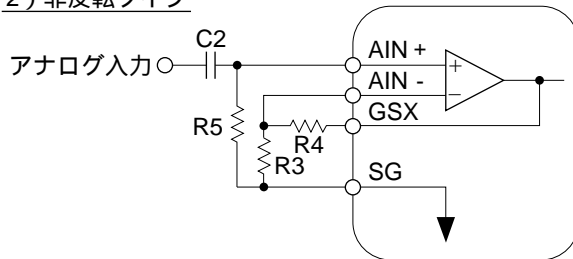
#### 1) 反転タイプ



R1 : 可変  
R2 > 20kΩ  
 $C1 > 1 / (2\pi * 30 * R1)$

利得 =  $R2 / R1$  10

#### 2) 非反転タイプ



R3 > 20kΩ  
R4 > 20kΩ  
R5 > 50kΩ  
 $C2 > 1 / (2\pi * 30 * R5)$

利得 =  $1 + R4 / R3$  10

### ● AG

アナログ信号用のグランド端子です。

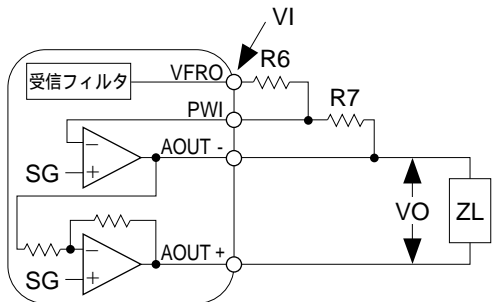
### ● VFRO

受信フィルタの出力端子です。出力振幅は、PCMINへ +3dBmOのデジタル信号を入力した時2.4V<sub>pp</sub>で、信号グランド電位 (SG) を中心に振れ、20kΩ以上の負荷を駆動できます。20kΩより小さい負荷を駆動する場合には、このVFRO端子とPWI端子を20kΩ以上の抵抗で接続します。受信信号に周波数特性を持たせる場合には、アプリケーション例を参考にして下さい。

パワーセーブ、パワーダウン時、VFRO出力はSG電位となります。

● PWI, AOUT +, AOUT -

PWIは、受信ドライバンプの反転入力に接続され、このドライバンプの出力はAOUT - に接続されていますので、前述のVFROの端子PWI, AOUT - 端子を使って受信レベル調整ができます。PWIを使用しない場合は、AOUT - に配線し、AOUT - 及びAOUT + は開放にしてください。AOUT + 出力は、AOUT - 出力に対して反転しています。これらの出力は1.2kΩのインピーダンスを差動駆動できますので、圧電発音体を使ったハンドセットの受話器に直接接続できます。アプリケーション例を参考にしてください。



$$R6 > 20k\Omega$$

$$ZL \ 1.2k\Omega$$

$$\text{利得} = VO / VI = 2 * R7 / R6 \quad 2$$

パワーセーブ、パワーダウン時、AOUT +, AOUT - 出力はハイインピーダンスとなります。

AOUT -, AOUT + 端子の駆動能力は、最大±1.3Vを出力させるために負荷抵抗の下限値をそれぞれの出力において0.6kΩとしておりますが、出力振幅が小さくてもよい場合には、前記値より小さい負荷抵抗でも駆動できます。詳細は単一電源PCMコーデックアプリケーションノートを参照して下さい。

● V<sub>DD</sub>

電源端子です。+5Vで使用できます。

● PCMIN

PCM入力端子で、この端子への直列PCM信号入力と、それに同期したRSYNC信号、BCLK信号により、DA変換を行います。PCM信号のデータ速度はBCLK周波数と同じです。

PCM信号は、BCLK信号の立下がりでシフトされ、8ビットシフトされた時点で内部レジスタにラッチされます。PCMデータ (MSD) の先頭はRSYNCの立上がりで識別されます。

● BCLK

PCMIN, PCMOUT信号のシフトクロック信号入力端子です。周波数はデータ速度と同一で、64, 96, 128, 192, 256, 384, 512, 768, 1024, 1536, 1544, 2048, 200kHzです。この信号を、“1”又は“0”に固定することにより、送信、受信共にパワーセーブ状態となります。

● RSYNC

受信同期信号入力端子です。この信号により、PCMIN端子への直列PCM信号列から必要な8ビットを選択します。また、この同期信号により受信部のすべてのタイミング信号を同期させます。この同期信号はBCLKと位同期していることが必要です。周波数は受信部の交流特性（主に周波数特性）を保証するため、8kHz±50ppmにしてください。ただし、使われる装置の周波数特性が厳密に規定されていない場合には8kHz±2kHzの範囲で動作可能ですが、電気的特性のカタログ値での保証はできません。

## ● XSYNC

送信同期信号入力端子です。PCMOOUT端子からのPCM出力信号は、この信号に同期して出力されます。また、この同期信号により、PLLをトリガすると共に送信部のすべてのタイミング信号を同期させます。この同期信号はBCLKと位相同期していることが必要です。周波数は送信部の交流特性（主に周波数特性）を保証するため、 $8\text{kHz} \pm 50\text{ppm}$ にして下さい。ただし、使われる装置の周波数特性が厳密に規定されていない場合には $8\text{kHz} \pm 2\text{kHz}$ の範囲で動作可能ですが、電気的特性のカタログ値での保証はできません。

この信号を、“ 1 ” 又は “ 0 ” に固定することにより、送信、受信共にパワーセーブ状態となります。

## ● DG

デジタル信号回路用のグランド端子です。本ICの内部ではアナロググランドとは分離されていますが、プリント基板上で本ICのAG端子と接続し、アナロググランドに接続して下さい。

## ● PDN

パワーダウン制御信号入力端子です。デジタル“L”レベルで送信、受信共にパワーダウン状態になります。

## ● PCMOOUT

PCM信号出力端子です。このPCM出力信号はBCLK信号の立上がり同期してMSDから順に出力されます。（MSDはBCLKとXSYNCのタイミングにより、XSYNCの立上がりで出力される場合があります。）

この端子は、PCM出力の8ビット以外の時間ではハイインピーダンスになります。また、この端子はパワーダウン、パワーセーブ時にもハイインピーダンスになります。

出力形態は、オープンドレインですので、プルアップ抵抗が必要です。

符号化則、出力符号形式についてはITU-T勧告に従っており、MSM7507-03 (A-law) では偶数ビットの反転もしております。

入、出力レベル	PCMIN/OUT															
	MSM7507-02 ( $\mu$ -law )				MSM7507-03 ( A-law )											
	MSD				MSD											
+ フルスケール	1	0	0	0	0	0	0	0	1	0	1	0	1	0	1	0
+0	1	1	1	1	1	1	1	1	1	1	0	1	0	1	0	1
-0	0	1	1	1	1	1	1	1	0	1	0	1	0	1	0	1
- フルスケール	0	0	0	0	0	0	0	0	0	0	1	0	1	0	1	0

## ● SG

信号グランド電位の出力端子です。出力電圧値は電源電圧の1/2で、駆動能力は $\pm 300\mu\text{A}$ 以内です。CODEC周辺回路のSGレベル供給用です。

パワーセーブ、パワーダウン時、この出力はハイインピーダンスとなり電位不定になります。

## ● SGC

信号グランド電位作成回路用のバイパスコンデンサ端子です。0.1 $\mu\text{F}$ の高周波特性の良いコンデンサをAGとSGC間に入れて下さい。

## ● ALAW

この端子はMSM7507-01GS-K/7507-01MS-Kにのみあります。

この端子は圧伸則を切り替えるための制御信号入力端子です。

デジタル"L"レベルの時、CODECは $\mu\text{-law}$ で動作し、デジタル"H"レベルの時、CODECはA-lawで動作します。この端子はIC内部でプルダウンしていますので、この端子を開放で使用された場合、CODECは $\mu\text{-law}$ で動作します。

## ■ 絶対最大定格

項目	記号	条件	定格値	単位
電源電圧	V <sub>DD</sub>		0 ~ 7	V
アナログ入力電圧	V <sub>AIN</sub>		- 0.3 ~ V <sub>DD</sub> + 0.3	V
デジタル入力電圧	V <sub>DIN</sub>		- 0.3 ~ V <sub>DD</sub> + 0.3	V
保存温度	T <sub>stg</sub>		- 55 ~ + 150	

## ■ 推奨動作条件

項目	記号	条件	Min.	Typ.	Max.	単位
電源電圧	V <sub>DD</sub>	電圧値は一定	4.75	5.0	5.25	V
動作温度	T <sub>a</sub>		- 30	+ 25	+ 85	
アナログ入力電圧	V <sub>AIN</sub>	AIN - とGSXを短絡			2.4	V <sub>PP</sub>
高レベル入力電圧	V <sub>IH</sub>	XS SYNC, RS SYNC, BCLK, PCMIN, PDN, ALAW	2.2		V <sub>DD</sub>	V
低レベル入力電圧	V <sub>IL</sub>		0		0.8	V
クロック周波数	F <sub>C</sub>	BCLK	64, 128, 256, 512, 1024, 2048, 96, 192, 384, 768, 1536, 1544, 200			kHz
同期信号周波数	F <sub>S</sub>	XS SYNC, RS SYNC	6.0	8.0	9.0	kHz
クロックデューティサイクル	D <sub>C</sub>	BCLK	40	50	60	%
デジタル入力立ち上がり時間	T <sub>IR</sub>	XS SYNC, RS SYNC, BCLK, PCMIN, PDN, ALAW			50	ns
デジタル入力立ち下がり時間	T <sub>IF</sub>				50	ns
送信同期タイミング	T <sub>XS</sub>	BCLK XS SYNC ■ タイミングチャート参照	100			ns
	T <sub>SX</sub>	XS SYNC BCLK ■ タイミングチャート参照	100			ns
受信同期タイミング	T <sub>RS</sub>	BCLK RS SYNC ■ タイミングチャート参照	100			ns
	T <sub>SR</sub>	RS SYNC BCLK ■ タイミングチャート参照	100			ns
同期信号幅	T <sub>WS</sub>	XS SYNC, RS SYNC	1BCLK		100	μs
PCMINセットアップ時間	T <sub>DS</sub>	-	100			ns
PCMINホールド時間	T <sub>DH</sub>	-	100			ns
デジタル出力負荷	R <sub>DL</sub>	プルアップ抵抗	0.5			kΩ
	C <sub>DL</sub>				100	pF
アナログ入力許容オフセット電圧	V <sub>off</sub>	送信ゲインステージ ゲイン = 1	- 100		+ 100	mV
		送信ゲインステージ ゲイン = 10	- 10		+ 10	mV
ジッタ許容幅		XS SYNC, RS SYNC			500	ns

## ■ 電気的特性

## ● 直流及びデジタルインタフェース特性

(  $V_{DD} = +5V \pm 5\%$ ,  $T_a = -30 \sim +85$  )

項目	記号	条件	Min.	Typ.	Max.	単位
電源電流	$I_{DD1}$	動作時、無信号		5.0	10	mA
	$I_{DD2}$	パワーセーブ時 ( $PDN = 1$ ) XSYNC OFF		1.5	3.0	mA
	$I_{DD3}$	パワーダウン時 $PDN = 0$		0.01	0.05	mA
高レベル入力電圧	$V_{IH}$		2.2		$V_{DD}$	V
低レベル入力電圧	$V_{IL}$		0.0		0.8	V
高レベル入力リーク	$I_{IH}$				2.0	$\mu A$
低レベル入力リーク	$I_{IL}$				0.5	$\mu A$
低レベルデジタル出力電圧	$V_{OL}$	pull-up抵抗 > 500 $\Omega$	0.0	0.2	0.4	V
デジタル出力リーク	$I_O$				10	$\mu A$
入力容量	$C_{IN}$			5		pF

## ● 送信アナログインタフェース

(  $V_{DD} = +5V \pm 5\%V$ ,  $T_a = -30 \sim +85$  )

項目	記号	条件	Min.	Typ.	Max.	単位
入力抵抗	$R_{INX}$	AIN +, AIN -	10			M $\Omega$
出力負荷抵抗	$R_{LGX}$	GSX 対SG	20		30	k $\Omega$
出力負荷容量	$C_{LGX}$					
出力振幅	$V_{OGX}$		- 1.2		+ 1.2	V
オフセット電圧	$V_{OSGX}$	Gain = 1	- 20		+ 20	mV

## ● 受信アナログインタフェース

(  $V_{DD} = +5V \pm 5\%$ ,  $T_a = -30 \sim +85$  )

項目	記号	条件	Min.	Typ.	Max.	単位
入力抵抗	$R_{INPW}$	PWI	10			M $\Omega$
出力負荷抵抗	$R_{LVF}$	VFRO 対SG	20			k $\Omega$
	$R_{LAO}$	AOUT +, AOUT - ( 各々 ) 対SG	0.6			k $\Omega$
出力負荷容量	$C_{LVF}$	VFRO			30	pF
	$C_{LAO}$	AOUT +, AOUT -			50	pF
出力振幅	$V_{OVF}$	VFRO, $R_L = 20k\Omega$ 対SG	- 1.2		+ 1.2	V
	$V_{OAO}$	AOUT +, AOUT - , $R_L = 0.6k\Omega$ 対SG	- 1.3		+ 1.3	V
オフセット電圧	$V_{OSVF}$	VFRO 対SG	- 100		+ 100	mV
	$V_{OSAO}$	AOUT +, AOUT - , Gain = 1 対SG	- 100		+ 100	mV

## ● 交流特性 ( 1/3 )

(  $V_{DD} = +5V \pm 5\%$ ,  $T_a = -30 \sim +85$  , SYNC = 8kHz )

項目	記号	周波数 ( Hz )	レベル ( dBm0 )	条件	Min.	Typ.	Max.	単位
送信周波数特性	Loss T1	60	0		20	26		dB
	Loss T2	300			- 0.15	+ 0.07	+ 0.20	
	Loss T3	1020			基準値			
	Loss T4	2020			- 0.15	- 0.04	+ 0.20	
	Loss T5	3000			- 0.15	+ 0.06	+ 0.20	
	Loss T6	3400			0	0.4	0.80	
受信周波数特性	Loss R1	300	0		- 0.15	- 0.03	+ 0.20	dB
	Loss R2	1020			基準値			
	Loss R3	2020			- 0.15	0.00	+ 0.20	
	Loss R4	3000			- 0.15	+ 0.05	+ 0.20	
	Loss R5	3400			0.0	0.56	0.80	
送信信号対雑音比	SD T1	1020	3	*1	*2	35	43	dB
	SD T2		0			35	41	
	SD T3		- 30			35	38	
	SD T4		- 40			29	31.5/ 31.0	
	SD T5		- 45			24	27/ 26	
受信信号対雑音比	SD R1	1020	3	*1	*2	36	43	dB
	SD R2		0			36	41	
	SD R3		- 30			36	40	
	SD R4		- 40			30	33.5/ 32	
	SD R5		- 45			25	30/ 27	
送信レベル間損失偏差	GT T1	1020	3			- 0.3	+ 0.01	+ 0.3
	GT T2		- 10			基準値		
	GT T3		- 40			- 0.3	0	+ 0.3
	GT T4		- 50			- 0.5	- 0.03	+ 0.5
	GT T5		- 55			- 1.2	+ 0.15	+ 1.2
受信レベル間損失偏差	GT R1	1020	3			- 0.3	0	+ 0.3
	GT R2		- 10			基準値		
	GT R3		- 40			- 0.3	+ 0.08	+ 0.3
	GT R4		- 50			- 0.5	+ 0.12	+ 0.5
	GT R5		- 55			- 0.8	+ 0.15	+ 0.8

注記： \*1. ソフトメトリックフィルタ使用

\*2. 上段は $\mu$ -law、下段はA-lawについて規定する

## ● 交流特性 (2/3)

(  $V_{DD} = +5V \pm 5\%$ ,  $T_a = -30 \sim +85$  , SYNC = 8kHz )

項目	記号	周波数 (Hz)	レベル (dBm0)	条件	Min.	Typ.	Max.	単位
無通話時雑音	Nidle T			AIN = SG *1 *2		- 74.5/ - 72.5	- 70/ - 69	dBm0p
	NidleR			*1 *3		- 78	- 75	
絶対レベル (初期偏差)	AV T			$V_{DD} = 5.0V$ $T_a = 25$ *4	0.58	0.6007	0.622	Vrms
	AV R				0.58	0.6007	0.622	
絶対レベル (温度、電源変動)	AV Tt	1020	0	$V_{DD} = 5V \pm 5\%$ $T_a = -30 \sim 85$ *4	- 0.2		+ 0.2	dB
	AV Rt				- 0.2		+ 0.2	
絶対遅延時間	Td	1020	0	A to A BCLK = 64kHz			0.60	ms
送信群遅延歪特性	Tgd T1	500	0	*5		0.19	0.75	ms
	Tgd T2	600			0.11	0.35		
	Tgd T3	1000			0.02	0.125		
	Tgd T4	2600			0.05	0.125		
	Tgd T5	2800			0.07	0.75		
受信群遅延歪特性	Tgd R1	500	0	*5		0.00	0.75	ms
	Tgd R2	600			0.00	0.35		
	Tgd R3	1000			0.00	0.125		
	Tgd R4	2600			0.09	0.125		
	Tgd R5	2800			0.12	0.75		
漏話減衰量	CR T	1020	0	送信 受信	75	80		dB
	CR R			受信 送信	70	76		

- 注記： \*1. ソフトメトリックフィルタ使用  
\*2. 上段は $\mu$ -law、下段はA-lawについて規定する  
\*3. PCMINへ"0"コード入力  
\*4. AVRはVFRO出力で規定  
\*5. 群遅延歪の最小値を基準とする

## ● 交流特性 ( 3/3 )

(  $V_{DD} = +5V \pm 5\%$ ,  $T_a = -30 \sim +85$  , SYNC = 8kHz )

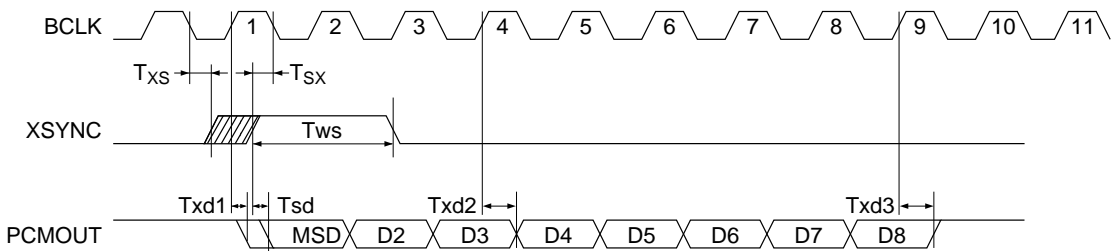
項目	記号	周波数	レベル	条件	Min.	Typ.	Max.	単位
		( Hz )	( dBm0 )					
帯域外信号減衰量	DIS	4.6 ~ 72 ( kHz )	0	0 ~ 4000 Hzで測定	30	32		dB
帯域外スプリアス	S	300 ~ 3400	0	4.6 ~ 100 kHzで測定		- 37.5	- 35	dBm0
混変調歪	IMD	fa = 470 fb = 320	- 4	2fa - fb を測定		- 52	- 35	dBm0
電源雑音除去比	PSR T	0 ~ 50 ( kHz )	50mV <sub>PP</sub>	*6		30		dB
	PSR R							
デジタル出力遅延時間	Tsd	$C_L = 100\text{pF} + 1\text{LSTTL}$			20		200	ns
	Txd1				20		200	
	Txd2				20		200	
	Txd3				20		200	

注記： \*6. 無通話時雑音で測定

## ■ タイミングチャート

### ● PCMデータ入出力タイミング

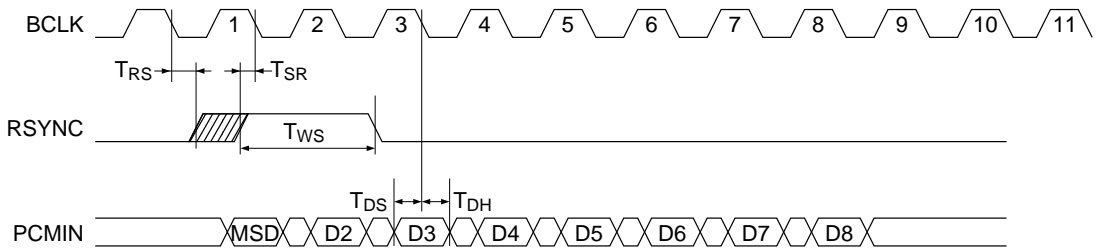
#### 送信タイミング



$T_{XS}$   $1/2 \cdot F_c$ のとき、MSDビットの遅延は $T_{xd1}$ で定義されます。

$T_{SX}$   $1/2 \cdot F_c$ のとき、MSDビットの遅延は $T_{sd}$ で定義されます。

#### 受信タイミング



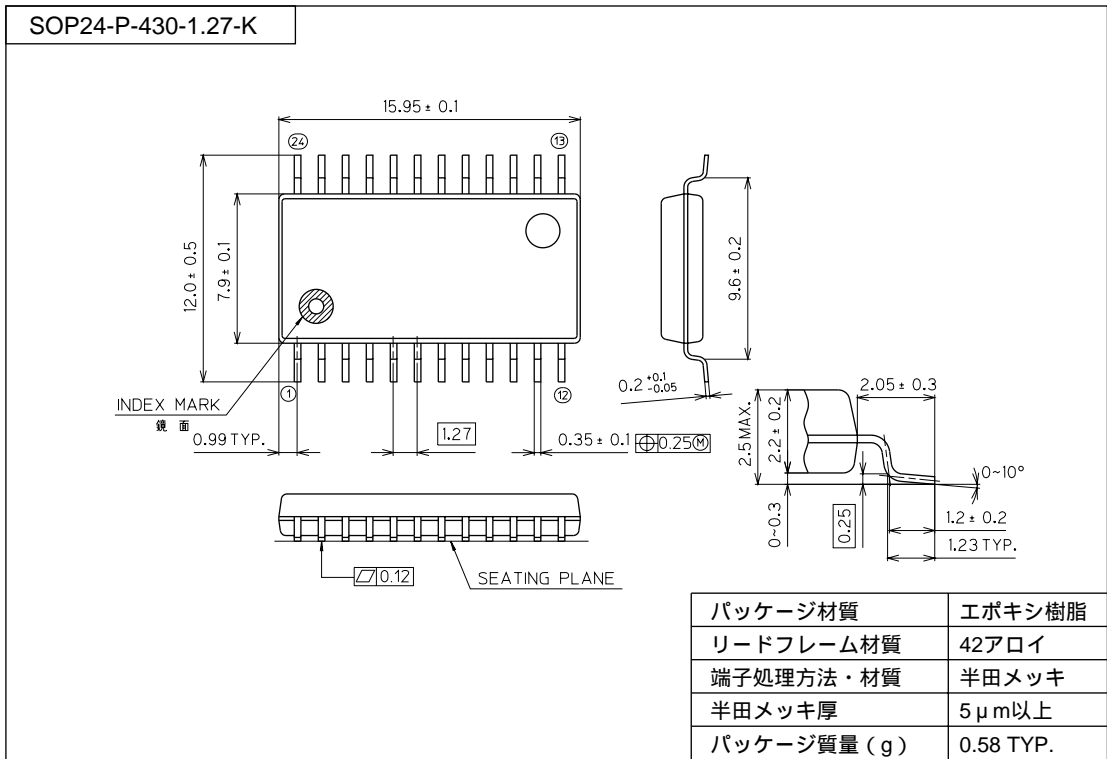


## ■ 使用上の注意

- 電气的性能を保証するため、電源のバイパスコンデンサは高周波特性の良いコンデンサを使用し、LSI端子の近傍へ入れて下さい。
- AG端子とDG端子は、できる限り短く低インピーダンスでシステムグランドと接続して下さい。
- プリント基板に実装される時は、ICソケットを使用せず直接基板に取付けて下さい。やむをえずICソケットを使用される場合には、リードの短いソケットを使って下さい。
- 架等への実装時、本ICの近くに電源トランス等、電磁波を発生するものが有る場合、シールドを行って下さい。
- 電源投入時のラッチアップを防止するため、 $V_{DD}$ 端子が  $-0.3V$ 以下にならないようにして下さい。
- 本ICの誤動作及び特性劣化を防ぐため、雑音（特に高周波のスパイク性雑音やパルス性雑音）の小さい電源を使って下さい。

## ■ パッケージ寸法図

(単位 : mm)

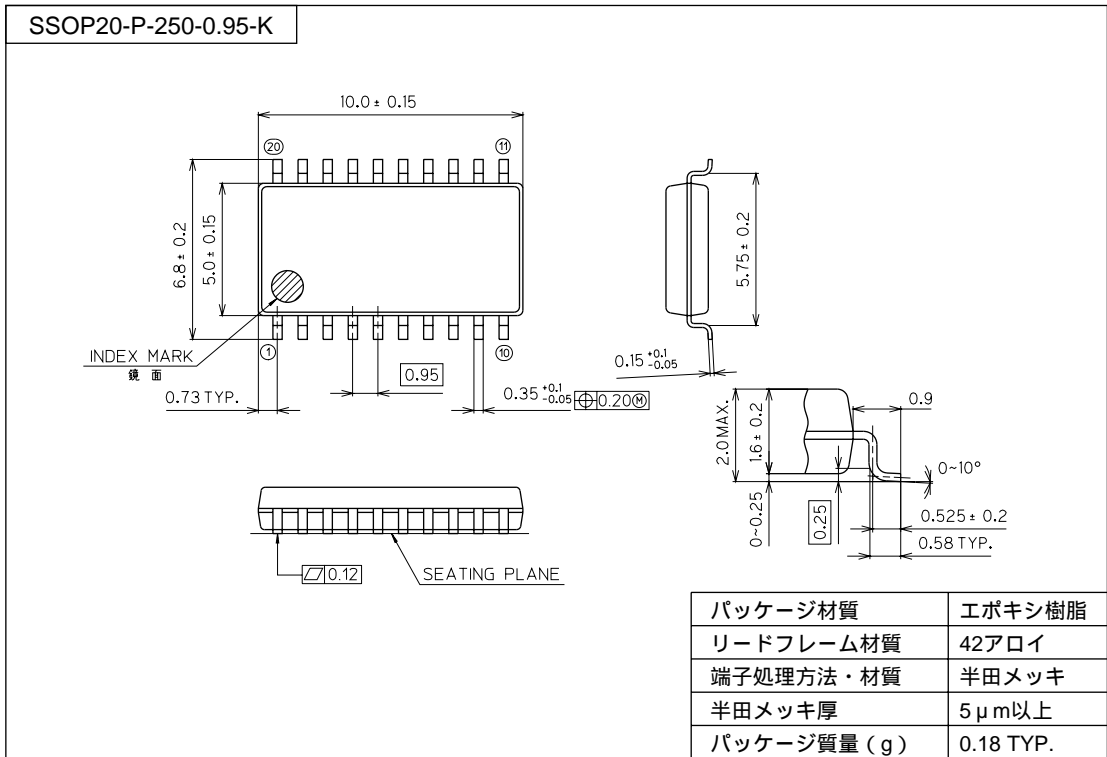


### 表面実装型パッケージ実装上のご注意

SOP、QFP、TSOP、TQFP、LQFP、SOJ、QFJ (PLCC)、SHP、BGA等は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に変化を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件 (リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせください。

(単位 : mm)



#### 表面実装型パッケージ実装上のご注意

SOP、QFP、TSOP、TQFP、LQFP、SOJ、QFJ (PLCC)、SHP、BGA等は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件 (リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせください。