

MSM548262

262,144-Word × 8-Bit MULTIPOINT DRAM

■ 概要

MSM548262は、262,144ワード×8ビットのダイナミックランダムアクセスメモリ（RAM）ポートと、512ワード×8ビットのシリアルアクセスメモリ（SAM）ポートを搭載したCMOSマルチポートメモリです。

RAMポートとSAMポートは独立かつ非同期にアクセスすることができ、RAMポートへのランダムアクセス、SAMポートへの高速シリアルアクセス、RAMポートとSAMポートとの間の任意の行についての双方向データ転送の3つの動作をサポートしています。

従来のマルチポートメモリの機能に加え、RAMポートにはブロックライト機能、フラッシュライト機能、SAMポートにはスプリットデータ転送機能を備えています。また、SAMポートはスタティック回路を使用していますのでリフレッシュは不要です。

■ 特長

● マルチポート構成

RAMポート：256Kワード×8ビット

SAMポート：512ワード×8ビット

● RAMポート

高速ページモード

ライトパービット

マスクドフラッシュライト

マスクドブロックライト

RASオンリリフレッシュ

CASビフォアRASリフレッシュ

ヒドゥンリフレッシュ

● SAMポート

シリアルリード/ライト

512タップロケーション

● 転送

リード/ライト転送

スプリットリード/ライト転送

マスクドライト転送

● リフレッシュ

512回 / 8ms

● 電源

5V ± 10% 単一電源

● 入出力

TTLコンパチブル

● パッケージ：

40ピン400milプラスチックSOJ（SOJ40-P-400-1.27）

（製品名：MSM548262-xxJS）

44/40ピン400milプラスチックTSOP（II）

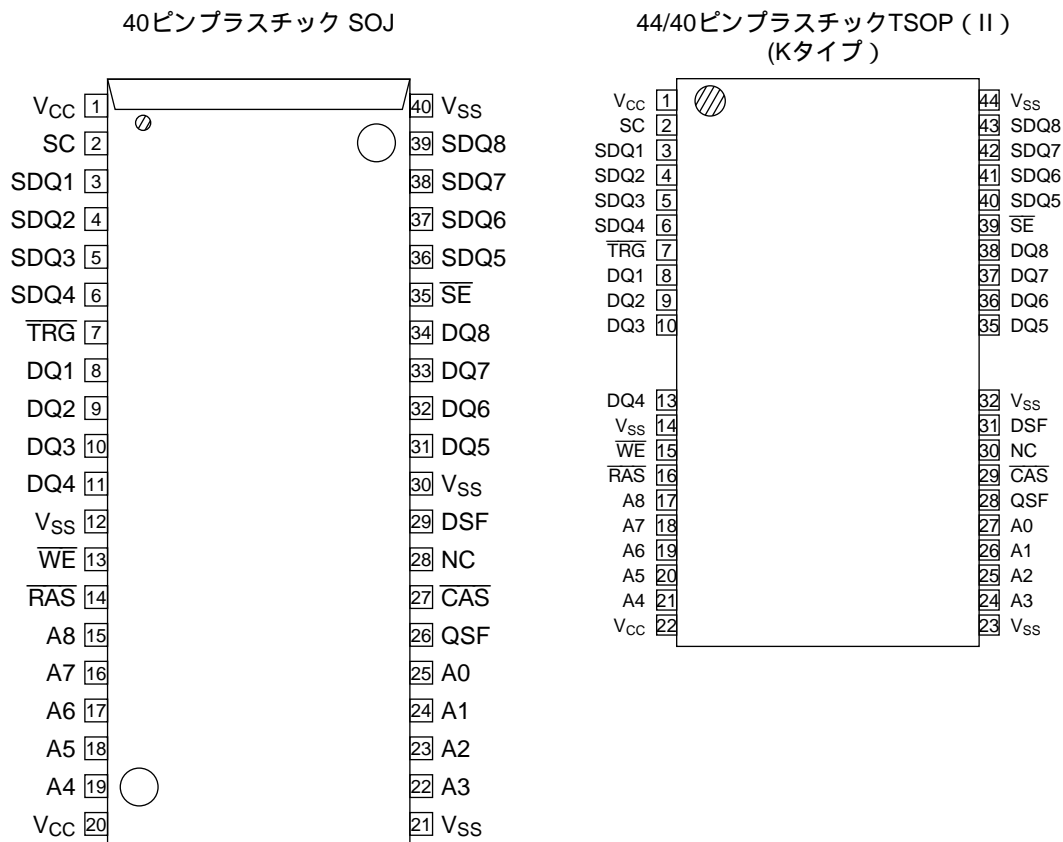
（TSOPII44/40-P-400-0.80-K）（製品名：MSM548262-xxTS-K）

xxは、スピードランクを表す。

■ ファミリ構成

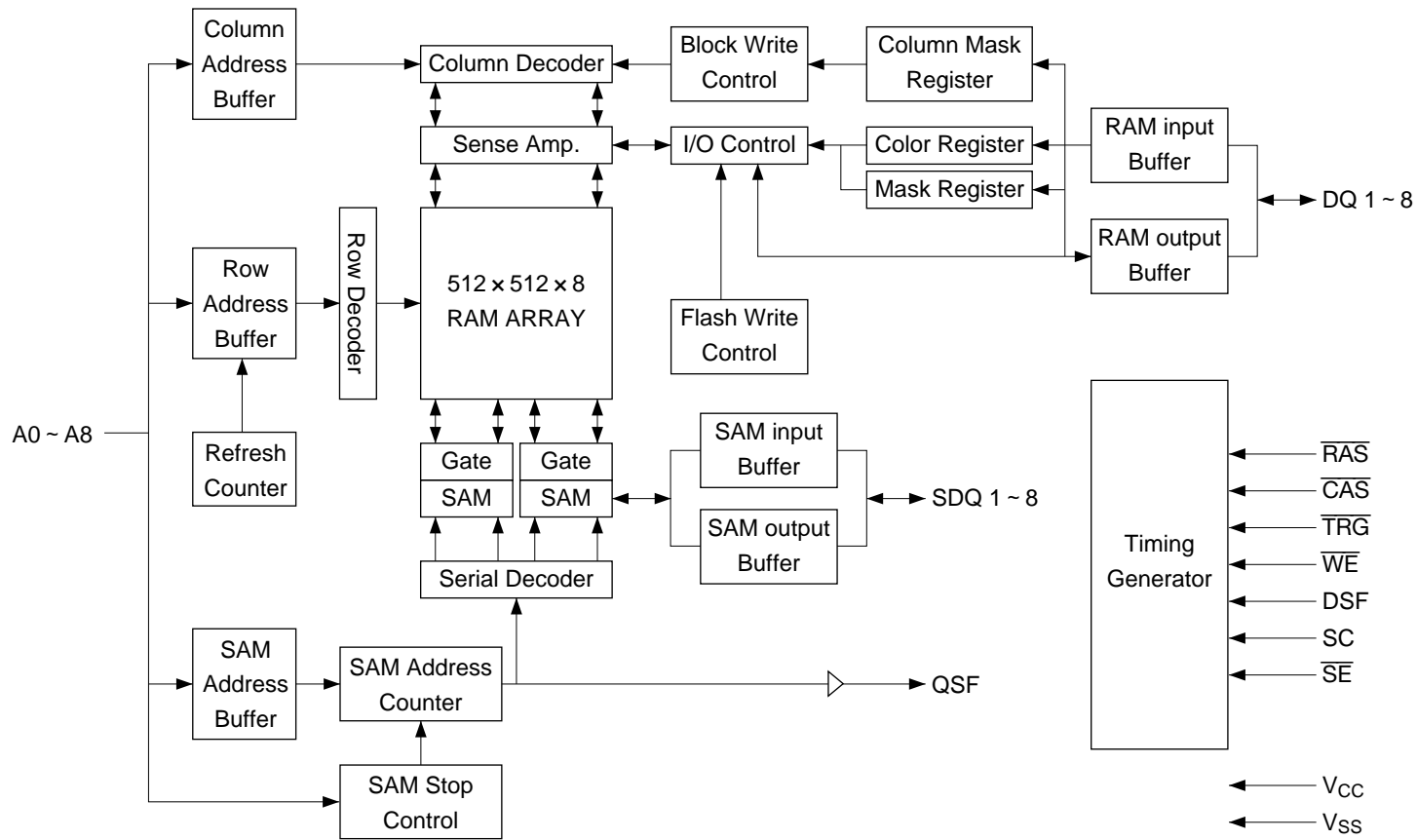
ファミリ	アクセスタイム		サイクルタイム		動作電流	
	RAM	SAM	RAM	SAM	動作時	待機時
MSM548262-60	60ns	17ns	120ns	22ns	140mA	8mA
MSM548262-70	70ns	17ns	140ns	22ns	130mA	8mA
MSM548262-80	80ns	20ns	150ns	25ns	120mA	8mA

■ 端子接続（上面図）



ピン名称	機能	ピン名称	機能
A0 ~ A8	アドレス入力	SC	シリアルクロック
DQ1 ~ DQ8	ライトマスク / データ入出力	\overline{SE}	シリアルイネーブル
SDQ1 ~ SDQ8	シリアルデータ入出力	DSF	スペシャルファンクションコントロール
\overline{RAS}	ロウアドレスストローブ	QSF	スペシャルフラグ出力
\overline{CAS}	カラムアドレスストローブ	V _{CC}	電源 (5V)
\overline{WE}	ライトイネーブル	V _{SS}	グランド (0V)
\overline{TRG}	データ転送 / 出力イネーブル	NC	無接続

注記： 全てのV_{CC}ピンには同一の電源電圧を印加して下さい。また全てのV_{SS}ピンにも同一の電源電圧を印加して下さい。



■ 電気的特性

● 絶対最大定格 (注1)

項目	記号	条件	定格値	単位
端子電圧	V_T	$T_a = 25$	- 1.0 ~ 7.0	V
出力短絡電流	I_{OS}	$T_a = 25$	50	mA
許容損失	P_D	$T_a = 25$	1	W
動作温度	T_{opr}		0 ~ 70	
保存温度	T_{stg}		- 55 ~ 150	

● 推奨動作条件 (注2)

($T_a = 0 \sim 70$)

項目	記号	Min.	Typ.	Max.	単位
電源電圧	V_{CC}	4.5	5.0	5.5	V
高レベル入力電圧	V_{IH}	2.4		6.5	V
低レベル入力電圧	V_{IL}	- 1.0		0.8	V

● 端子容量

($V_{CC} = 5V \pm 10\%$, $f = 1MHz$, $T_a = 25$)

項目	記号	Min.	Max.	単位
入力容量	C_i		8	pF
入出力容量	C_{io}		9	pF
出力容量	C_o (QSF)		9	pF

● 直流電流 (1/2) (推奨動作条件において)

項目	記号	条件	Min.	Max.	単位
高レベル出力電圧	V_{OH}	$I_{OH} = - 1mA$	2.4		V
低レベル出力電圧	V_{OL}	$I_{OL} = 2.1mA$		0.4	
入力リーク電流	I_{IL}	0 V_{in} V_{CC} 他入力 = 0V	- 10	10	μA
出力リーク電流	I_{OL}	0 V_{out} 5.5V 出力はディセーブル	- 10	10	

● 直流特性 (2/2)

($V_{CC} = 5V \pm 10\%$, $T_a = 0 \sim 70$)

RAMポート	SAMポート	記号	-60	-70	-80	単位	注記
			Max.	Max.	Max.		
動作平均電流 (\overline{RAS} , \overline{CAS} サイクル, $t_{RC} = t_{RC \text{ min.}}$.)	スタンバイ	I_{CC1}	95	85	75	mA	3, 4
	動作	I_{CC1A}	140	130	120		17
スタンバイ電流 (\overline{RAS} , $\overline{CAS} = V_{IH}$)	スタンバイ	I_{CC2}	8	8	8		
	動作	I_{CC2A}	60	55	50		3, 4
\overline{RAS} オンリイリフレッシュ電流 (\overline{RAS} サイクル, $\overline{CAS} = V_{IH}$, $t_{RC} = t_{RC \text{ min.}}$.)	スタンバイ	I_{CC3}	95	85	75		3, 4
	動作	I_{CC3A}	140	130	120		17
ページモード電流 ($\overline{RAS} = V_{IL}$, \overline{CAS} サイクル, $t_{PC} = t_{PC \text{ min.}}$.)	スタンバイ	I_{CC4}	75	70	65		3, 4
	動作	I_{CC4A}	140	130	120		18
\overline{CAS} ビフォア \overline{RAS} リフレッシュ電流 (\overline{RAS} サイクル, \overline{CAS} ビフォア \overline{RAS} , $t_{RC} = t_{RC \text{ min.}}$.)	スタンバイ	I_{CC5}	95	85	75		3, 4
	動作	I_{CC5A}	140	130	120		3, 4
データ転送電流 (\overline{RAS} , \overline{CAS} サイクル, $t_{RC} = t_{RC \text{ min.}}$.)	スタンバイ	I_{CC6}	95	85	75		3, 4
	動作	I_{CC6A}	140	130	120		17
フラッシュライト電流 (\overline{RAS} , \overline{CAS} サイクル, $t_{RC} = t_{RC \text{ min.}}$.)	スタンバイ	I_{CC7}	95	85	75		3, 4
	動作	I_{CC7A}	140	130	120		3, 4
ブロックライト電流 (\overline{RAS} , \overline{CAS} サイクル, $t_{RC} = t_{RC \text{ min.}}$.)	スタンバイ	I_{CC8}	95	85	75		3, 4
	動作	I_{CC8A}	140	130	120		3, 4

● 交流特性 (1/3)

項目	記号	-60		-70		-80		単位	注記
		Min.	Max.	Min.	Max.	Min.	Max.		
ランダムリード、ライトサイクル時間	t _{RC}	120		140		150		ns	
リードモディファイライトサイクル時間	t _{RWC}	170		185		195		ns	
高速ページモードサイクル時間	t _{PC}	40		45		50		ns	
ページリードモディファイライトサイクル時間	t _{PRWC}	85		90		90		ns	
$\overline{\text{RAS}}$ アクセス時間	t _{RAC}		60		70		80	ns	8, 14
カラムアドレスアクセス時間	t _{AA}		30		35		40	ns	8, 14
$\overline{\text{CAS}}$ アクセス時間	t _{CAC}		15		20		25	ns	8, 15
$\overline{\text{CAS}}$ プリチャージアクセス時間	t _{CPA}		35		40		45	ns	8, 15
出力バッファターンオフ遅れ時間	t _{OFF}	0	15	0	20	0	20	ns	10
立ち上がり、立ち下がり時間	t _T	3	35	3	35	3	35	ns	7
$\overline{\text{RAS}}$ プリチャージ時間	t _{RP}	50		60		60		ns	
$\overline{\text{RAS}}$ パルス幅	t _{RAS}	60	10k	70	10k	80	10k	ns	
$\overline{\text{RAS}}$ パルス幅 (高速ページモードのみ)	t _{RASP}	60	100k	70	100k	80	100k	ns	
$\overline{\text{RAS}}$ ホールド時間	t _{RSH}	15		20		25		ns	
$\overline{\text{CAS}}$ ホールド時間	t _{CSH}	60		70		80		ns	
$\overline{\text{CAS}}$ パルス幅	t _{CAS}	15	10k	20	10k	25	10k	ns	
$\overline{\text{RAS}} \cdot \overline{\text{CAS}}$ 遅れ時間	t _{RCD}	20	45	20	50	20	55	ns	14
$\overline{\text{RAS}} \cdot$ カラムアドレス遅れ時間	t _{RAD}	15	30	15	35	15	40	ns	14
カラムアドレス・ $\overline{\text{RAS}}$ リード時間	t _{RAL}	30		35		40		ns	
$\overline{\text{CAS}} \cdot \overline{\text{RAS}}$ プリチャージ時間	t _{CRP}	10		10		10		ns	
$\overline{\text{CAS}}$ プリチャージ時間 (高速ページモードのみ)	t _{CP}	10		10		10		ns	
ロウアドレスセットアップ時間	t _{ASR}	0		0		0		ns	
ロウアドレスホールド時間	t _{RAH}	10		10		10		ns	
カラムアドレスセットアップ時間	t _{ASC}	0		0		0		ns	
カラムアドレスホールド時間	t _{CAH}	10		10		12		ns	
カラムアドレスホールド時間 ($\overline{\text{RAS}}$ 基準)	t _{AR}	50		55		55		ns	
リードコマンドセットアップ時間	t _{RCS}	0		0		0		ns	
リードコマンドホールド時間	t _{RCH}	0		0		0		ns	11
リードコマンドホールド時間 ($\overline{\text{RAS}}$ 基準)	t _{RRH}	0		0		0		ns	11
ライトコマンドセットアップ時間	t _{WCS}	0		0		0		ns	13
ライトコマンドホールド時間	t _{WCH}	10		12		15		ns	
ライトコマンドホールド時間 ($\overline{\text{RAS}}$ 基準)	t _{WCR}	50		55		55		ns	
ライトコマンドパルス幅	t _{WP}	10		12		15		ns	
ライトコマンド・ $\overline{\text{RAS}}$ リード時間	t _{RWL}	15		20		20		ns	
ライトコマンド・ $\overline{\text{CAS}}$ リード時間	t _{CWL}	15		20		20		ns	
データ入力セットアップ時間	t _{DS}	0		0		0		ns	12
データ入力ホールド時間	t _{DH}	10		12		15		ns	12
データ入力ホールド時間 ($\overline{\text{RAS}}$ 基準)	t _{DHR}	50		55		55		ns	

● 交流特性 (2/3)

項目	記号	-60		-70		-80		単位	注記
		Min.	Max.	Min.	Max.	Min.	Max.		
RAS・WE遅れ時間	t _{RWD}	80		90		100		ns	13
カラムアドレス・WE遅れ時間	t _{AWD}	50		55		65		ns	13
CAS・WE遅れ時間	t _{CWD}	35		40		45		ns	13
データ入力・CAS遅れ時間	t _{DZC}	0		0		0		ns	
データ入力・TRG遅れ時間	t _{DZO}	0		0		0		ns	
TRGアクセス時間	t _{OEA}		15		20		20	ns	
TRG出力バッファターンオフ時間	t _{OEZ}	0	10	0	10	0	10	ns	
TRGコマンドホールド時間	t _{OEH}	10		10		10		ns	
RASホールド時間 (TRG基準)	t _{ROH}	10		15		15		ns	
CASセットアップ時間 (CASビフォアRASサイクル)	t _{CSR}	10		10		10		ns	
CASホールド時間 (CASビフォアRASサイクル)	t _{CHR}	10		10		10		ns	
RAS・CASプリチャージ時間	t _{RPC}	0		0		0		ns	
リフレッシュ時間	t _{REF}		8		8		8	ms	
WEセットアップ時間	t _{WSR}	0		0		0		ns	
WEホールド時間	t _{RWH}	10		10		12		ns	
DSFセットアップ時間 (RAS基準)	t _{FSR}	0		0		0		ns	
DSFホールド時間1 (RAS基準)	t _{RFH}	10		10		12		ns	
DSFホールド時間2 (RAS基準)	t _{FHR}	50		55		55		ns	
DSFセットアップ時間 (CAS基準)	t _{FSC}	0		0		0		ns	
DSFホールド時間 (CAS基準)	t _{CFH}	10		10		12		ns	
ライトパービットマスクデータセットアップ時間	t _{MS}	0		0		0		ns	
ライトパービットマスクデータホールド時間	t _{MH}	10		10		12		ns	
データ転送禁止セットアップ時間	t _{THS}	0		0		0		ns	
データ転送禁止ホールド時間	t _{THH}	10		10		12		ns	
データ転送コマンドセットアップ時間	t _{TLS}	0		0		0		ns	
データ転送コマンドホールド時間	t _{TLH}	10	10k	10	10k	12	10k	ns	
RAS・TRGホールド時間	t _{RTH}	50	10k	60	10k	65	10k	ns	
カラムアドレス・TRGホールド時間	t _{ATH}	20		25		30		ns	
CAS・TRGホールド時間	t _{CTH}	15		20		25		ns	
TRG・RASプリチャージ時間	t _{TRP}	50		60		60		ns	
TRGプリチャージ時間	t _{TP}	20		20		20		ns	
RAS・第1SC遅れ時間 (リード転送)	t _{RSO}	60		70		80		ns	
カラムアドレス・第1SC遅れ時間	t _{ASO}	40		45		45		ns	
CAS・第1SC遅れ時間 (リード転送)	t _{CSO}	20		20		25		ns	
最終SC・TRGリード時間	t _{TSO}	5		5		5		ns	
TRG・第1SC遅れ時間 (リード転送)	t _{TSO}	15		15		15		ns	
最終SC・RASセットアップ時間 (シリアル入力)	t _{SRS}	20		25		25		ns	
シリアル出力バッファターンオフ遅れ時間	t _{SDZ}	10	30	10	40	10	40	ns	10

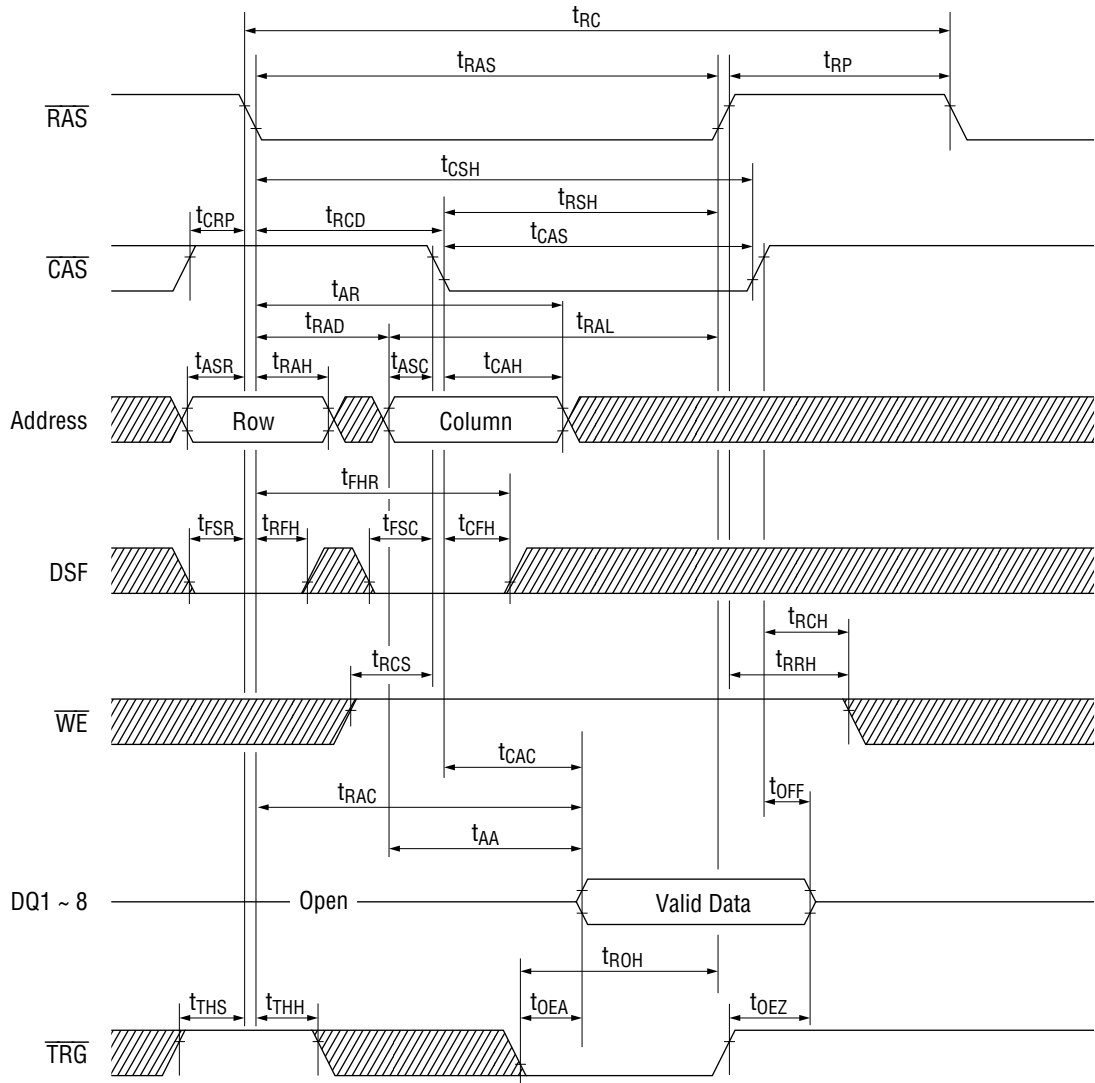
● 交流特性 (3/3)

項目	記号	-60		-70		-80		単位	注記
		Min.	Max.	Min.	Max.	Min.	Max.		
SCサイクル時間	t _{SCC}	22		22		25		ns	
SCパルス幅 (SC "H" 時間)	t _{SC}	5		5		7		ns	
SCプリチャージ時間 (SC "L" 時間)	t _{SCP}	5		5		7		ns	
SCアクセス時間	t _{SCA}		17		17		20	ns	9
シリアル出力ホールド時間	t _{SOH}	5		5		5		ns	19
\overline{SE} アクセス時間	t _{SEA}		17		17		20	ns	9
\overline{SE} パルス幅	t _{SE}	10		10		10		ns	
\overline{SE} プリチャージ時間	t _{SEP}	10		10		10		ns	
\overline{SE} シリアル出力バッファターンオフ遅れ時間	t _{SEZ}	0	20	0	20	0	20	ns	10
スプリット転送セットアップ時間	t _{STS}	25		25		30		ns	
スプリット転送ホールド時間	t _{STH}	25		25		30		ns	
SC・QSF遅れ時間	t _{SQD}		25		25		25	ns	
\overline{TRG} ・QSF遅れ時間	t _{TQD}		25		25		25	ns	
\overline{CAS} ・QSF遅れ時間	t _{CQD}		30		35		35	ns	
\overline{RAS} ・QSF遅れ時間	t _{RQD}		70		75		75	ns	
\overline{RAS} ・シリアル入力遅れ時間	t _{SDD}	30		40		40		ns	
シリアル入力セットアップ時間	t _{SDS}	0		0		0		ns	
シリアル入力ホールド時間	t _{SDH}	10		10		12		ns	
シリアル入力・ \overline{SE} 遅れ時間	t _{SZE}	0		0		0		ns	
シリアル入力・第1SC遅れ時間	t _{SZS}	0		0		0		ns	
シリアルライトイネーブルセットアップ時間	t _{SWS}	0		0		0		ns	
シリアルライトイネーブルホールド時間	t _{SWH}	10		10		12		ns	
シリアルライトディセーブルセットアップ時間	t _{SWIS}	0		0		0		ns	
シリアルライトディセーブルホールド時間	t _{SWIH}	10		10		12		ns	

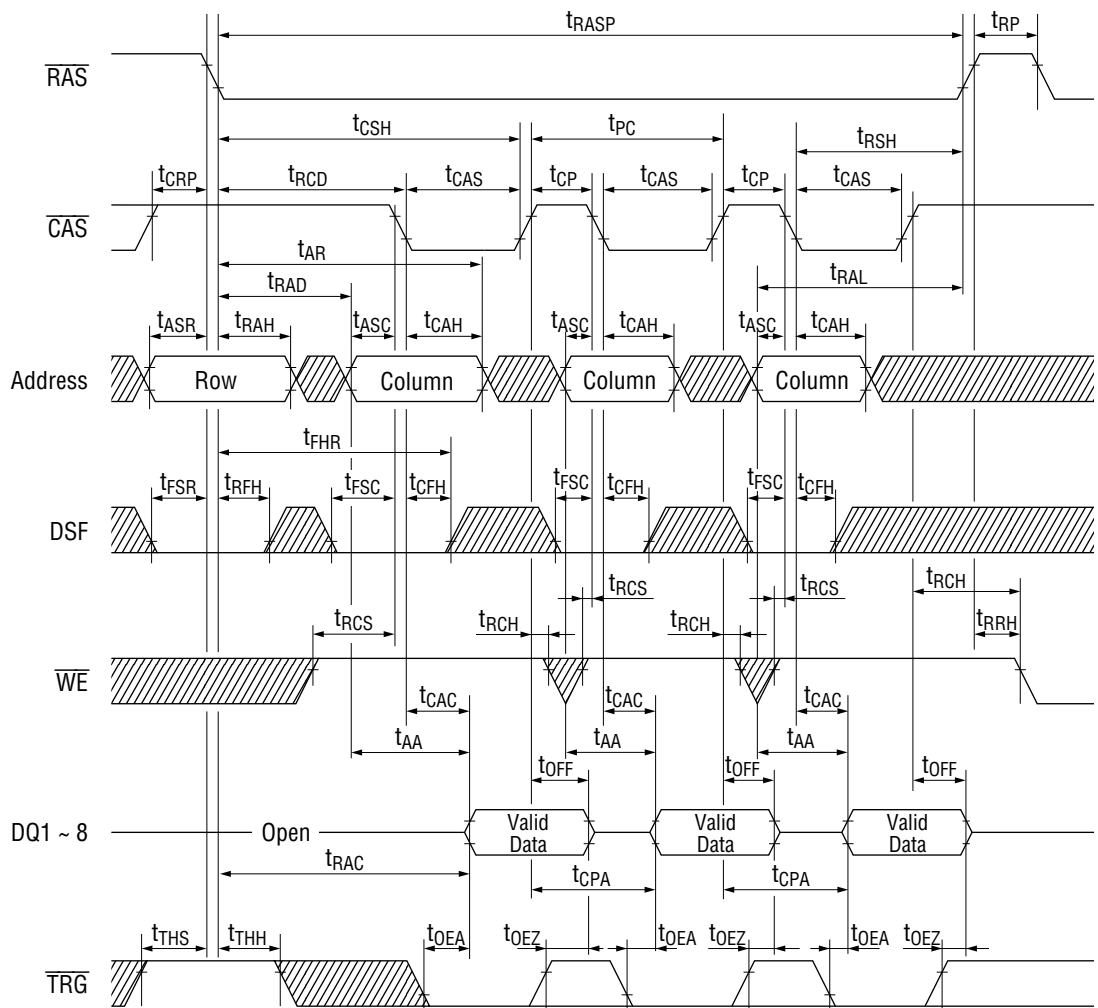
- 注記：
1. この定格値を越えるストレスは、デバイスへの永続的な損傷の原因になります。
 2. 全ての電圧は V_{SS} を基準にしています。
 3. これらの値は、最小サイクルタイムでの値です。
 4. これらの値は、出力負荷に依存します。規格の最大値は、全て出力開放状態での値です。
 5. 電源投入後、200 μ s以上のポーズ時間が必要です。その後、8サイクルの \overline{RAS} ダミーサイクル ($\overline{TRG}="H"$)と、8サイクルのSCダミーサイクルが必要です。また、内部リフレッシュカウンタを使用する場合は、8サイクルの \overline{RAS} ダミーサイクルの代わりに、8サイクルの \overline{CAS} ピフォア \overline{RAS} リフレッシュのダミーサイクルが必要です。
 6. $t_f = 5\text{ns}$ にて測定。
 7. 入力信号のタイミングを測定する場合には、 V_{IH} (Min.) と V_{IL} (Min.) が基準となります。また、変位時間は V_{IH} と V_{IL} の間で測定されます。
 8. RAMポートの出力は、50pFと1TTL負荷で測定されます。出力比較レベルは、2.0V/0.8V。
 9. SAMポートの出力は、30pFと1TTL負荷で測定されます。出力比較レベルは、2.0V/0.8V。
 10. t_{OFF} (Max.)、 t_{OEZ} (Max.)、 t_{SDZ} (Max.)、 t_{SEZ} (Max.) は、出力がオープン回路状態になり、出力電圧レベルが測定不可能レベルになるまでの時間と定義されます。
 11. t_{RCH} 、 t_{RRH} は、どちらか一方が満足されていれば、動作が保証されます。
 12. これらのパラメータは、アーリアイトサイクルの場合は、 \overline{CAS} の立ち下がりエッジから、 \overline{TRG} コントロールライトサイクルとリードモディファイライトサイクルの場合は、 \overline{WE} の立ち下がりエッジから測定されます。
 13. t_{WCS} 、 t_{RWD} 、 t_{CWD} 、 t_{AWD} は、動作モードを規定する点で、メモリの動作限界点ではありません。 t_{WCS} t_{WCS} (Min.) の場合は、アーリアイトサイクルとなり、出力端子はオープン (高インピーダンス) 状態となります。 t_{CWD} t_{CWD} (Min.)、 t_{RWD} t_{RWD} (Min.)、 t_{AWD} t_{AWD} (Min.) の場合は、リードモディファイライトサイクルとなり、データは選択セルの情報になります。上記以外のタイミングの場合、出力は不確定になります。
 14. t_{RCD} (Max.) は、動作の限界を示すのではなく、 t_{RAC} (Max.) を保証する点を示します。もし、 t_{RCD} t_{RCD} (Max.) となった場合、アクセスタイムは t_{CAC} で決定されます。
 15. t_{RAD} (Max.) は、動作の限界を示すのではなく、 t_{RAC} (Max.) を保証する点を示します。もし、 t_{RAD} t_{RAD} (Max.) となった場合、アクセスタイムは t_{AA} で決定されます。
 16. 交流特性測定時の入力レベルは3.0V/0Vです。
 17. アドレス (A0 ~ A8) は、 $\overline{RAS} = V_{IL}$ の間、2回以下の変化とします。
 18. アドレス (A0 ~ A8) は、 $\overline{RAS} = V_{IL}$ 、 $\overline{CAS} = V_{IH}$ の間、1回以下の変化とします。
 19. これは設計上の保証で、100パーセントテストされていません ($t_{SOH}/t_{COH} = t_{SCA}/t_{CAC}$ - 出力変化時間)。

■ タイミングチャート

● リードサイクル



●高速ページモードリードサイクル



▨ "H" or "L"

ライトサイクル機能表

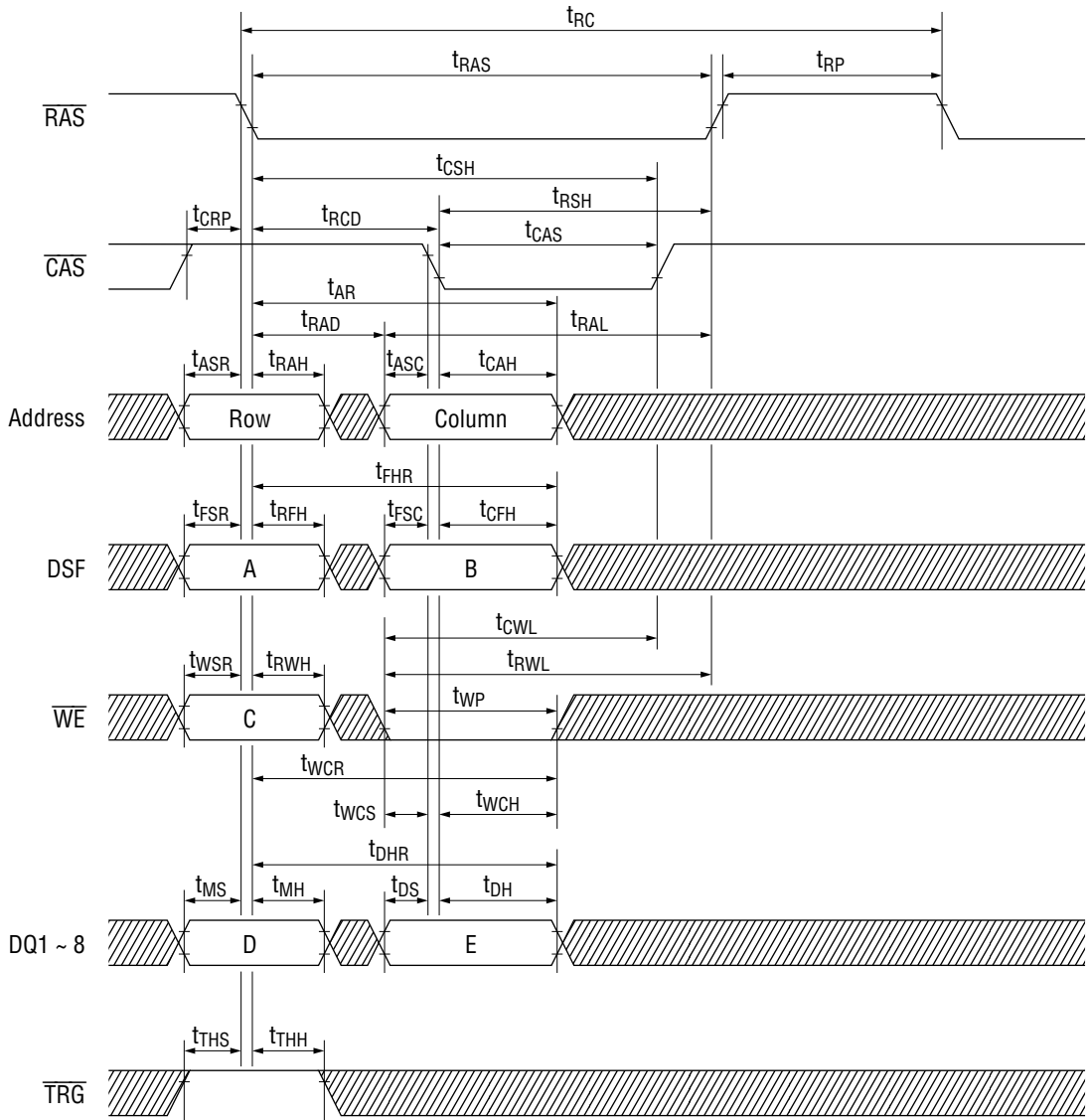
記号	RAS			CAS		機能
	A	C	D	B	E	
	DSF	WE	DQ	DSF	DQ	
RWM	0	0	ライトマスク	0	有効データ	マスクドライト
BWM	0	0	ライトマスク	1	カラムマスク	マスクドブロックライト
FWM	1	0	ライトマスク	X	X	マスクドフラッシュライト
RW	0	1	X	0	有効データ	通常ライト
BW	0	1	X	1	カラムマスク	ブロックライト
LCR	1	1	X	1	カラーデータ	ロードカラーレジスタ

ライトマスクデータ : "Low" = マスク, "High" = ノーマスク

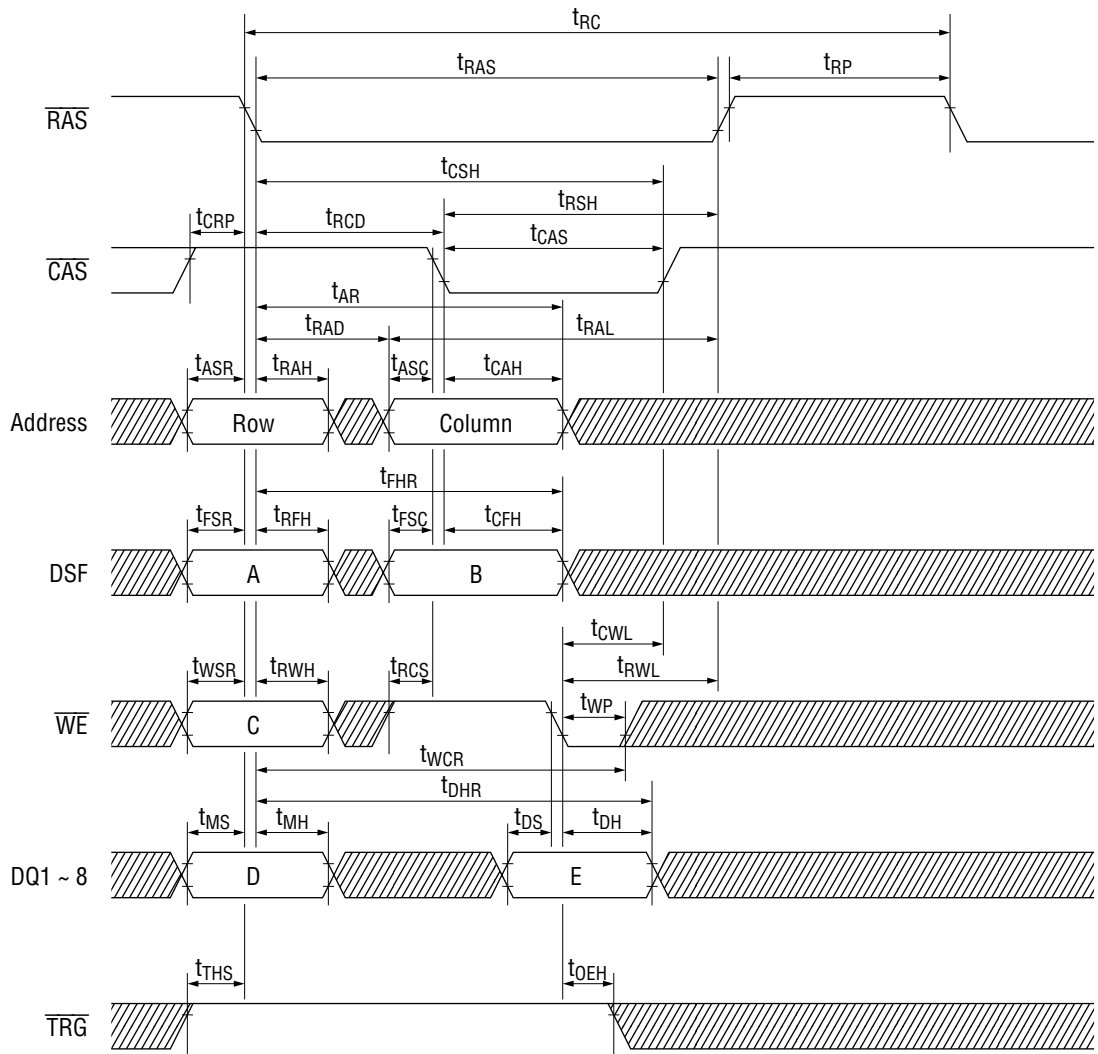
カラムマスクデータ

DQ1~4	カラムマスクデータ	Low : マスク High : ノーマスク
DQ1	カラム0 (A0=0、A1=0)	
DQ2	カラム1 (A0=1、A1=0)	
DQ3	カラム2 (A0=0、A1=1)	
DQ4	カラム3 (A0=1、A1=1)	

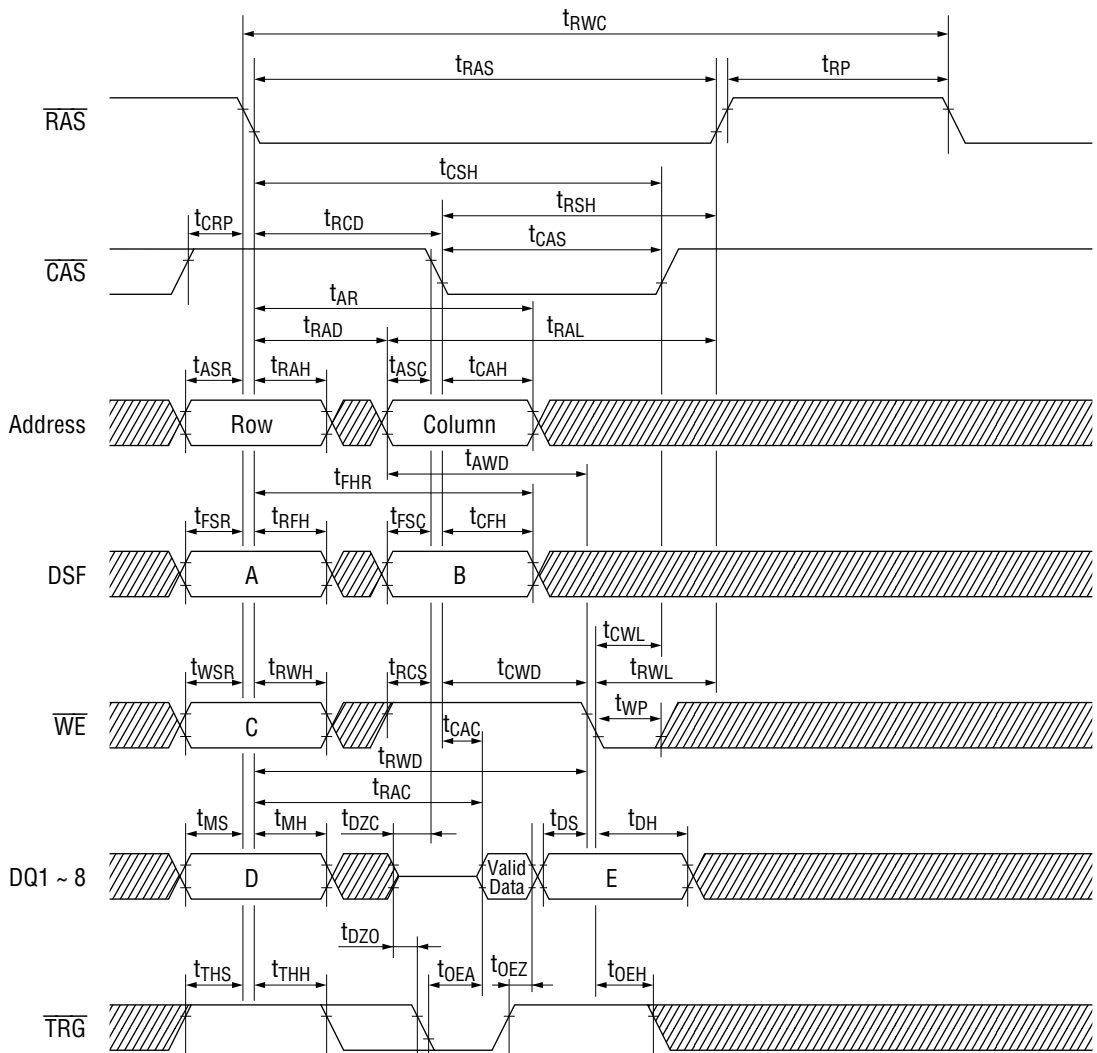
●アーリライトサイクル



● レイトライトサイクル

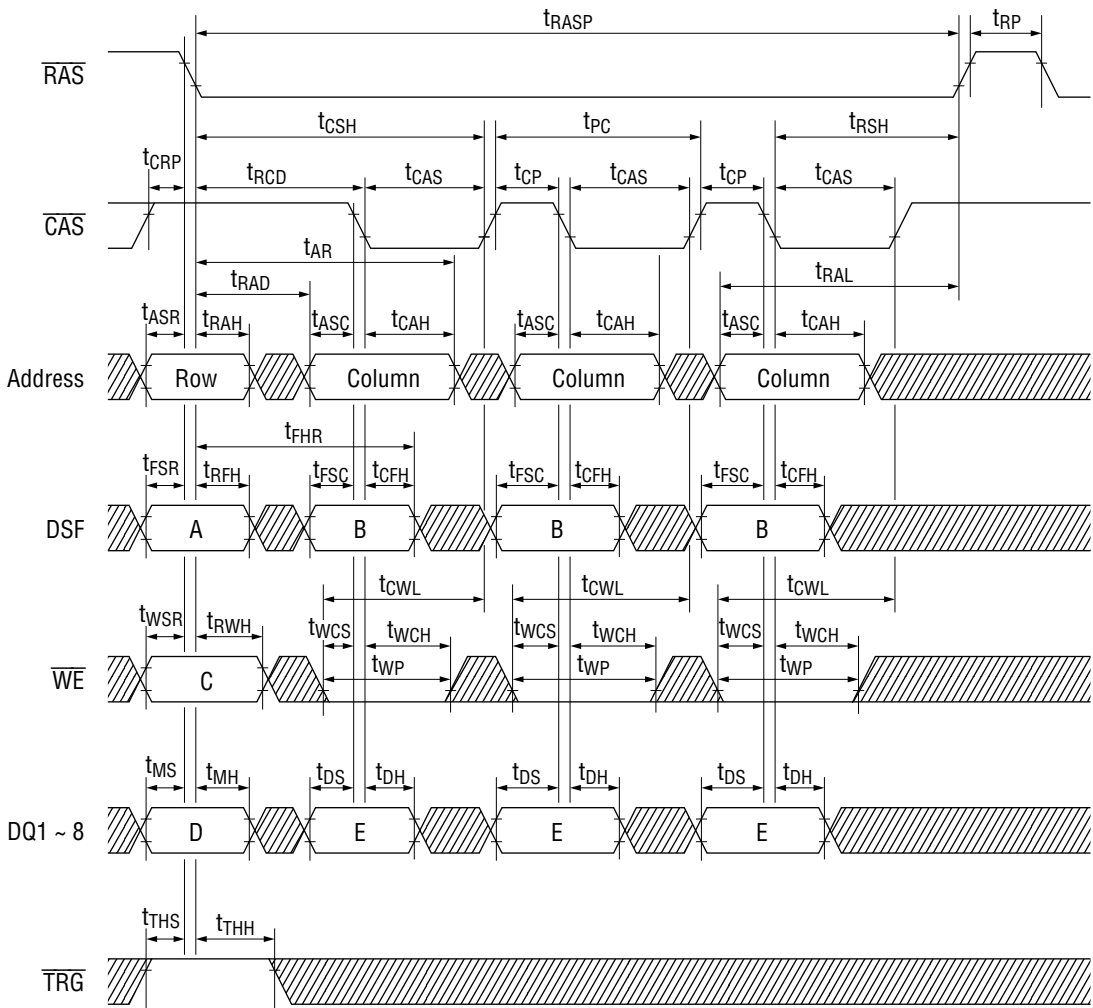


● リードモディファイライトサイクル

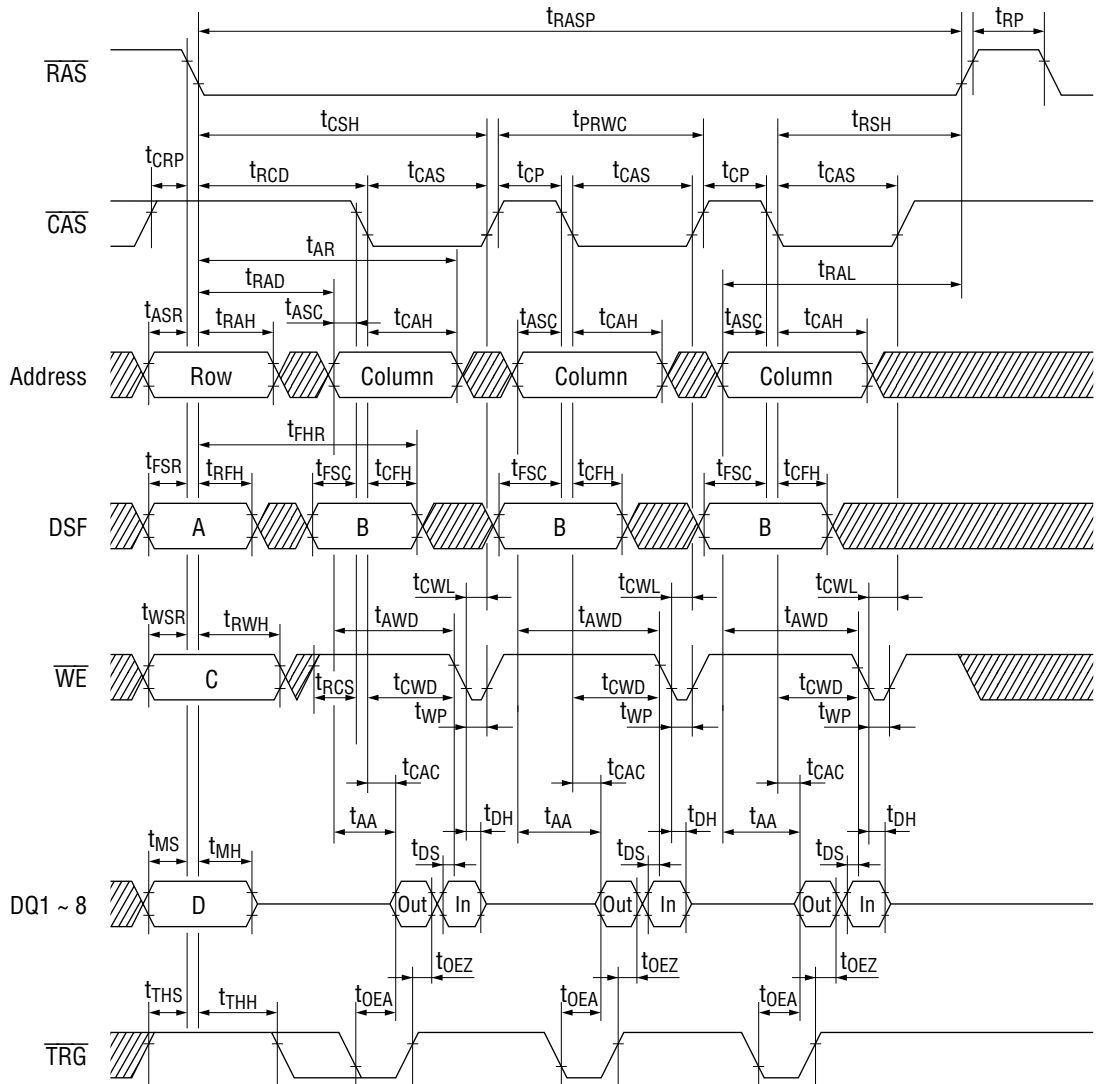


▨ "H" or "L"

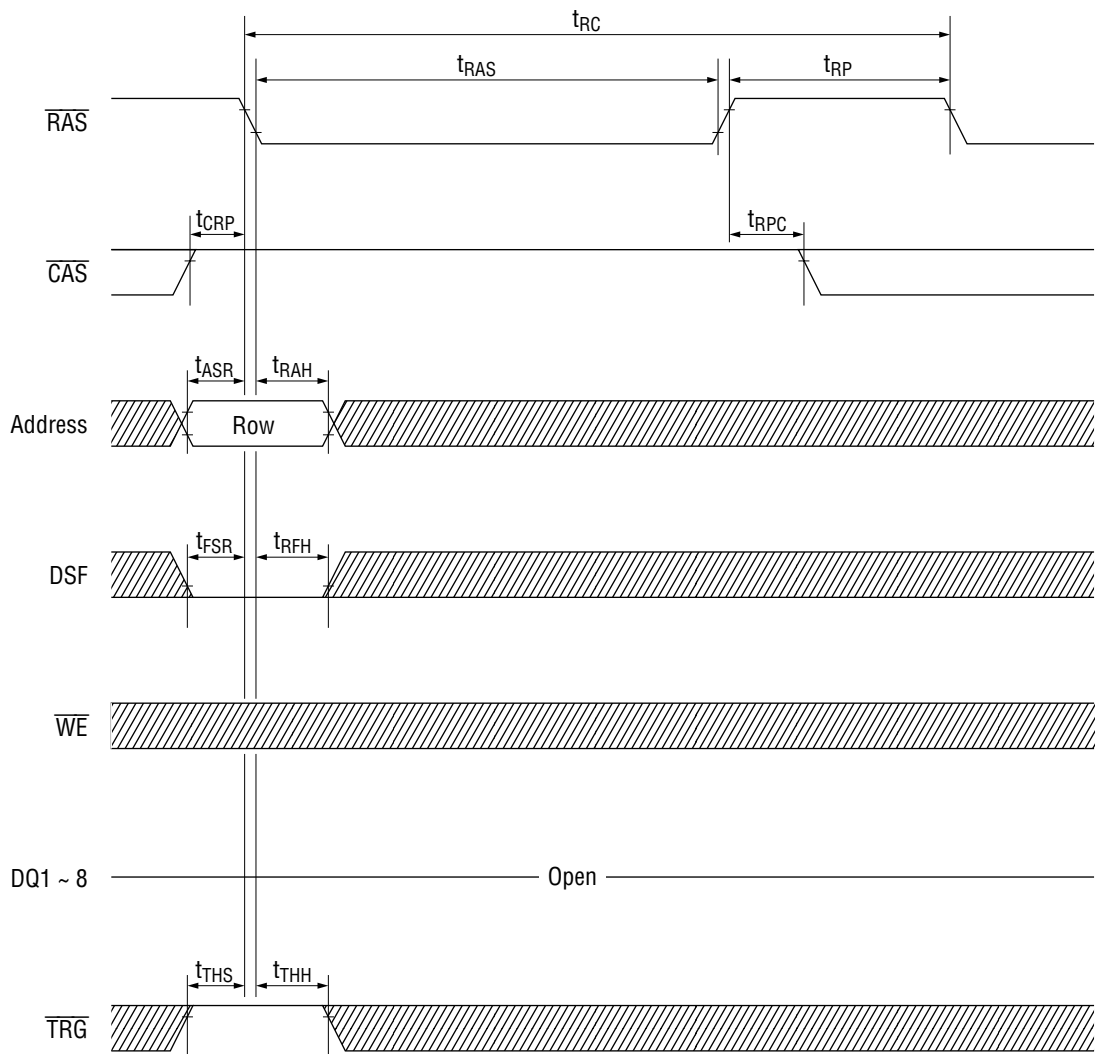
● 高速ページモードアーリライトサイクル




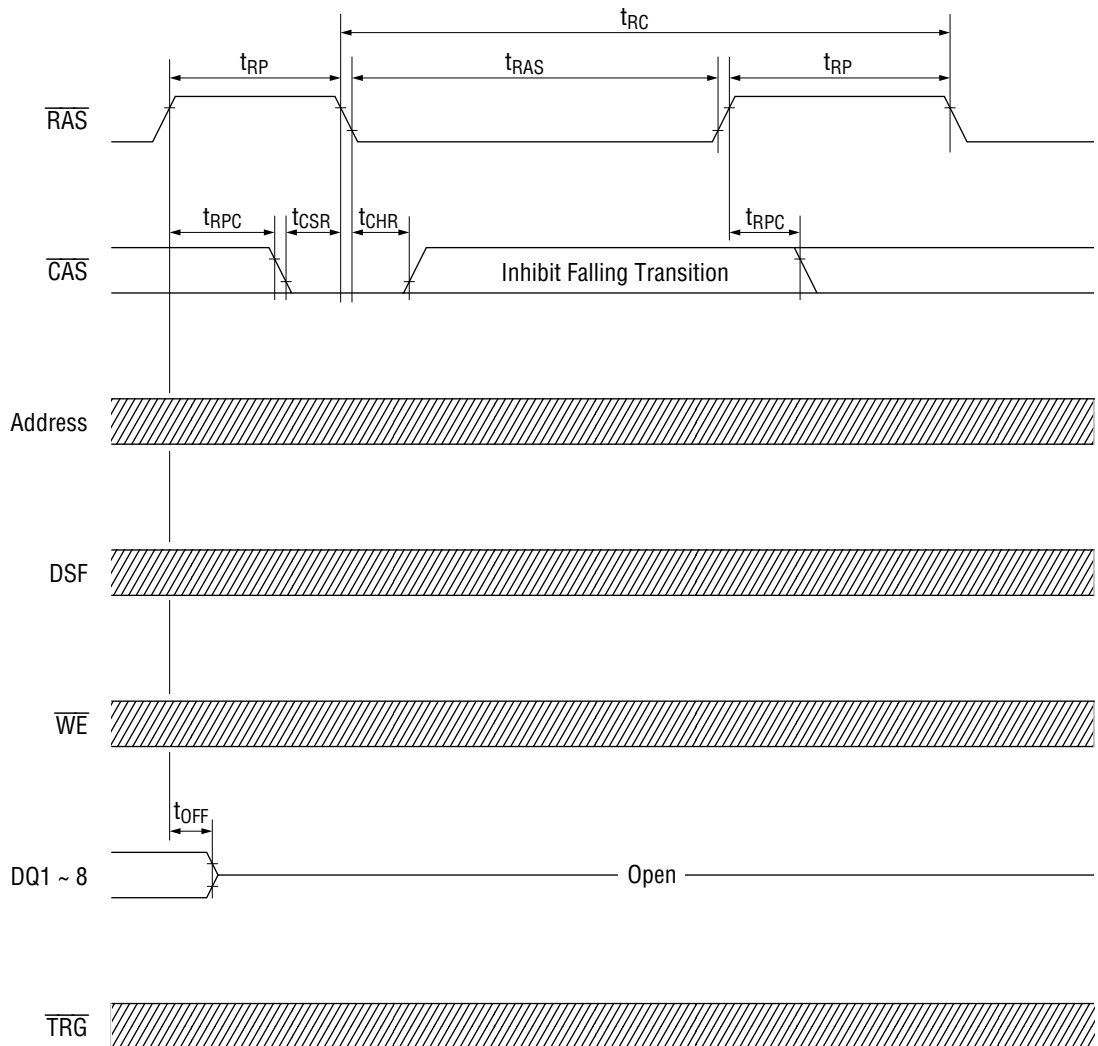
● 高速ページモードリードモディファイライトサイクル



"H" or "L"

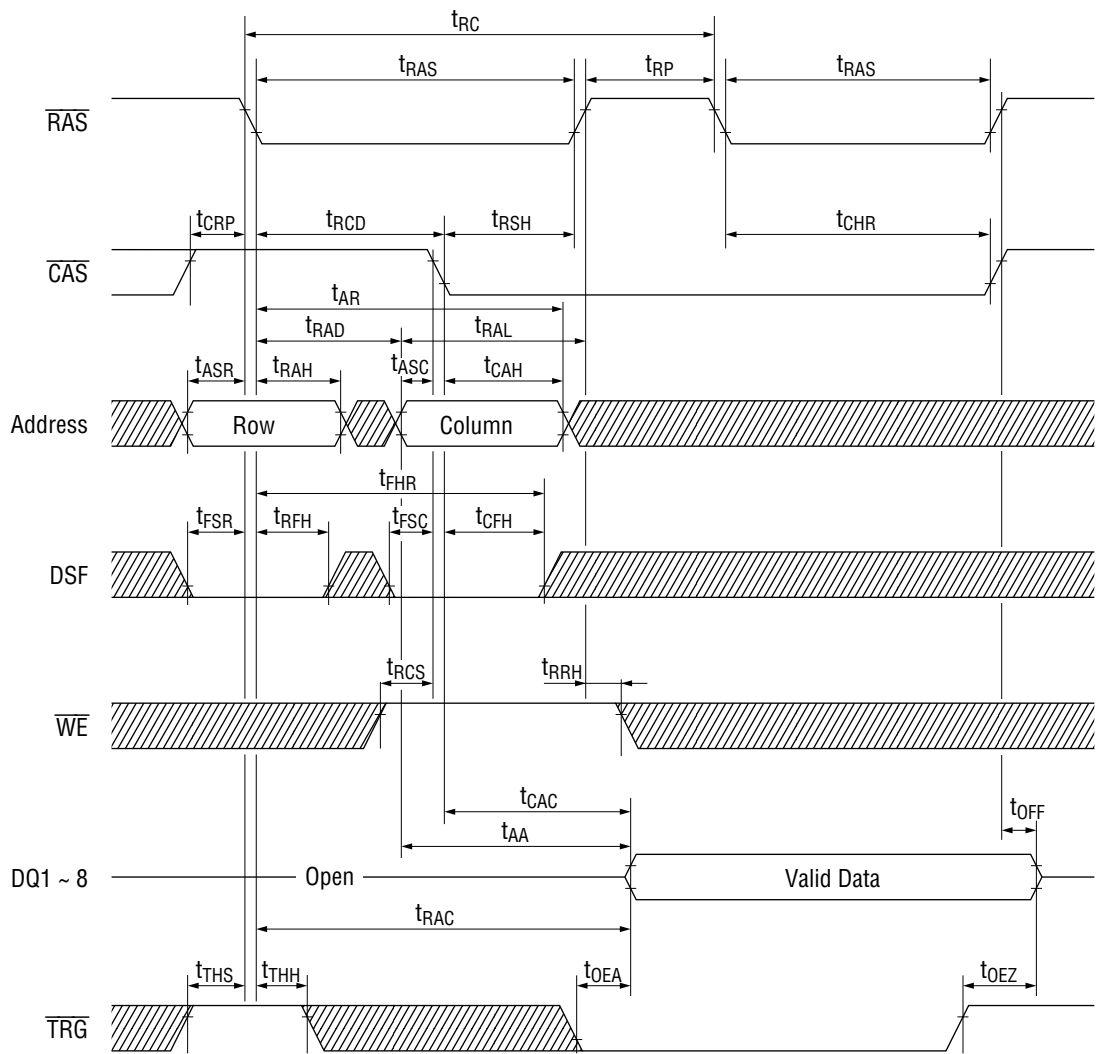
● $\overline{\text{RAS}}$ オンリーリフレッシュサイクル

 "H" or "L"

● $\overline{\text{CAS}}$ ピフォア $\overline{\text{RAS}}$ リフレッシュサイクル

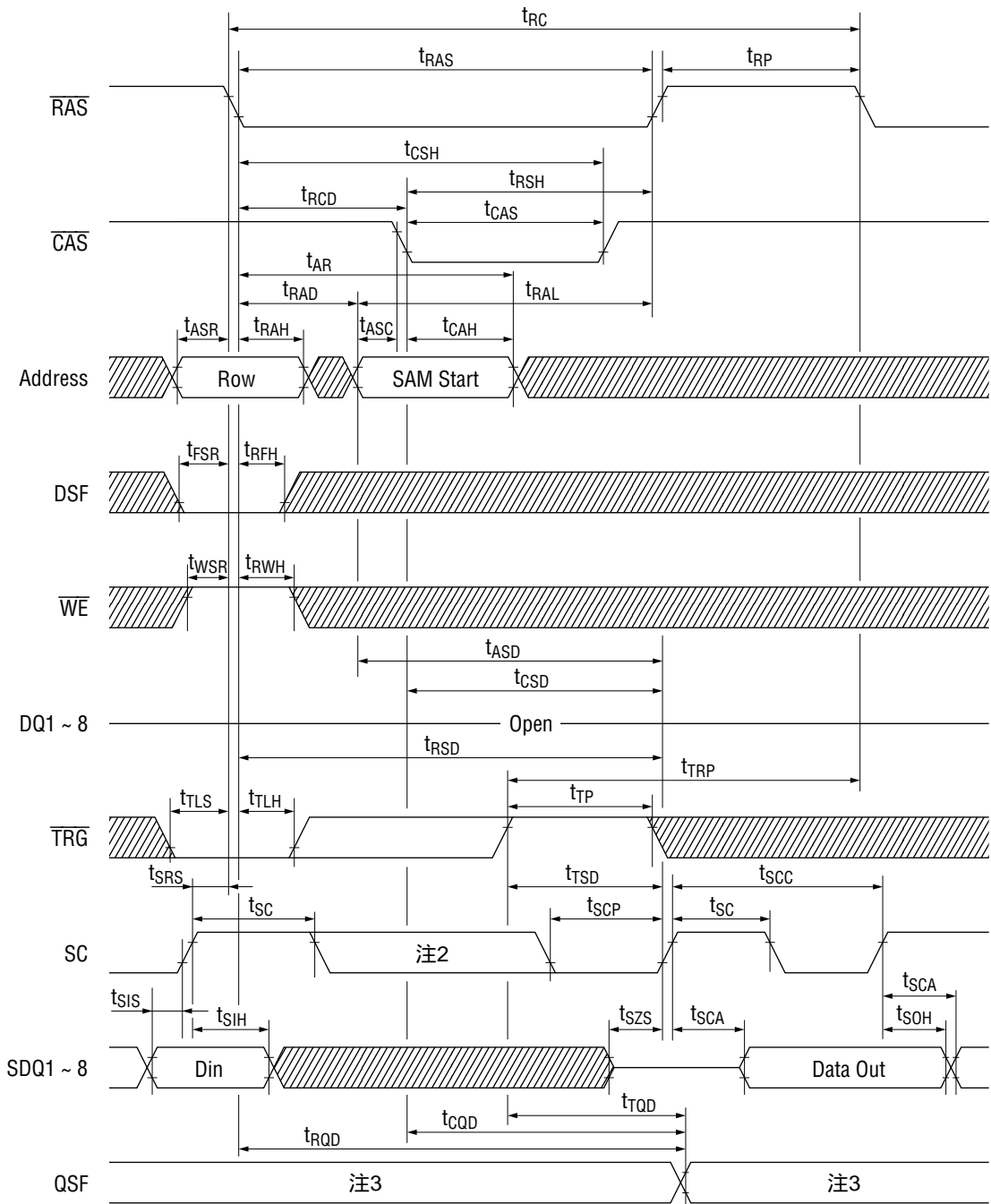
▨ "H" or "L"

● ヒドゥンリフレッシュサイクル



"H" or "L"

● リード転送1

注記： 1. $\overline{SE} = "L"$

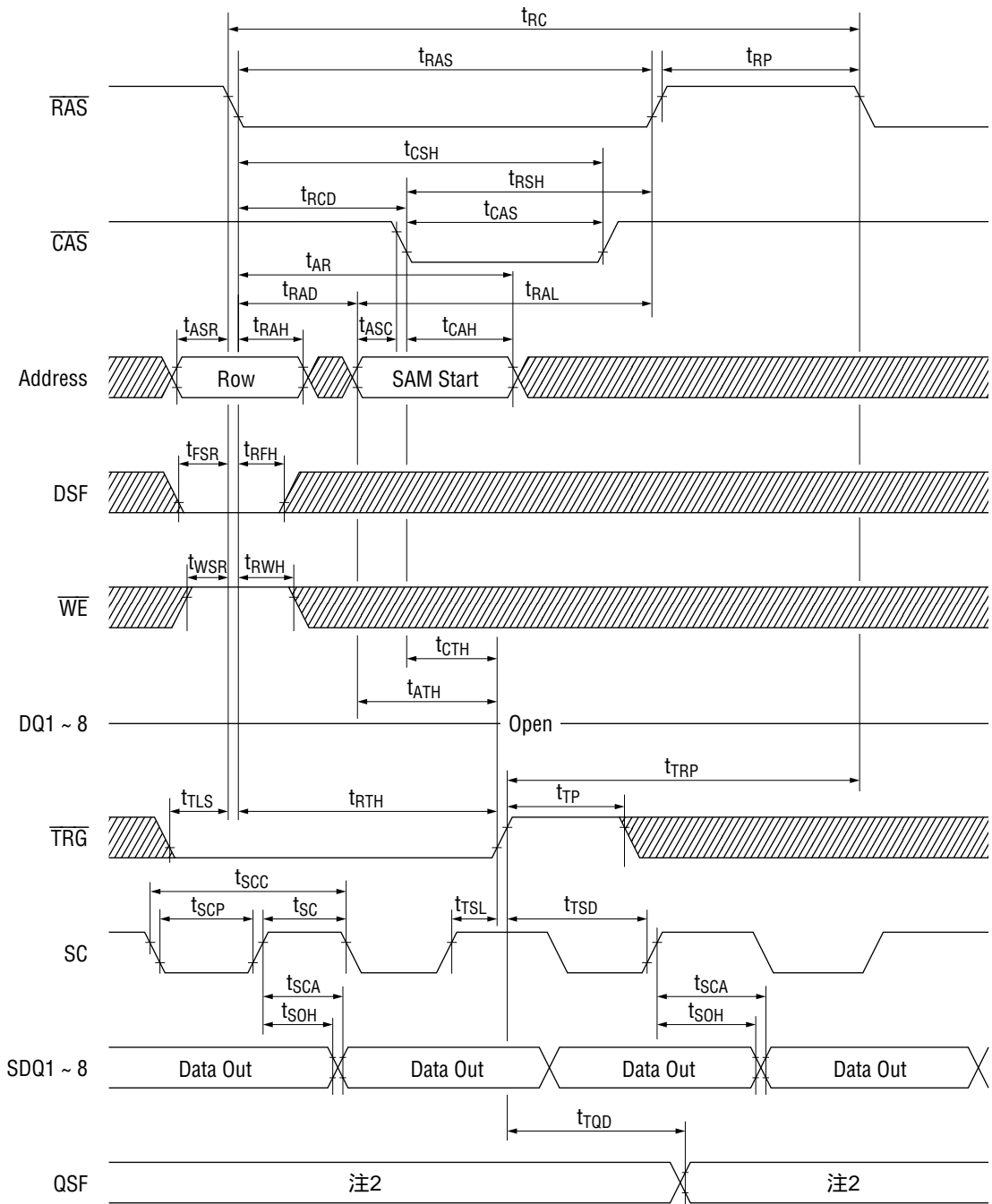
▨ "H" or "L"

2. 立ち上がり動作を行わないで下さい。

3. QSF = "L" の時、下位SAM (0 ~ 255) がアクティブです。

QSF = "H" の時、上位SAM (256 ~ 511) がアクティブです。

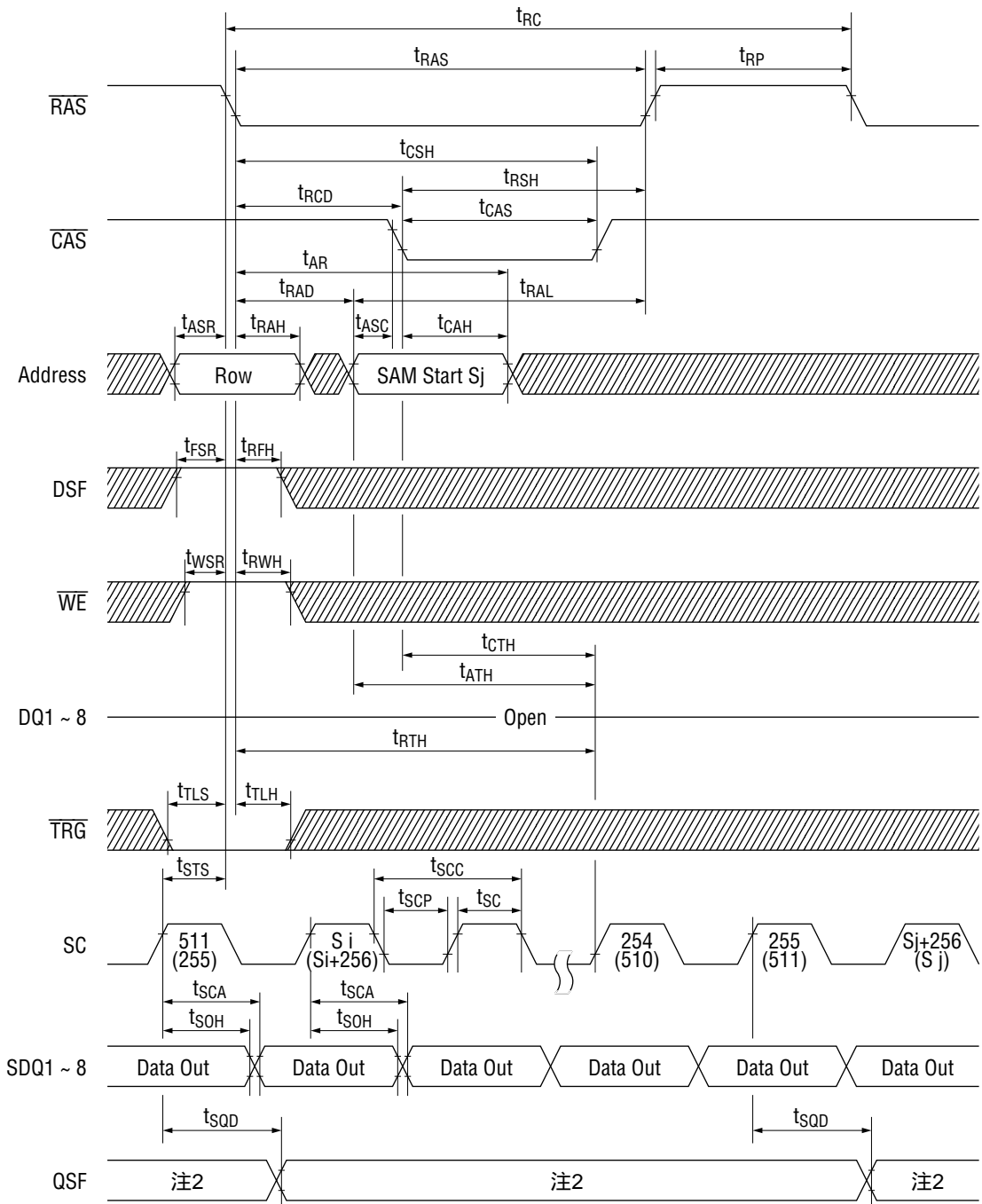
● リード転送2 (リアルタイムリード転送)

注記: 1. $\overline{SE} = "L"$

▨ "H" or "L"

2. QSF = "L" の時、下位SAM (0~255) がアクティブです。
QSF = "H" の時、上位SAM (256~511) がアクティブです。

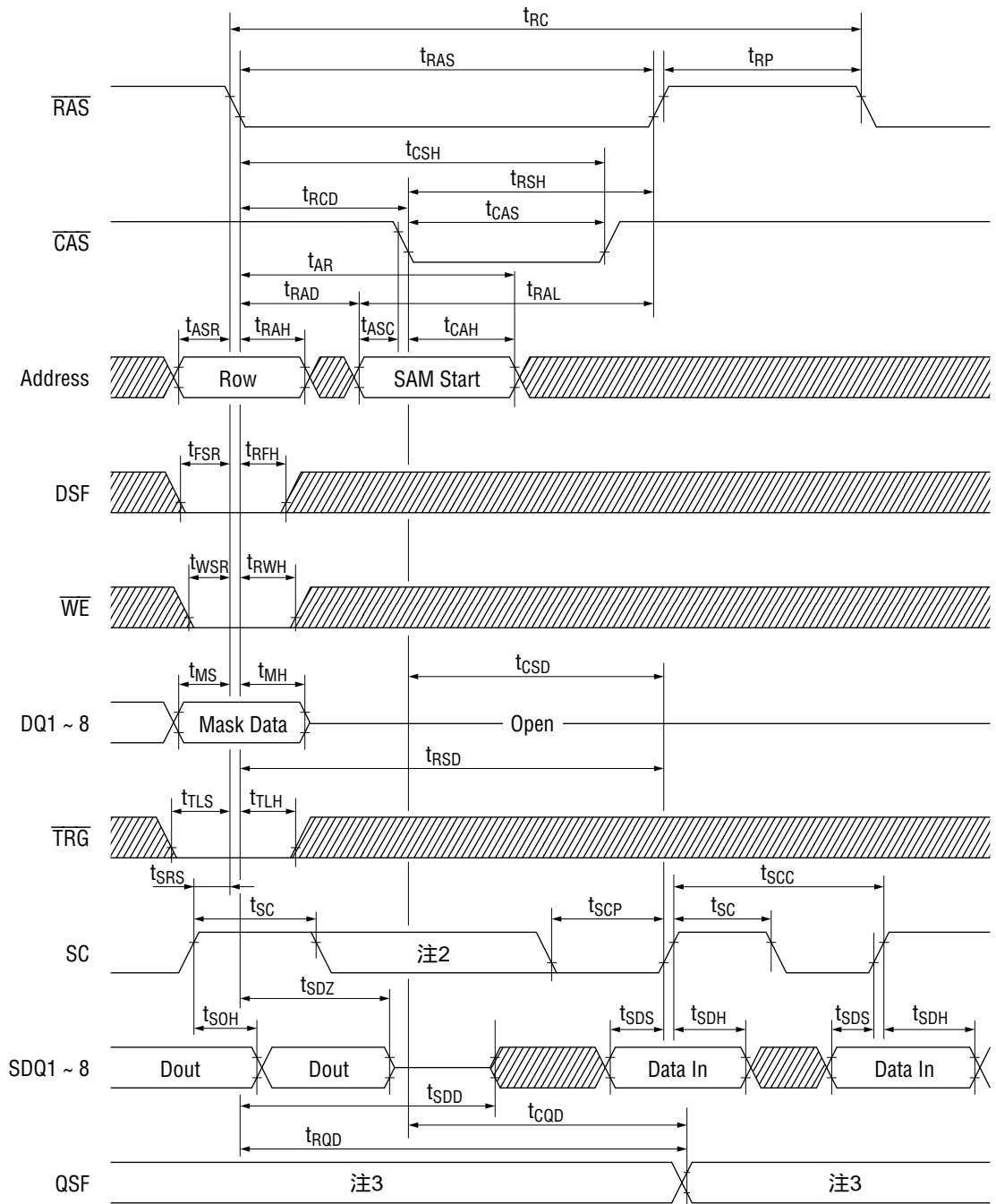
● スプリットリード転送



- 注記: 1. \overline{SE} ="L"
 2. QSF="L"の時、下位SAM(0~255)がアクティブです。
 QSF="H"の時、上位SAM(256~511)がアクティブです。
 3. S_i は、スプリットリード転送前のSAMスタートアドレスです。

▨ "H" or "L"

● マスクドライブ転送



"H" or "L"

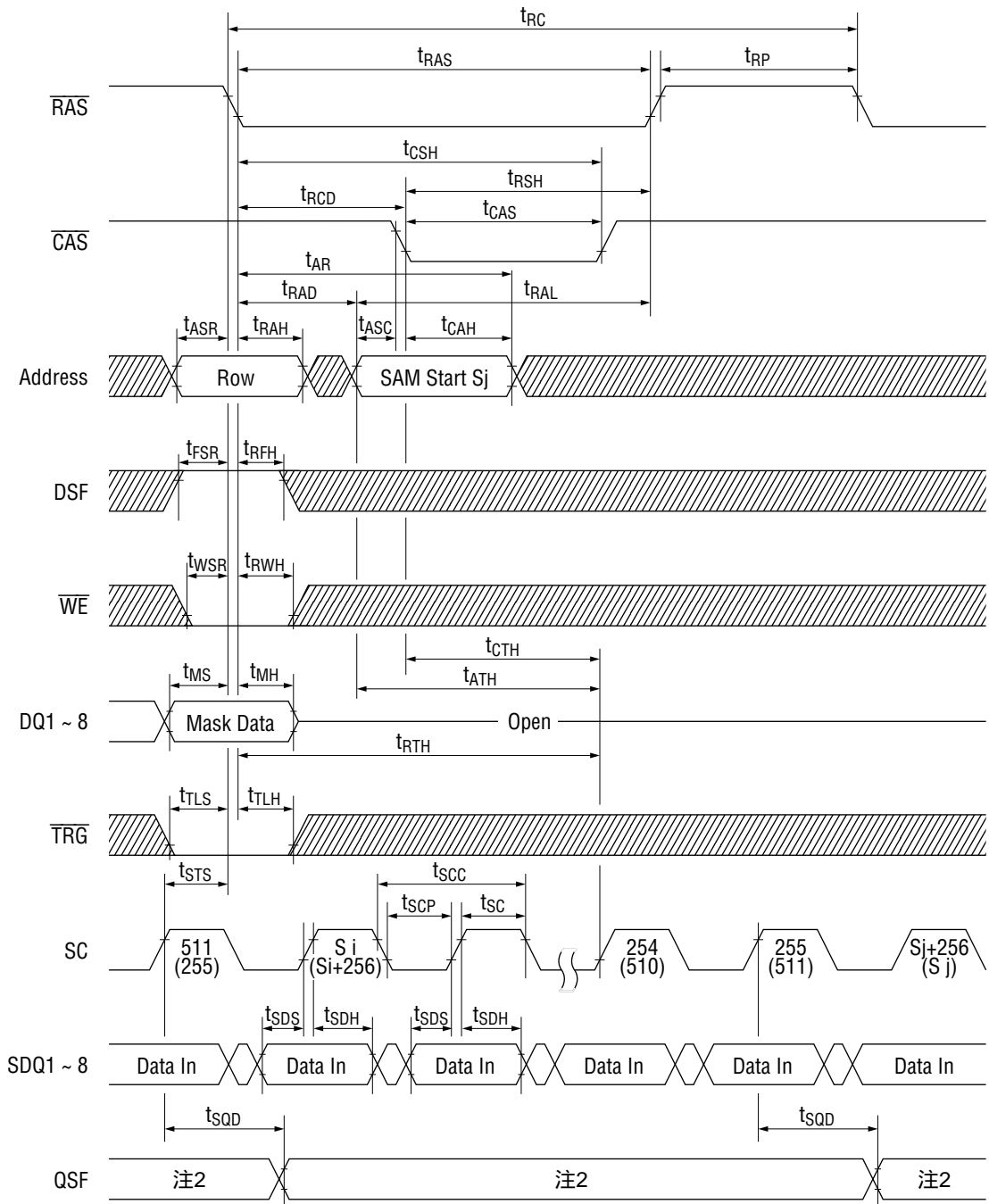
注記： 1. $\overline{SE} = "L"$

2. 立ち上がり動作を行わないで下さい。

3. QSF = "L" の時、下位SAM (0 ~ 255) がアクティブです。

QSF = "H" の時、上位SAM (256 ~ 511) がアクティブです。

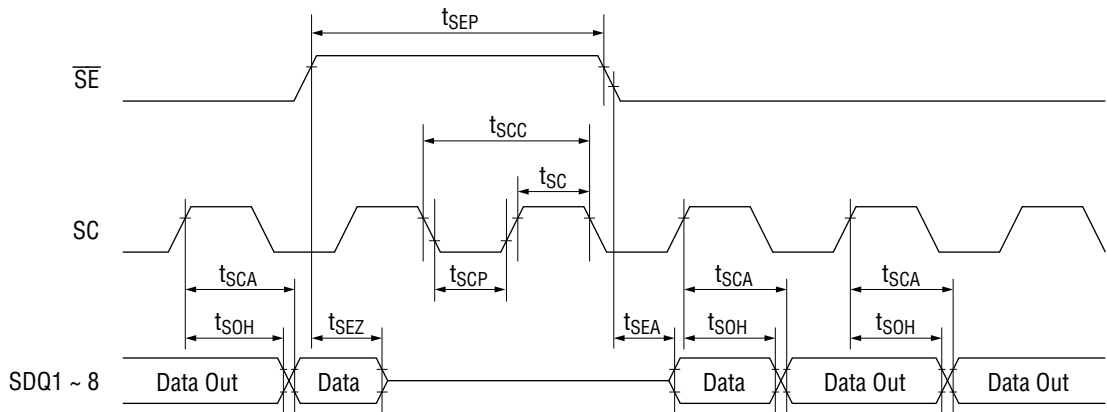
● マスクスプリットライト転送

注記： 1. \overline{SE} ="L"

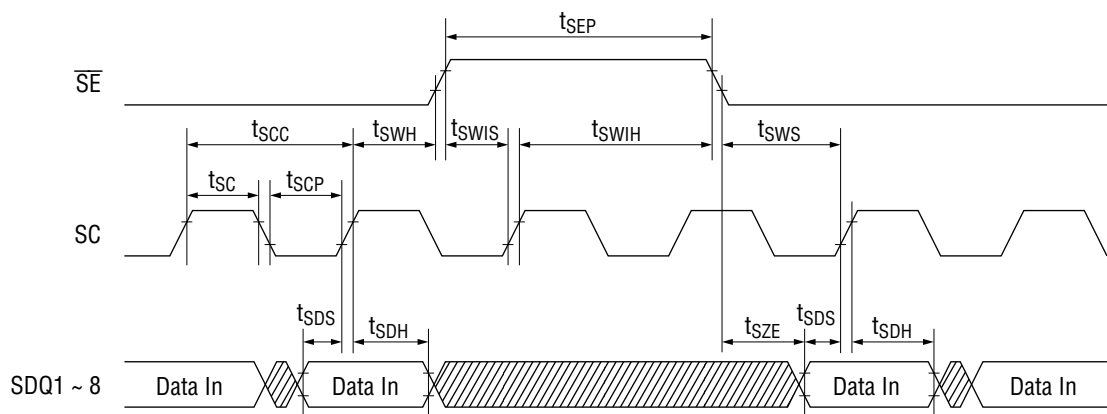
▨ "H" or "L"

2. QSF = "L" の時、下位SAM (0 ~ 255) がアクティブです。
QSF = "H" の時、上位SAM (256 ~ 511) がアクティブです。
3. Siは、スプリットライト転送前のSAMスタートアドレスです。

● シリアルリードサイクル



● シリアルライトサイクル



"H" or "L"

■ ピン機能

● アドレス入力：A0～A8

262,144ワード×8ビットのメモリエルをアクセスする為には、18ビットのアドレス入力が必要ですが、MSM548262では、これをロウアドレス9ビットと、カラムアドレス9ビットに分割して、それぞれを $\overline{\text{RAS}}$ の立ち下がり及び $\overline{\text{CAS}}$ の立ち下がりの2回に分けて、A0～A8から入力します。

● ロウアドレスストロープ： $\overline{\text{RAS}}$

$\overline{\text{RAS}}$ の立ち下がりによりA0～A8より9ビットのロウアドレスを取り込みます。更にこの時の $\overline{\text{CAS}}$ 、 $\overline{\text{TRG}}$ 、 $\overline{\text{WE}}$ 及び、DSFのレベルにより、各種の動作が決定されます。 $\overline{\text{RAS}} = \text{"H"}$ の時、RAMポートはスタンバイ状態です。

● カラムアドレスストロープ： $\overline{\text{CAS}}$

通常のリード/ライトサイクル時は $\overline{\text{CAS}}$ の立ち下がりによりA0～A8から9ビットのカラムアドレスを取り込みます。また、 $\overline{\text{RAS}}$ の立ち下がり時にDSFが"L"レベルの時には、 $\overline{\text{CAS}}$ の立ち下がり時のDSFのレベルによりリード/ライトサイクル又はブロックライトサイクルが選ばれます。

● データ転送/出カインーブル： $\overline{\text{TRG}}$

$\overline{\text{RAS}}$ の立ち下がり時に $\overline{\text{TRG}}$ のレベルが"H"の時、そのサイクル中、この端子は出カインーブル($\overline{\text{OE}}$)として働きます。 $\overline{\text{RAS}}$ の立ち下がり時に $\overline{\text{TRG}}$ のレベルが"L"の時、データ転送サイクルとなり、RAM-SAM間の転送をコントロールします。

● ライトパービット/ライトインーブル： $\overline{\text{WE}}$

$\overline{\text{RAS}}$ の立ち下がり時に $\overline{\text{WE}}$ が"H"レベルの時、このピンは標準DRAMの $\overline{\text{WE}}$ 端子と同様、RAMへのデータ書き込みの制御を行います。 $\overline{\text{RAS}}$ の立ち下がり時に $\overline{\text{WE}}$ が"L"レベルの時、ライトパービットモードになります。一方、データ転送サイクルにおいて、 $\overline{\text{RAS}}$ の立ち下がり時に $\overline{\text{WE}}$ が"H"レベルの時は、リード転送(RAMからSAMへの転送)、“L”レベルの時は、ライト転送(SAMからRAMへの転送)となります。

● ライトマスク/データ入出力：DQ1～DQ8

$\overline{\text{RAS}}$ の立ち下がり時に $\overline{\text{WE}}$ が"L"レベルの時、ライトパービット、マスクドフラッシュライト、マスクドブロックライト、マスクドライト転送の為のマスクデータ入力となります。DQ1～DQ8は $\overline{\text{RAS}}$ の立ち下がり以後、RAMポートの入出力端子として働きます。ライト時には、入力端子となり、 $\overline{\text{CAS}}$ 又は $\overline{\text{WE}}$ のいずれか遅い方の立ち下がり時に書き込みデータを入力します。リード時には、出力端子となり、 t_{RAC} 、 t_{CAC} 、 t_{OEA} 、 t_{AA} が全て満足された時、出力が確定します。また、 $\overline{\text{TRG}}$ が"H"レベルになると、高インピーダンス状態になります。

● シリアルクロック : SC

SAMポートの全ての動作は、SCクロックに同期して実行されます。シリアルリード時にはSCの立ち上がりから t_{SCA} 後にSDQ1～SDQ8に確定出力が得られます。また、シリアルライト時には、SCの立ち上がりにより、SDQ1～SDQ8のシリアル入力データがラッチされ、SAMに書き込まれます。SCクロックが入力されるたびに、SAMポートにある9ビットのシリアルカウンタが+1され、最終番地（511）を越えてSCが入力されると、先頭番地（0）に戻って順次アクセスされます。スプリット動作時には、シリアルカウンタは8ビットになります。

● シリアルイネーブル : \overline{SE}

\overline{SE} は、シリアルアクセス動作のイネーブル信号であり、シリアルリード時には出力イネーブル、シリアルライト時には入力イネーブル端子として働きます。シリアルリード時、 \overline{SE} ="L"でシリアル出力バッファがONし、 \overline{SE} ="H"で、OFFします。シリアルライト時、 \overline{SE} ="L"で、SAMへの書き込みが可能となります。シリアル入力/出力いずれの場合も \overline{SE} のレベルによらずシリアルクロックは受け付けられ、シリアルカウンタは、+1されます。

● スペシャルファンクションコントロール入力 : DSF

DSFは、フラッシュライト、ブロックライト等のRAMポートに対する特殊機能の制御の他に、SAMポートのデータレジスタをスプリットデータレジスタとして働かせ、SCクロックと非同期なデータ転送を可能にするスプリットリードライト転送をコントロールします。

● スペシャルフラグ出力 : QSF

QSFはスプリットレジスタモード動作時に、上位、下位いずれのSAMが動作中かを示すための出力信号です。QSFが"L"レベルの時には下位SAM（0～255）が動作中で、QSFが"H"レベルのときには上位SAM（256～511）が動作中です。QSFの変化後、 t_{STS} 後に、非アクティブのSAMに対してスプリットリード/ライト転送を実行することができます。

● シリアルデータ入出力 : SDQ1～SDQ8

SDQ1～SDQ8は、SAMポートの入出力端子です。リード転送後、SAMは出力モードとなりSDQ1～SDQ8にシリアル出力データが得られます。一方ライト転送後は、入力モードとなり、SDQ1～SDQ8よりシリアル入力が行えます。

■ 動作モード

表1に、MSM548262の全動作モードを示します。全ての動作は、 $\overline{\text{RAS}}$ 立ち下がり時の $\overline{\text{CAS}}$ 、 $\overline{\text{TRG}}$ 、 $\overline{\text{WE}}$ 、DSF及び、 $\overline{\text{CAS}}$ 立ち下がり時のDSFのレベルにより決定されます。

表1. 動作モード (真理値表)

記号	$\overline{\text{RAS}}$				$\overline{\text{CAS}}$	アドレス		W/IO		ライトマスク	カラーレジスタ	機能
	$\overline{\text{CAS}}$	$\overline{\text{TRG}}$	$\overline{\text{WE}}$	DSF	DSF	$\overline{\text{RAS}}$	$\overline{\text{CAS}}$	$\overline{\text{RAS}}$	$\overline{\text{CAS}}/\overline{\text{WE}}$			
CBR	0	*	*	*		*	*	*	*			CBRリフレッシュ
ROR	1	1	*	0		Row			*			$\overline{\text{RAS}}$ オンリリフレッシュ
MWT	1	0	0	0	*	Row	TAP	WM1	*	Yes		マスクドライト転送
MSWT	1	0	0	1	*	Row	TAP	WM1	*	Yes		マスクドスプリットライト転送
RT	1	0	1	0	*	Row	TAP	*	*			リード転送
SRT	1	0	1	1	*	Row	TAP	*	*			スプリットリード転送
RWM	1	1	0	0	0	Row	Column	WM1	Din, Dout	Yes		リード/ライト (マスク有)
BWM	1	1	0	0	1	Row	Column A2c - 8c	WM1	Column Select	Yes	Use	マスクドブロックライト
FWM	1	1	0	1	*	Row	*	WM1		Yes	Use	マスクドフラッシュライト
RW	1	1	1	0	0	Row	Column	*	Din, Dout	No		リード/ライト (マスク無)
BW	1	1	1	0	1	Row	Column A2c - 8c	*	Column Select	No	Use	ブロックライト (マスク無)
LCR	1	1	1	1	1	Row	*	*	Color Data		Load	ロードカラーレジスタ

$\overline{\text{RAS}}$ 立ち下がり時に、DSFが"H"の場合、スプリットリード/ライト転送、フラッシュライト、ロードカラーレジスタ等の特殊機能を行い、DSFが $\overline{\text{RAS}}$ 立ち下がり時に"L"、 $\overline{\text{CAS}}$ 立ち下がり時に"H"の場合、ブロックライトを行います。

- ブロックライト： $\overline{\text{RAS}}$ $\overline{\text{CAS}} = \overline{\text{TRG}} = "H"$ 、 $\text{DSF} = "L"$
 $\overline{\text{CAS}}$ $\text{DSF} = "H"$ 、 $\overline{\text{WE}} = "L"$

1回の $\overline{\text{RAS}}$ サイクル動作で連続4カラム分（ 4×8 ）のメモリセルにカラーレジスタの内容を書き込む動作です。ライトパービット動作同様、8つのI/Oに対して選択的に実行することも可能です。更に、カラム方向に対しても、選択的にライトすることができます。

ブロックライトは、 $\overline{\text{RAS}}$ の立ち下がりで、 $\overline{\text{CAS}} = "H"$ 、 $\overline{\text{TRG}} = "H"$ 、 $\text{DSF} = "L"$ 、 $\overline{\text{CAS}}$ 立ち下がりで、 $\text{DSF} = "H"$ の状態で行われます。

$\overline{\text{RAS}}$ の立ち下がりのDQiのレベルで、I/O方向のマスク、 $\overline{\text{CAS}}$ の立ち下がりのDQiのレベルで、カラム方向のマスクを決定します。

$\overline{\text{CAS}}$ の立ち下がりのカラムアドレス入力は、A2C ~ A8Cで、A0C、A1Cは無視されます。また、ブロックライトは、ページモードで動作させることも可能で、1つの $\overline{\text{RAS}}$ サイクル中にブロックライトと通常のリードライトとの混合動作も、DSFを制御することで実行できます。

SAMポート

● シングルレジスタモード

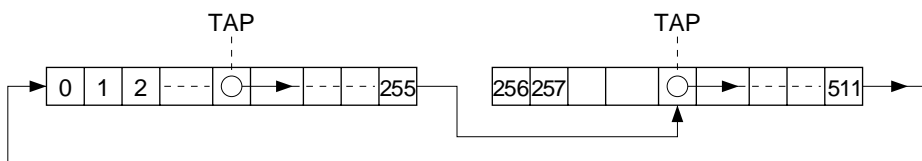
シングルレジスタモードでは、データ転送期間を除き、RAMポートとSAMポートは独立非同期にリード/ライトを実行することができます。

SAMポートの入出力モードは、前転送サイクルにより決定されます。リード転送実行後、SAMポートは出力モードになりますので、シリアルクロック（SC）を入力することで512ビットの任意の位置からデータを読み出すことができます。この時のSAMスタートアドレスは、リード転送サイクル中、 $\overline{\text{CAS}}$ の立ち下がり時、A0 ~ A8より取り込まれます。

SAMレジスタは巡回形になっていますので、次の転送動作が実行されない限り、シリアルクロックが入力され続けると、最終番地（511）まで到達すると先頭番地（0）へと巡回します。ライト転送後は、SAMポートは入力モードとなり、転送時に指定したSAMのスタートアドレスの位置からSAMデータが書き込まれます。

● スプリットレジスタモード

スプリットレジスタモードでは、非アクティブな上位又は下位のレジスタに対して転送動作が行われている間に、他方のレジスタに対してシリアルリード/ライト動作を行うことができます。スプリットリード/ライト転送の前には通常（非スプリット）リード/ライト転送を実行する必要があります。スプリットリード/ライト転送では、通常転送モードにより指定されたSAMポートの入出力モードは変わりません。また、SAMスタートアドレスとして上位又は下位のスプリットSAMの最終アドレスを指定することはできません。下図の例に示すようにSAMデータの入出力は、指定されたタップ位置から始まり最上位番地まで実行された後、次のスプリットSAMに対して指定されたタップ位置へ移動します。そして最上位番地まで動作が行われると先頭番地（0）へ戻ります。



データ転送動作

MSM548262は、RAM-SAM間で双方向にデータを転送する機能を2種類備えています。

1) 通常（ノンスプリット）転送：512×8ビットのデータをRAMからSAMへ転送（リード転送）、又は、SAMからRAMへ転送（ライト転送）します。

2) スプリット転送：RAM、SAMを2分割して、256×8ビットのデータのRAMからSAMへの転送（スプリットリード転送）、又は、SAMからRAMへの転送（スプリットライト転送）を行います。

どちらのモードも、DSFによりコントロールされます。

\overline{RAS} の立ち上がり時に、 \overline{TRG} を"L"レベルにすることにより、データ転送モードになります。MSM548262は、リード転送、スプリットリード転送、ライト転送、スプリットライト転送の4種類の転送モードを備えており、それらの選択は、 \overline{RAS} 立ち上がり時の \overline{CAS} 、 \overline{WE} 、DSFのレベルにより決定されます。スプリット転送モード（スプリットリード転送、スプリットライト転送）ではSAMポートの動作モードは、変化しないのに対して、通常転送モードでは、入力モードから出力モードへ、又は、出力モードから入力モードへ切り替えられます。

図1のように、MSM548262は、RAMおよびSAMがロウアドレスの最上位アドレス（AX8）によって分割された構成になっています。したがって、SAMを介してのAX8=0側のRAMとAX8=1側のRAM間のデータ転送は、行うことができません。また、AX8=0側（または、AX8=1側）でリード転送やスプリットリード転送を行った後に、AX8=1側（または、AX8=0側）でスプリットリード転送を行う場合は、注意が必要です。

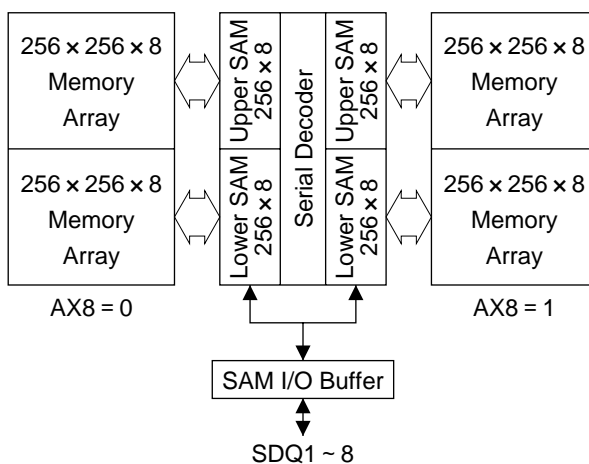


図1 RAMおよびSAMの構成

● リード転送サイクル： $\overline{\text{RAS}}$ $\overline{\text{CAS}} = \overline{\text{WE}} = "H"$ 、 $\overline{\text{TRG}} = \text{DSF} = "L"$

リード転送は、 $\overline{\text{RAS}}$ の立ち下がり時に、 $\overline{\text{CAS}} = "H"$ 、 $\overline{\text{TRG}} = "L"$ 、 $\overline{\text{WE}} = "H"$ 、 $\text{DSF} = "L"$ にすることで実行されます。 $\overline{\text{RAS}}$ の立ち下がり時に取り込まれたRAMのロウアドレスに対応する1ロウ分のデータ（512×8ビット）をSAMレジスタにロードする動作モードです。リード転送サイクルは、 $\overline{\text{TRG}}$ の立ち上がりで完了します。また、SAMのスタートアドレスは、 $\overline{\text{CAS}}$ の立ち下がり時のA0～A8より取り込まれます。リード転送完了後、SAMポートは出力モードに切り替わり、SCクロックの立ち上がり同期し、SAMのスタートアドレスからのデータを読み出せます。

前回の転送サイクルがライト転送サイクルの場合、リード転送サイクル中のSCは、 V_{IH} 又は V_{IL} レベルに固定し、 $\overline{\text{TRG}}$ からの遅れ時間 t_{TSD} 以前に立ち上がらないようにして下さい。

また、前回の転送サイクルがリード転送サイクルの場合、リード転送サイクルにおいて、 $\overline{\text{TRG}}$ の立ち上がりをSCクロックに同期させることにより、シリアル出力を間断させることなく、リード転送を行うことができます（リアルタイムリード転送）。リアルタイムリード転送を行うには、 $\overline{\text{TRG}}$ を、 $\overline{\text{RAS}}$ 、 $\overline{\text{CAS}}$ 、SCに対して、 t_{RTH} 、 t_{CTH} 、及び t_{TSL} / t_{TSD} を満足するタイミングで立ち上げる必要があります。

● マスクドライト転送： $\overline{\text{RAS}}$ $\overline{\text{CAS}} = "H"$ 、 $\overline{\text{TRG}} = \overline{\text{WE}} = \text{DSF} = "L"$

ライト転送は、 $\overline{\text{RAS}}$ の立ち下がり時に $\overline{\text{CAS}} = "H"$ 、 $\overline{\text{TRG}} = "L"$ 、 $\overline{\text{WE}} = "L"$ 、 $\text{DSF} = "L"$ レベルにすることで実行され、SAMポートの512×8ビットのデータを、RAMポート中の選択されたロウ上のメモリセルにロードする動作モードで、 $\overline{\text{RAS}}$ 立ち下がり時の、DQ1～DQ8からマスクデータを入力することにより、8つのDQiに対して、選択的に転送を制御することができます。

データ転送先のRAMのロウアドレスは、 $\overline{\text{RAS}}$ の立ち下がり時に取り込まれ、SAMのスタートアドレスは、 $\overline{\text{CAS}}$ の立ち下がり時に取り込まれます。ライト転送完了後、SAMポートは入力モードになり、SCクロックの立ち上がり同期して、SAMのスタートアドレスからデータを書き込みます。

ライト転送サイクルが終了しても、 $\overline{\text{RAS}}$ サイクルが終了するまでは、新しいデータをSAMに書き込むことはできないため、ライト転送サイクル中のSCは、 V_{IH} 又は V_{IL} レベルに固定し、 $\overline{\text{CAS}}$ からの遅れ時間 t_{CSD} 以前に立ち上がらないようにする必要があります。

$\overline{\text{RAS}}$ の立ち下がり時に、全てのDQピンを"L"レベルにしてマスクドライト転送を行うことにより、実際のデータ転送を行わず、SAMの入力モードへの切り替えを行うことができます。この動作を用いることで、SAMのモード切り替え時の、無効なデータ転送を禁止することができます。

リード転送やスプリットリード転送によって、RAMからSAMに転送されたデータは、ライト転送サイクルによって、RAMの別のアドレスに転送することができますが、その最上位のロウアドレス（AX8）は、リード転送の時のものと同じにする必要があります。

● スプリットリード転送： $\overline{\text{RAS}}$ $\overline{\text{CAS}} = \overline{\text{WE}} = \text{DSF} = "H"$ 、 $\overline{\text{TRG}} = "L"$

スプリットリード転送は、2分割されたSAMのいずれか一方にRAMの256×8ビットのデータを転送する動作で、リード転送タイミングにおいて、 $\overline{\text{RAS}}$ 立ち下がり時の、DSFレベルを"H"にすることで実行されます。データを転送されるSAMは、非アクティブな状態にあるSAMなので、SCと同期をとる必要がなく、リアルタイムなリード転送を容易に行うことができます。また、SAMのスタートアドレスは、A0～A7から取り込まれ、A8は内部で無視されます。転送はQSFの変化後、 t_{STS} 後に実行することができます。

スプリットリード転送を行うに当たっては、必ずその前に少なくとも一回の通常リード転送サイクルを実行して、SAMを出力モードにしておく必要があります。

● マスクドスプリットライト転送： $\overline{\text{RAS}}$ $\overline{\text{CAS}} = \text{DSF} = "H"$ 、 $\overline{\text{TRG}} = \overline{\text{WE}} = "L"$

スプリットライト転送は、2分割されたSAMのいずれか一方から、RAMの選択された口へ256×8ビットのデータを転送する動作で、ライト転送タイミングにおいて、 $\overline{\text{RAS}}$ 立ち下がり時の、DSFレベルを"H"にすることで実行されます。データを転送するSAMは、非アクティブな状態にあるSAMなので、SCと同期をとる必要がなく、リアルタイムなライト転送を容易に行うことができます。また、SAMのスタートアドレスは、A0～A7から取り込まれ、A8は内部で無視されます。転送はQSFの変化後、 t_{STS} 後に実行することができます。

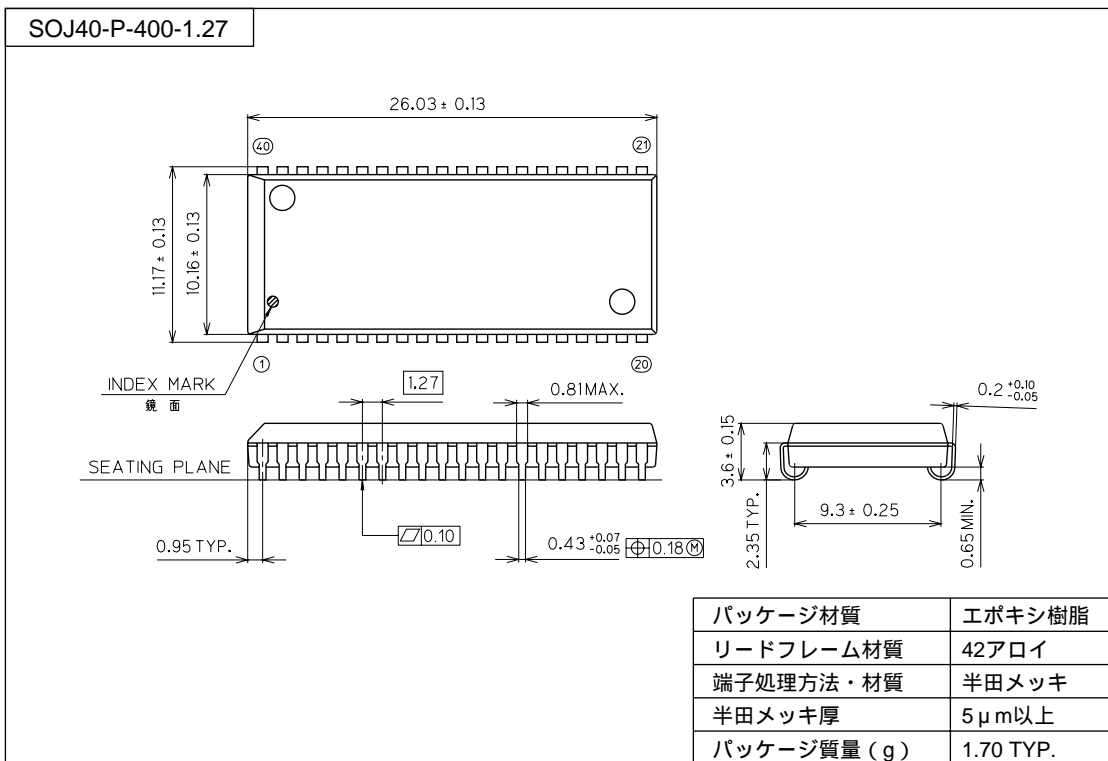
スプリットライト転送を行うに当たっては、必ずその前に少なくとも一回の通常マスクドライト転送を実行して、SAMを入力モードにしておく必要があります。

■ 電源投入

電源 (V_{CC}) 投入時は、 $\overline{\text{RAS}}$ と $\overline{\text{TRG}}$ は、 V_{CC} と同時に、もしくは先に"H"レベルになるようにして下さい。MSM548262は基盤バイアス発生回路を内蔵している為、電源投入後、電源電圧が規定の4.5V以上に達した後、200 μs 以上のポーズタイムをおき、周辺回路のイニシャライズの為、8サイクルの $\overline{\text{RAS}}$ ダミーサイクルと8サイクルのSCダミーサイクルを実行する必要があります。イニシャライズ期間中は $\overline{\text{TRG}}$ は、"H"レベルに保持して下さい。また、内部リフレッシュカウンタを使用する場合には、8サイクルの $\overline{\text{CAS}}$ ピフオア $\overline{\text{RAS}}$ リフレッシュのダミーサイクルが必要です。

■ パッケージ寸法図

(単位：mm)

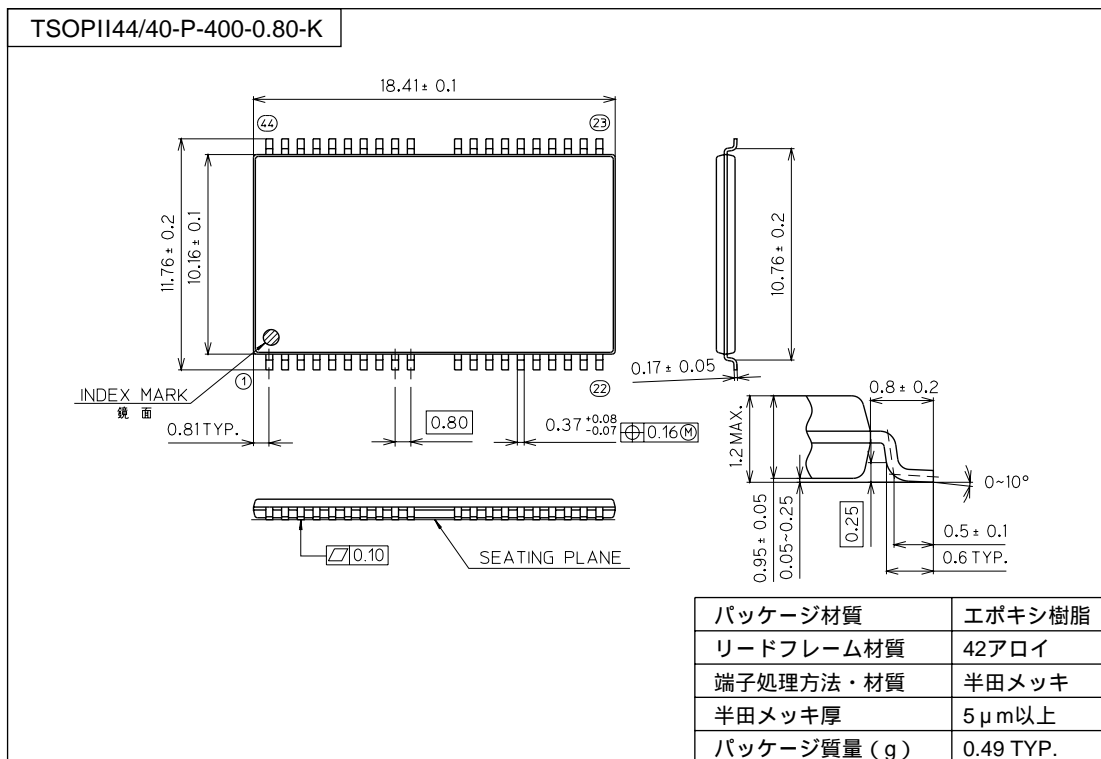


表面実装型パッケージ実装上のご注意

SOP、QFP、TSOP、TQFP、LQFP、SOJ、QFJ (PLCC)、SHP、BGA等は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件 (リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせください。

(単位 : mm)



表面実装型パッケージ実装上のご注意

SOP、QFP、TSOP、TQFP、LQFP、SOJ、QFJ (PLCC)、SHP、BGA等は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に変化を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件 (リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせください。