

OKI 電子デバイス

作成：2006年12月

前回作成：1998年1月

MSM518121A

131,072-Word × 8-Bit MULTIPOINT DRAM

■ 概要

MSM518121Aは、128Kワード × 8ビットのダイナミックランダムアクセスメモリ（RAM）ポットと、256ワード × 8ビットのシリアルアクセスメモリ（SAM）ポットを搭載したマルチポットメモリです。

RAMポットとSAMポットは独立にアクセスすることができ、RAM-SAM間のデータ転送では、1サイクルで、256 × 8ビットのデータを双方向に転送することが可能です。また、RAMポットには、従来の動作モードに加え、ライトパービット機能を採用し、8つのデータ入力端子から任意に書き込みビットが指定可能です。

入出力は全てTTLコンパチブルです。また、SAMポットはスタティック回路を使用していますのでリフレッシュは不要です。

■ 特長

● マルチポット構成

RAMポット : 128Kワード × 8ビット

SAMポット : 256ワード × 8ビット

● RAMポット

: 高速ペジモード

RASオンリーリフレッシュ、CASピフォアRASリフレッシュ、ヒドウンリフレッシュ、ライトパービット

● SAMポット : シリアルリード/ライト、ポインタコントロール

● 転送 : リード転送、リアルタイムリード転送、ライト転送、擬似ライト転送

● リフレッシュ : 512リフレッシュサイクル / 8ms

● 電源 : 5V ± 10%

● 入出力 : TTLコンパチブル

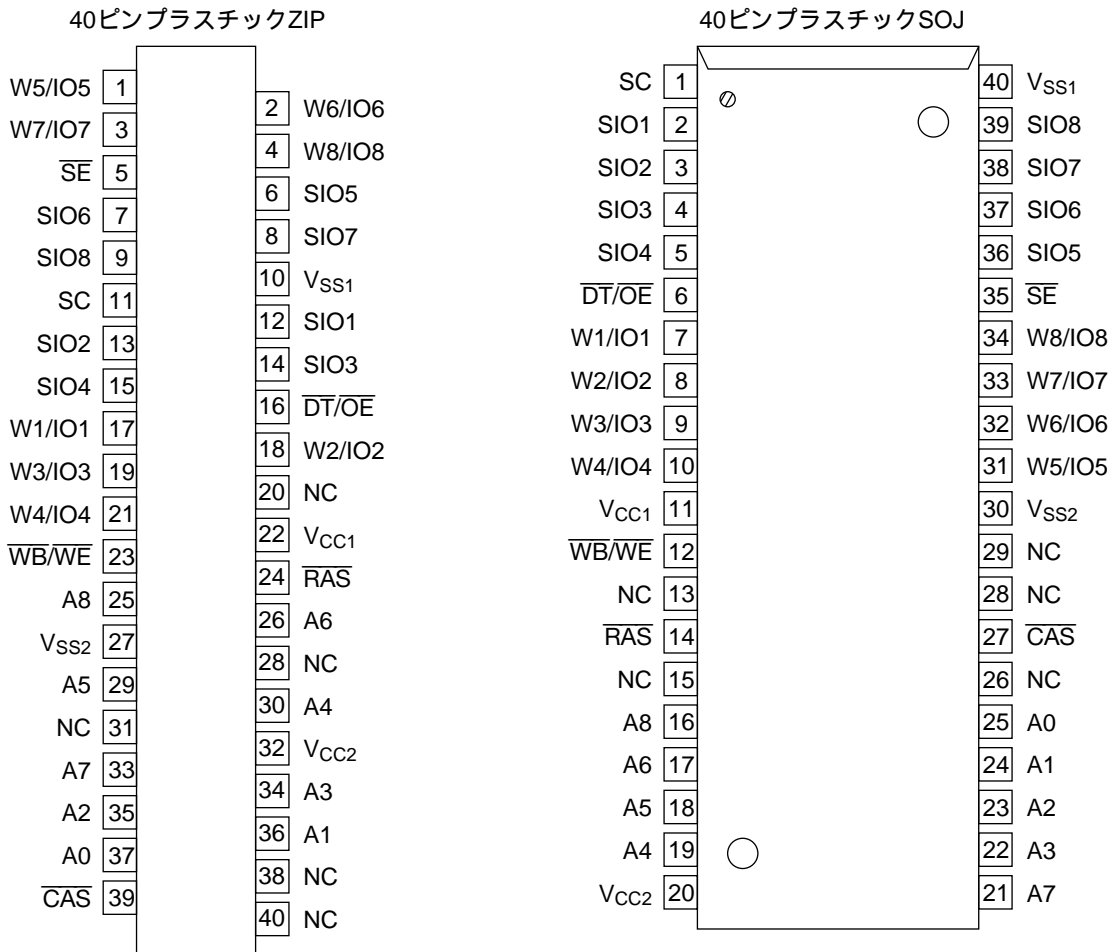
● パッケージ : 40ピン475milプラスチックZIP (ZIP40-P-475-1.27) (製品名: MSM518121A-xxZS)

: 40ピン400milプラスチックSOJ (SOJ40-P-400-1.27) (製品名: MSM518121A-xxJS)

xxは、スピードランクを表す。

主要特性	記号	- 70	- 80	- 10
RASアクセスタイム	t _{RAC}	70ns	80ns	100ns
CASアクセスタイム	t _{CAC}	20ns	25ns	25ns
カラムアドレスアクセスタイム	t _{AA}	35ns	40ns	50ns
RAMサイクルタイム	t _{RC}	140ns	150ns	180ns
ページモードサイクルタイム	t _{PC}	45ns	50ns	55ns
シリアルアクセスタイム	t _{SCA}	25ns	25ns	25ns
SAMサイクルタイム	t _{SCC}	30ns	30ns	30ns
RAM動作電流	I _{CC1}	85mA	75mA	65mA
SAM動作電流	I _{CC2A}	50mA	45mA	40mA
RAM/SAMスタンバイ電流	I _{CC2}	8mA	8mA	8mA

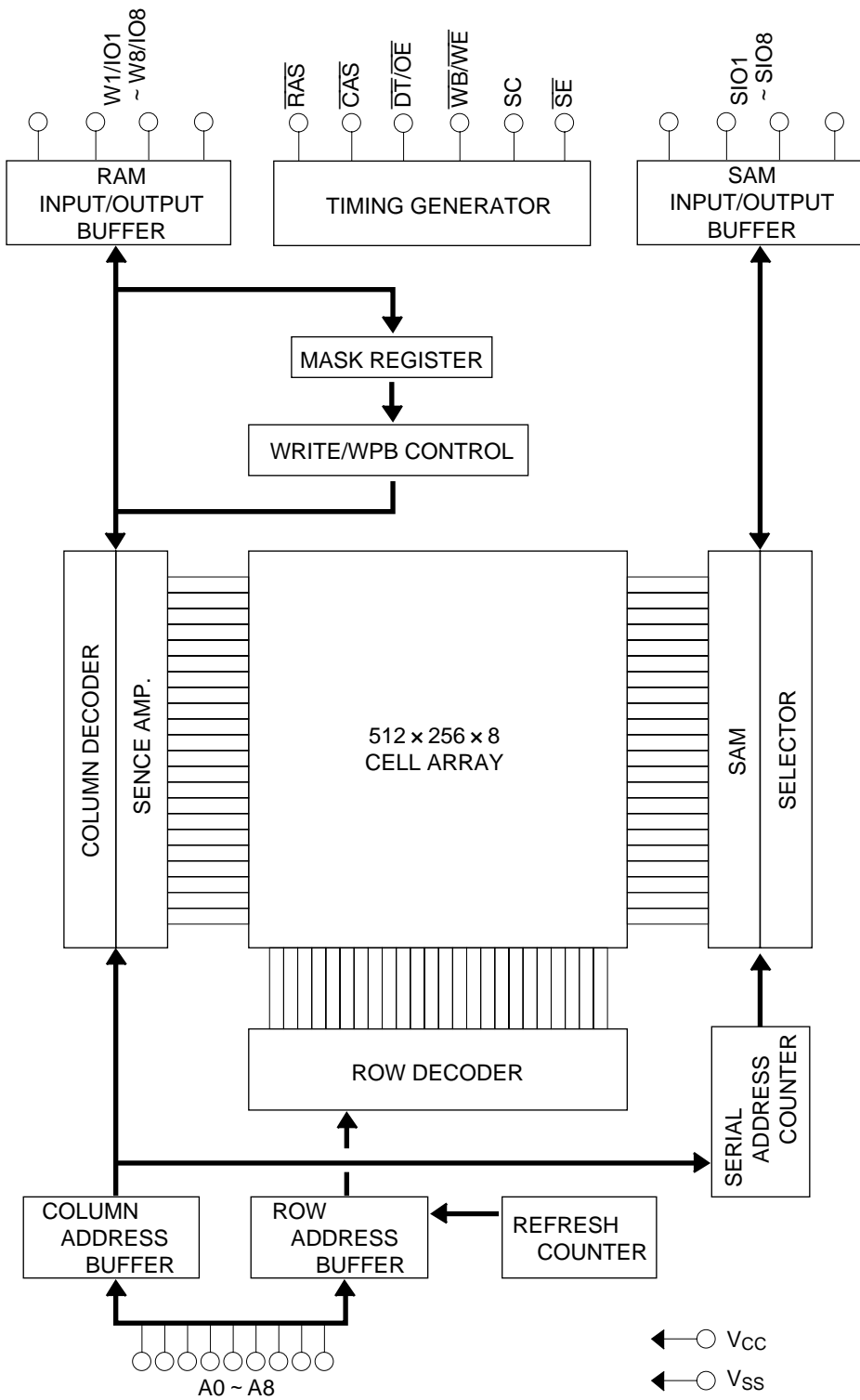
■ 端子接続（上面図）



ピン名称	機能
A0 ~ A8	アドレス入力
\overline{RAS}	ロウアドレスストロープ
\overline{CAS}	コラムアドレスストロープ
$\overline{DT/OE}$	データ転送 / 出力イネーブル
$\overline{WB/WE}$	ライトパービット / ライトイネーブル
W1/IO1 ~ W8/IO8	ライトマスク / データ入出力
SC	シリアルクロック
\overline{SE}	シリアルイネーブル
SIO1 ~ SIO8	シリアルデータ入出力
V _{CC} /V _{SS}	電源 (5V) / グランド (0V)
NC	無接続

注記：全てのV_{CC}ピンには同一の電源電圧を印加して下さい。また全てのV_{SS}ピンにも同一の電源電圧を印加して下さい。

■ 回路構成



■ 電気的特性

● 絶対最大定格

項目	記号	条件	定格値	単位
端子電圧	V_T	$T_a = 25$ 、 V_{SS} に対して	- 1.0 ~ 7.0	V
出力短絡電流	I_{OS}	$T_a = 25$	50	mA
許容損失	P_D	$T_a = 25$	1	W
動作温度	T_{opr}		0 ~ 70	
保存温度	T_{stg}		- 55 ~ 150	

● 推奨動作条件

($T_a = 0 \sim 70$)

項目	記号	Min.	Typ.	Max.	単位
電源電圧	V_{CC}	4.5	5.0	5.5	V
高レベル入力電圧	V_{IH}	2.4		6.5	V
低レベル入力電圧	V_{IL}	- 1.0		0.8	V

● 端子容量

($T_a = 25$, $f = 1\text{MHz}$, 推奨印加電圧範囲内において)

項目	記号	Min.	Max.	単位
入力容量	C_I		7	pF
入出力容量	C_{IO}		9	

● 直流特性-1 (推奨動作条件において)

項目	記号	条件	Min.	Max.	単位
高レベル出力電圧	V_{OH}	$I_{OH} = - 2\text{mA}$	2.4	0.4	V
低レベル出力電圧	V_{OL}	$I_{OL} = 2\text{mA}$			
入力リーク電流	I_{LI}	$0 V_{IN}$ 、 V_{CC} 、 他入力 = 0V	- 10	10	μA
出力リーク電流	I_{LO}	$0 V_{OUT}$ 5.5V、 出力はディセーブル	- 10	10	

● 直流特性-2

($V_{CC} = 5V \pm 10\%$, $T_a = 0 \sim 70$)

RAMポート	SAMポート	記号	-70	-80	-10	単位	注記
			Max.	Max.	Max.		
動作平均電流	スタンバイ	I _{CC1}	85	75	65	mA	1, 2
	動作	I _{CC1A}	120	110	100		1, 2
スタンバイ電流	スタンバイ	I _{CC2}	8	8	8		3
	動作	I _{CC2A}	50	45	40		1, 2
\overline{RAS} オンリリフレッシュ電流	スタンバイ	I _{CC3}	85	75	65		1, 2
	動作	I _{CC3A}	120	110	100		1, 2
ページモード電流	スタンバイ	I _{CC4}	70	65	60		1, 2
	動作	I _{CC4A}	120	110	100		1, 2
\overline{CAS} ピフォア \overline{RAS} リフレッシュ電流	スタンバイ	I _{CC5}	85	75	65		1, 2
	動作	I _{CC5A}	120	110	100		1, 2
データ転送電流	スタンバイ	I _{CC6}	85	75	65		1, 2
	動作	I _{CC6A}	120	110	100		1, 2

- 注記： 1. これらの値は、出力負荷に依存します。規格の最大値は、全て出力解放状態での値です。
 2. これらは、最小サイクルタイムでの値です。
 3. I_{CC2}の最大値は、TTL入力レベルの時の値です。

● 交流特性

(V_{CC} = 5V ± 10%, Ta = 0 ~ 70) 注記: 4, 5, 6

項目	記号	-70		-80		-10		単位	注記
		Min.	Max.	Min.	Max.	Min.	Max.		
ランダムリード、ライトサイクル時間	t _{RC}	140		150		180			
リードモディファイライトサイクル時間	t _{RWC}	195		195		235			
高速ページモードサイクル時間	t _{PC}	45		50		55			
ページリードモディファイライトサイクル時間	t _{PRWC}	90		90		100			
RASアクセス時間	t _{RAC}		70		80		100		7, 13
カラムアドレスアクセス時間	t _{AA}		35		40		55		7, 13
CASアクセス時間	t _{CAC}		20		25		25		7, 14
CASプリチャージアクセス時間	t _{CPA}		40		45		50		7, 14
出力バッファターンオフ遅れ時間	t _{OFF}	0	20	0	20	0	20		9
立ち上がり、立ち下がり時間	t _T	3	35	3	35	3	35		6
RASプリチャージ時間	t _{RP}	60		60		70			
RASパルス幅	t _{RAS}	70	10k	80	10k	100	10k		
RASパルス幅 (高速ページのみ)	t _{RASP}	70	100k	80	100k	100	100k		
RASホールド時間	t _{RSH}	20		25		25			
CASホールド時間	t _{CSH}	70		80		100			
CASパルス幅	t _{CAS}	20	10k	25	10k	25	10k		
RAS・CAS遅れ時間	t _{RCD}	20	50	20	55	20	75		13
RAS・カラムアドレス遅れ時間	t _{RAD}	15	35	15	40	20	50	ns	13
カラムアドレス・RASリード時間	t _{RAL}	35		40		55			
CAS・RASプリチャージ時間	t _{CRP}	10		10		10			
CASプリチャージ時間	t _{CPN}	10		10		10			
CASプリチャージ時間 (高速ページのみ)	t _{CP}	10		10		10			
ロードアドレスセットアップ時間	t _{ASR}	0		0		0			
ロードアドレスホールド時間	t _{RAH}	10		10		10			
カラムアドレスセットアップ時間	t _{ASC}	0		0		0			
カラムアドレスホールド時間	t _{CAH}	15		15		15			
カラムアドレスホールド時間 (RAS基準)	t _{AR}	55		55		70			
リードコマンドセットアップ時間	t _{RCS}	0		0		0			
リードコマンドホールド時間 (CAS基準)	t _{RCH}	0		0		0			10
リードコマンドホールド時間 (RAS基準)	t _{RRH}	0		0		0			10
ライトコマンドホールド時間	t _{WCH}	15		15		15			
ライトコマンドホールド時間 (RAS基準)	t _{WCR}	55		55		70			
ライトコマンドパルス幅	t _{WP}	15		15		15			
ライトコマンド・RASリード時間	t _{RWL}	20		20		25			
ライトコマンド・CASリード時間	t _{CWL}	20		20		25			
データ入力セットアップ時間	t _{DS}	0		0		0			11
データ入力ホールド時間	t _{DH}	15		15		15			11
データ入力ホールド時間 (RAS基準)	t _{DHR}	55		55		70			
ライトコマンドセットアップ時間	t _{WCS}	0		0		0			12
RAS・WE遅れ時間	t _{RWD}	100		100		130			12
カラムアドレス・WE遅れ時間	t _{AWD}	65		65		80			12
CAS・WE遅れ時間	t _{CWD}	45		45		55			12

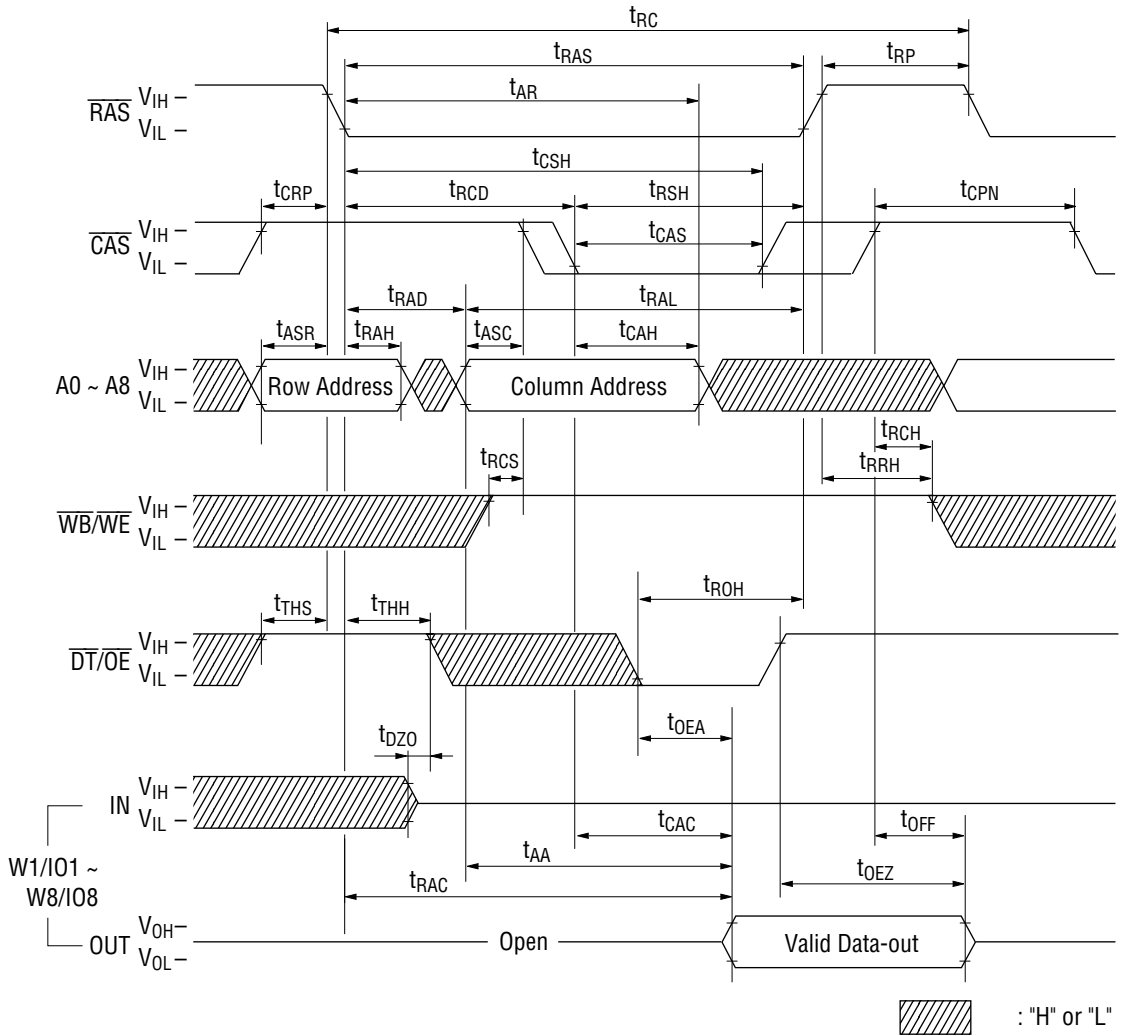
項目	記号	-70		-80		-10		単位	注記
		Min.	Max.	Min.	Max.	Min.	Max.		
データ入力・CAS遅れ時間	t _{DZC}	0		0		0		ns	
データ入力・OE遅れ時間	t _{DZO}	0		0		0			
OEアクセス時間	t _{OEA}		20		20		25		7
OE出力バッファターンオフ時間	t _{OEZ}	0	10	0	10	0	20		9
OEデータ入力遅れ時間	t _{OED}	10		10		20			
OEコマンドホールド時間	t _{OEH}	10		10		20			
OE・RASホールド時間	t _{ROH}	15		15		15			
CASセットアップ時間 (CBR)	t _{CSR}	10		10		10			
CASホールド時間 (CBR)	t _{CHR}	10		10		10			
RAS・CASプリチャージ時間	t _{RPC}	0		0		0			
リフレッシュ時間	t _{REF}		8		8		8		ms
WBセットアップ時間	t _{WSR}	0		0		0		ns	
WBホールド時間	t _{RWH}	15		15		15			
マスクデータセットアップ時間	t _{MS}	0		0		0			
マスクデータホールド時間	t _{MH}	15		15		15			
データ転送禁止セットアップ時間	t _{THS}	0		0		0			
データ転送禁止ホールド時間	t _{THH}	15		15		15			
データ転送コマンドセットアップ時間	t _{TLS}	0		0		0			
データ転送コマンドホールド時間	t _{TLH}	15	10k	15	10k	15	10k		
RAS・DTホールド時間	t _{RTH}	60	10k	65	10k	80	10k		
コラムアドレス・DTホールド時間	t _{ATH}	25		30		30			
CAS・DTホールド時間	t _{CTH}	20		25		25			
SE・RASセットアップ時間	t _{ESR}	0		0		0			
SE・RASホールド時間	t _{REH}	15		15		15			
DT・RASプリチャージ時間	t _{TRP}	60		60		70			
DTプリチャージ時間	t _{TP}	20		20		30			
RAS・第1SC遅れ時間	t _{RSD}	70		80		100			
コラムアドレス・第1SC遅れ時間	t _{ASD}	45		45		50			
CAS・第1SC遅れ時間	t _{CSD}	20		25		25			
最終SC・DTリード時間	t _{TSL}	5		5		5			
DT・第1SC遅れ時間	t _{TSD}	15		15		15			
最終SC・RASセットアップ時間	t _{SRS}	25		25		30			
RAS・第1SCホールド時間	t _{SRD}	20		20		25			
RAS・シリアル入力遅延時間	t _{SDD}	40		40		50			
シリアル出力バッファターンオフ時間	t _{SDZ}	10	40	10	40	10	50		9
SCサイクルタイム	t _{SCC}	30		30		30			
SCパルス幅	t _{SC}	10		10		10			
SCプリチャージ時間	t _{SCP}	10		10		10			
SCアクセス時間	t _{SCA}		25		25		25	8	
シリアル出力ホールド時間	t _{SOH}	5		5		5			
シリアル入力セットアップ時間	t _{SDS}	0		0		0			

項目	記号	-70		-80		-10		単位	注記
		Min.	Max.	Min.	Max.	Min.	Max.		
シリアル入力ホールド時間	t_{SDH}	15		15		15		ns	
\overline{SE} アクセス時間	t_{SEA}		25		25		25		8
\overline{SE} パルス幅	t_{SE}	25		25		25			
\overline{SE} プリチャージ時間	t_{SEP}	25		25		25			
\overline{SE} シリアル出力バッファターンオフ時間	t_{SEZ}	0	20	0	20	0	20		9
シリアル入力・ \overline{SE} 遅れ時間	t_{SZE}	0		0		0			
シリアル入力・第1 \overline{SE} 遅れ時間	t_{SZS}	0		0		0			
シリアルライトイネーブルセットアップ時間	t_{SWS}	5		5		5			
シリアルライトイネーブルホールド時間	t_{SWH}	15		15		15			
シリアルライトディセーブルセットアップ時間	t_{SWIS}	5		5		5			
シリアルライトディセーブルホールド時間	t_{SWIH}	15		15		15			

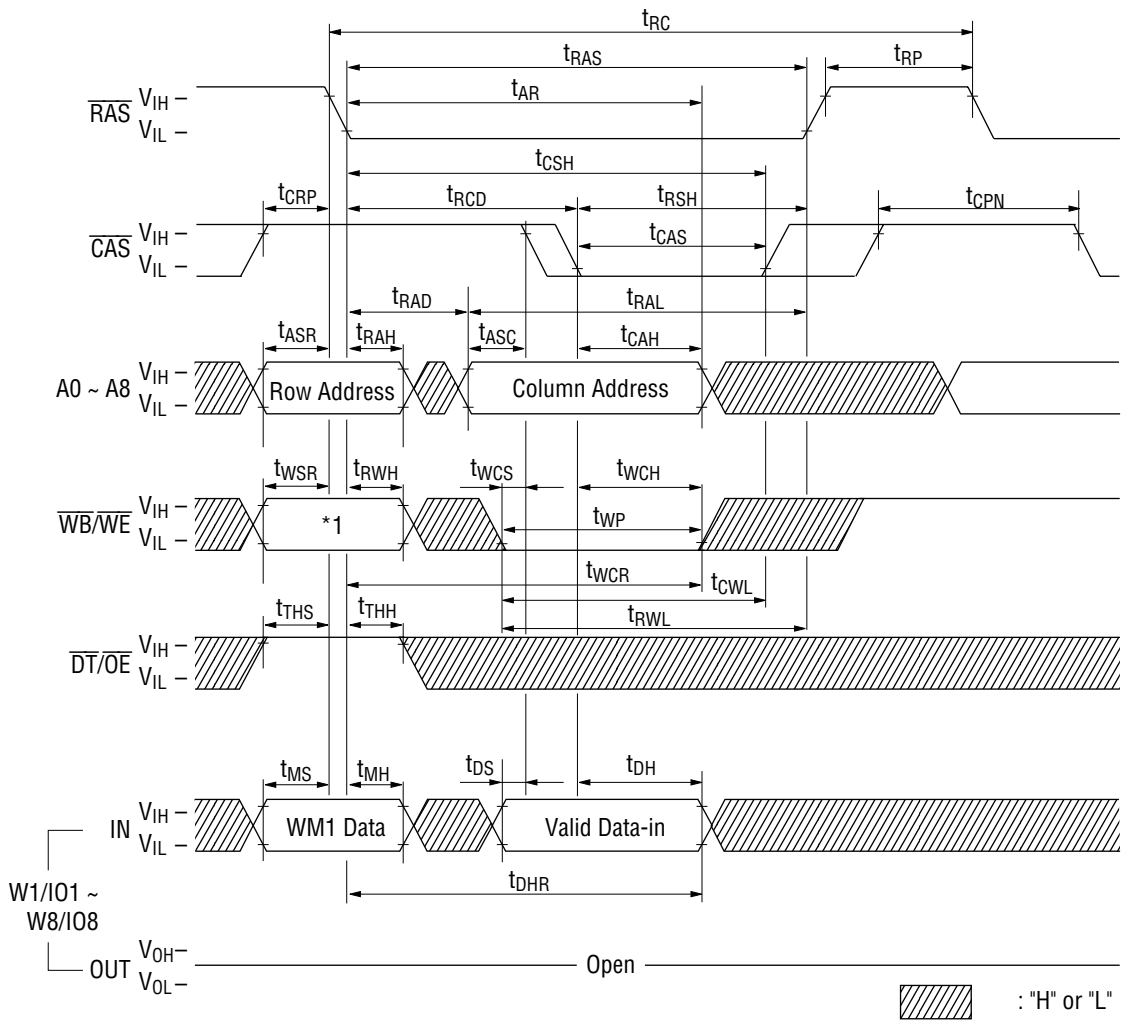
- 注記:
- 入力信号のタイミングを測定する場合には、 V_{IH} (min) と V_{IL} (max) が基準となります。
 - 電源投入後、電源電圧が規定の4.5V以上に達してから、200 μ s以上のポ - ズ時間を取って下さい。その後、8サイクルの \overline{RAS} ダミ - サイクルと、8サイクルのSCダミ - サイクルが必要です。
 - $t_T = 5$ nsにて測定。
 - RAMポ - トの出力は、100 pFと1TTL負荷で測定されます。
出力比較レベルは、2.4/0.8V。
 - SAMポ - トの出力は、30 pFと1TTL負荷で測定されます。
出力比較レベルは、2.0/0.8V。
 - t_{OFF} (max)、 t_{OEZ} (max)、 t_{SDZ} (max)、 t_{SEZ} (max) は、出力がオ - プン回路状態になり、出力電圧レベルが測定不可能になるまでの時間と定義されます。
 - t_{RCH} 、 t_{RRH} は、どちらか一方が満足されていれば、動作が保証されます。
 - これらのパラメ - タは、ア - リ - ライトサイクルの場合は、 \overline{CAS} の立ち下がりエッジから、 \overline{OE} コントロールサイクルとリ - ドモディファイライトサイクルの場合は、 $\overline{WB}/\overline{WE}$ の立ち下がりエッジから測定されます。
 - t_{WCS} 、 t_{RWD} 、 t_{CWD} 、 t_{AWD} は、動作モ - ドを規定する点で、メモリの動作限界点ではありません。 t_{WCS} t_{WCS} (min) の場合は、ア - リ - ライトサイクルとなり、出力端子はオ - プン (高インピ - ダンス) 状態となります。
 t_{CWD} t_{CWD} (min)、 t_{RWD} t_{RWD} (min)、 t_{AWD} t_{AWD} (min) の場合は、リ - ドモディファイライトサイクルとなり、デ - タは、選択セルの情報になります。上記以外のタイミングの場合、出力は不確定になります。
 - t_{RCD} (max) は、動作の限界を示すのではなく、 t_{WCS} (max) を保証する点を示します。
もし、 t_{RCD} t_{RCD} (max) となった場合、アクセスタイムは t_{CAC} で決定されます。
 - t_{RAD} (max) は、動作の限界を示すのではなく、 t_{WCS} (max) を保証する点を示します。
もし、 t_{RAD} t_{RAD} (max) となった場合、アクセスタイムは t_{AA} で決定されます。
 - 交流特性測定時の入力レベルは3.0V/0Vです。

■ タイミングチャート

● リードサイクル

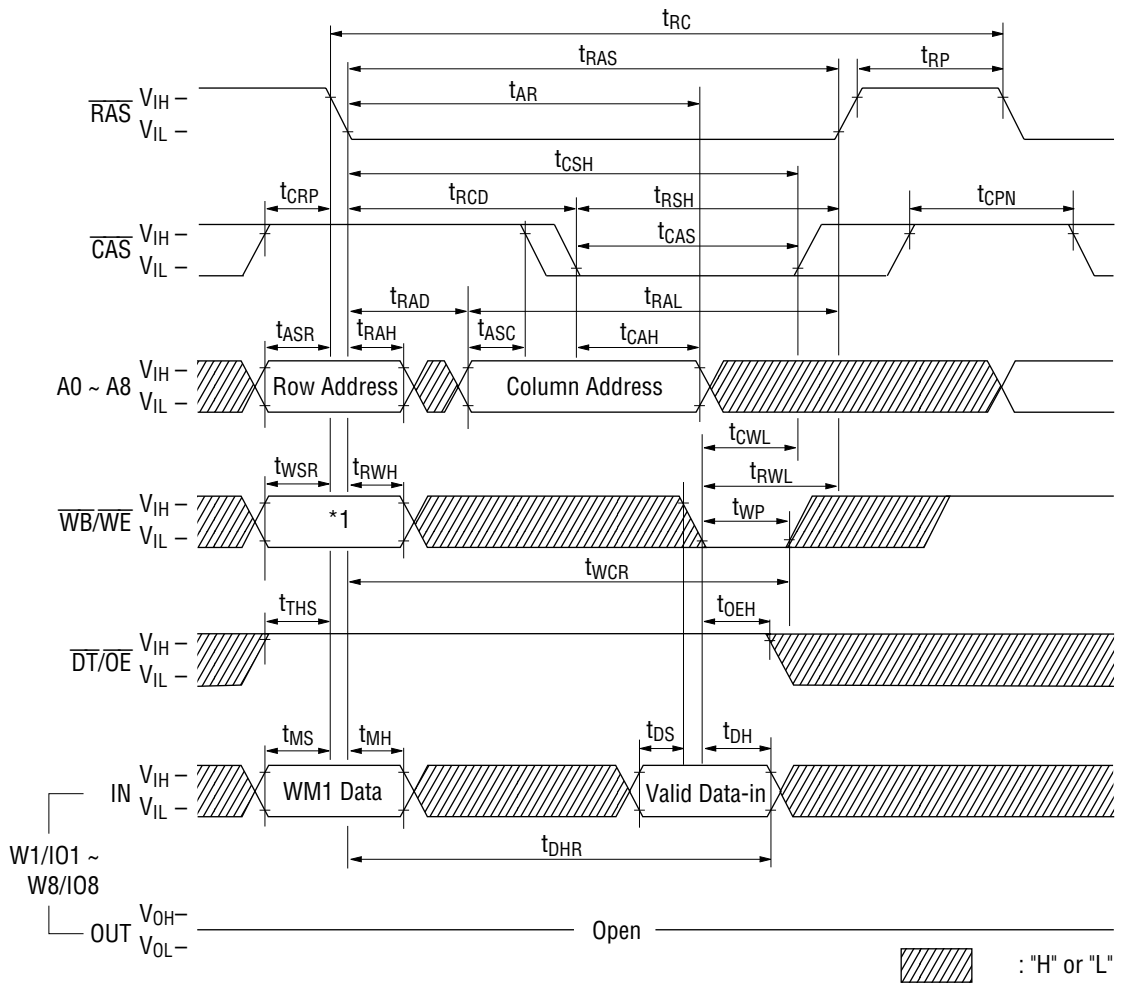


● ライトサイクル (ア - リ - ライト)



*1 $\overline{\text{WB/WE}}$	W1/IO1 ~ W8/IO8	Cycle
0	WM1 data	Write per bit
1	Don't Care	Normal Write

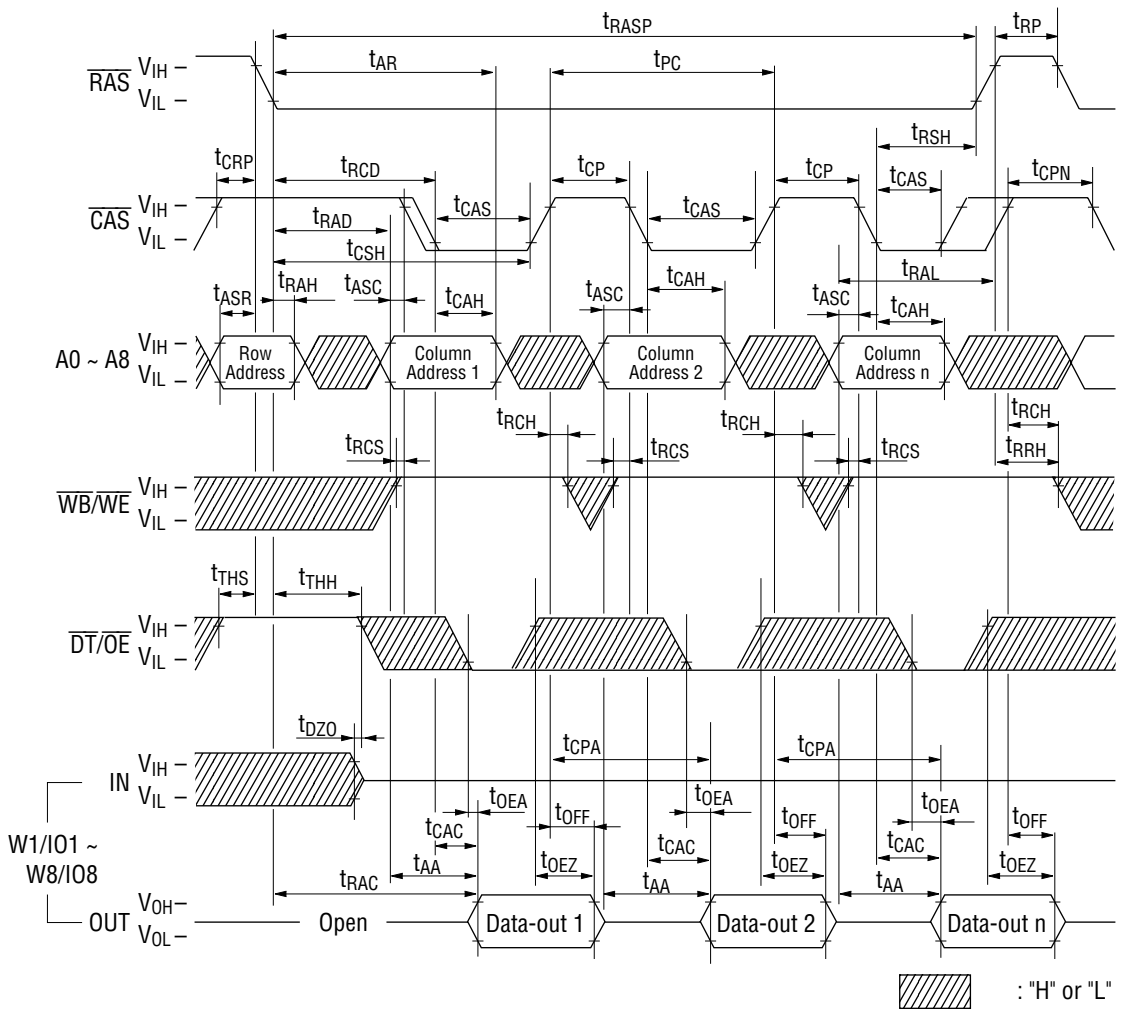
WM1 data: 0: Write Disable
1: Write Enable

● ライトサイクル ($\overline{\text{OE}}$ コントロールライト)

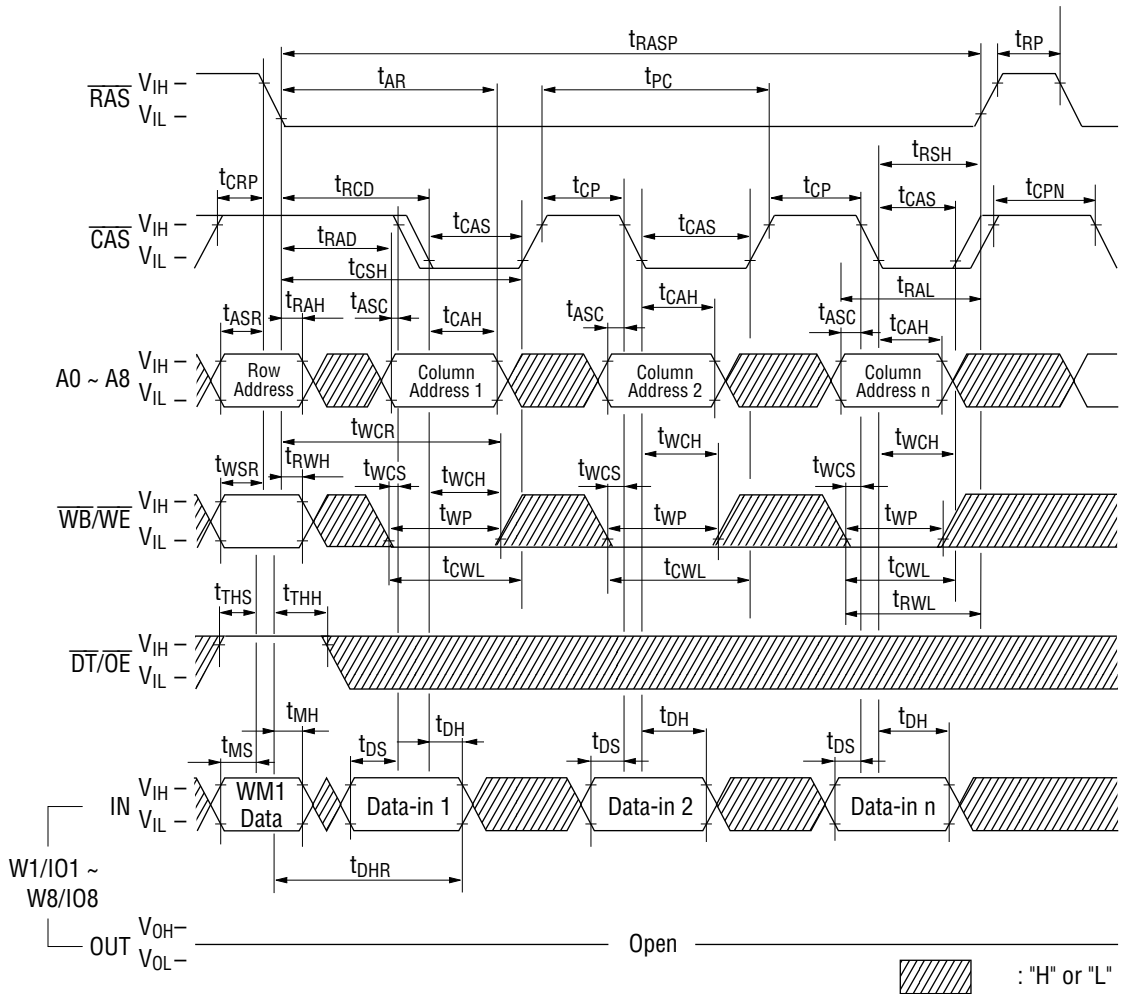
*1 $\overline{\text{WB/WE}}$	W1/IO1 ~ W8/IO8	Cycle
0	WM1 data	Write per bit
1	Don't Care	Normal Write

WM1 data: 0: Write Disable
1: Write Enable

● 高速ペ - ジモ - ドリ - ドサイクル

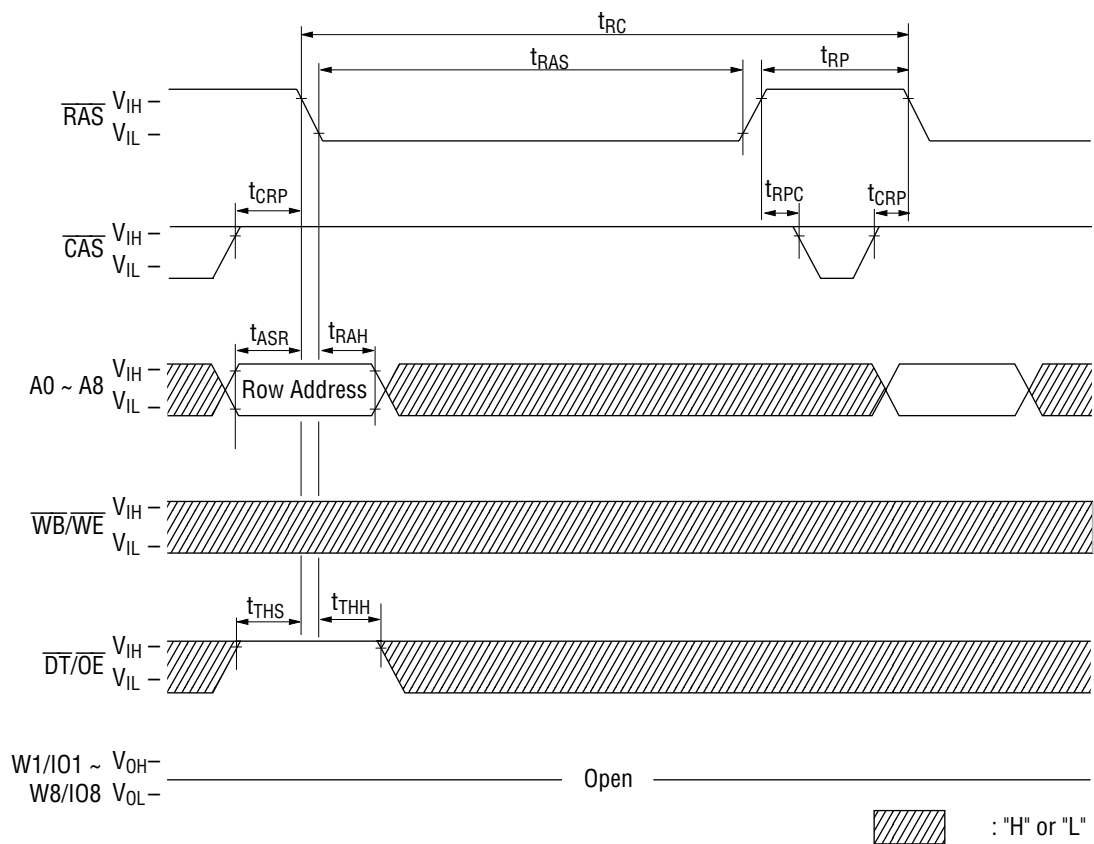


● 高速ペ - ジモ - ドライトサイクル (ア - リ - ライト)

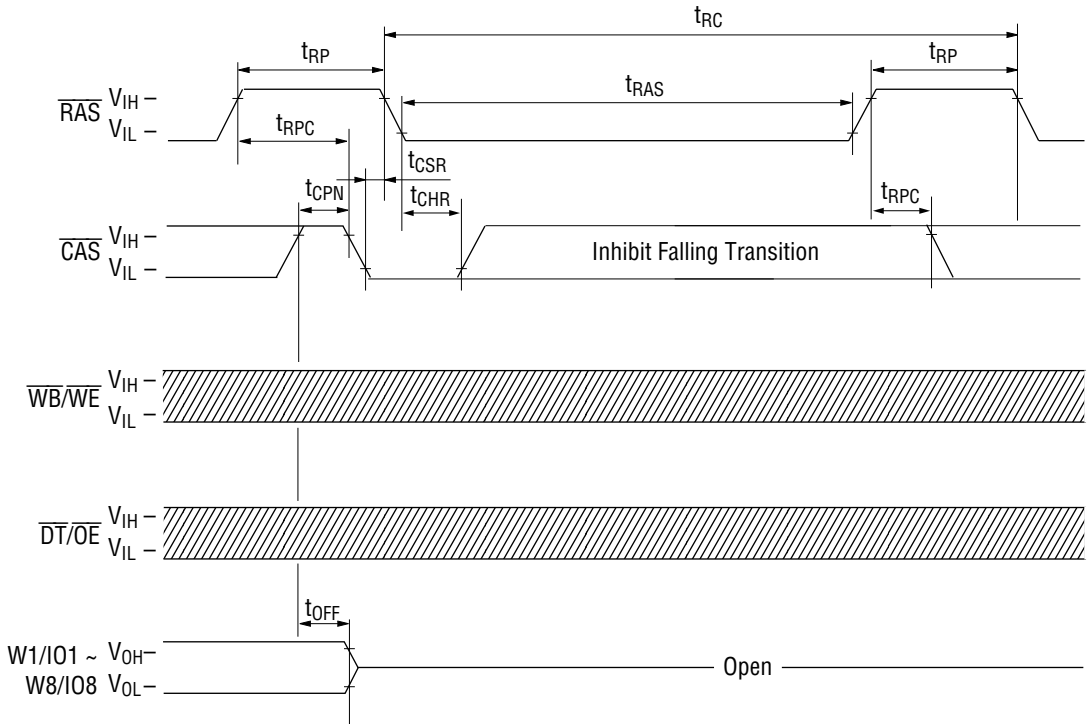



*1 $\overline{WB/WE}$	W1/IO1 ~ W8/IO8	Cycle
0	WM1 data	Write per bit
1	Don't Care	Normal Write

WM1 data: 0: Write Disable
1: Write Enable

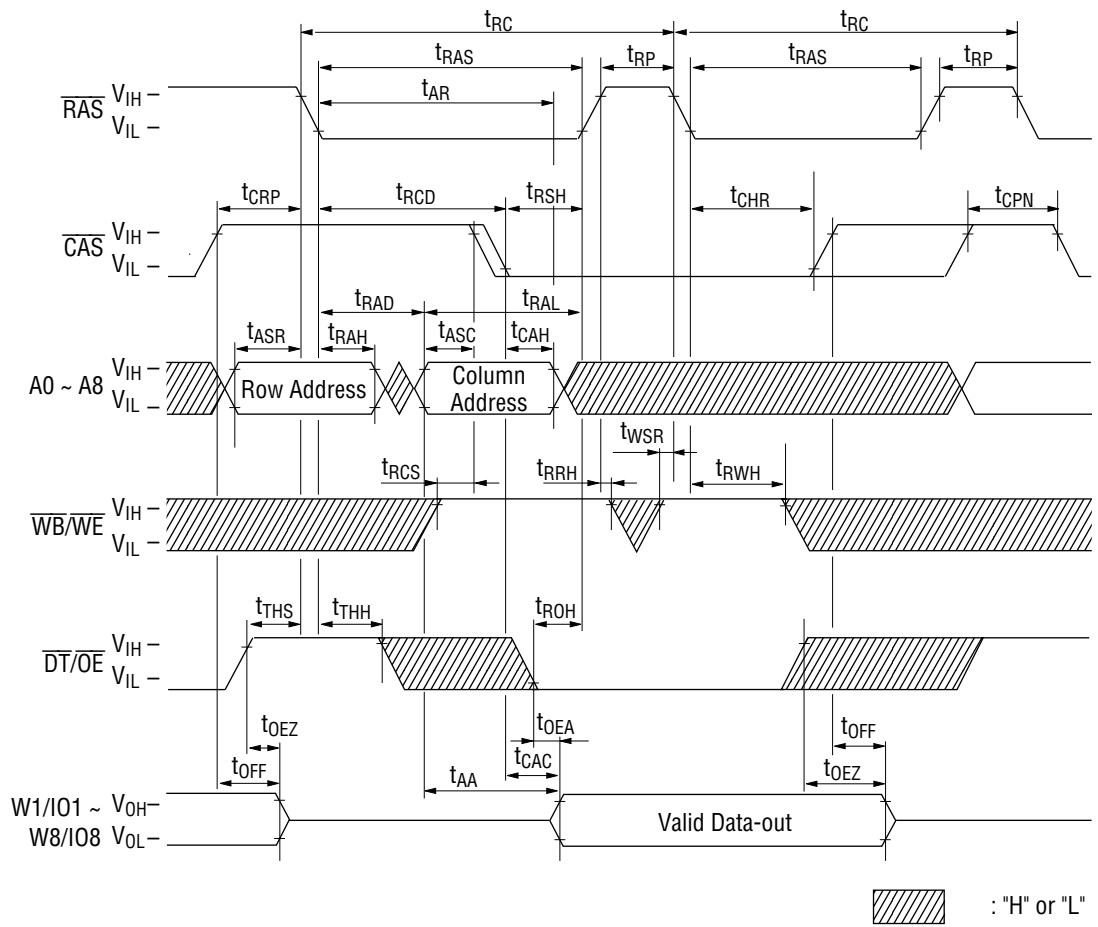
● $\overline{\text{RAS}}$ オンリリフレッシュサイクル

● CASビフォアRASリフレッシュサイクル

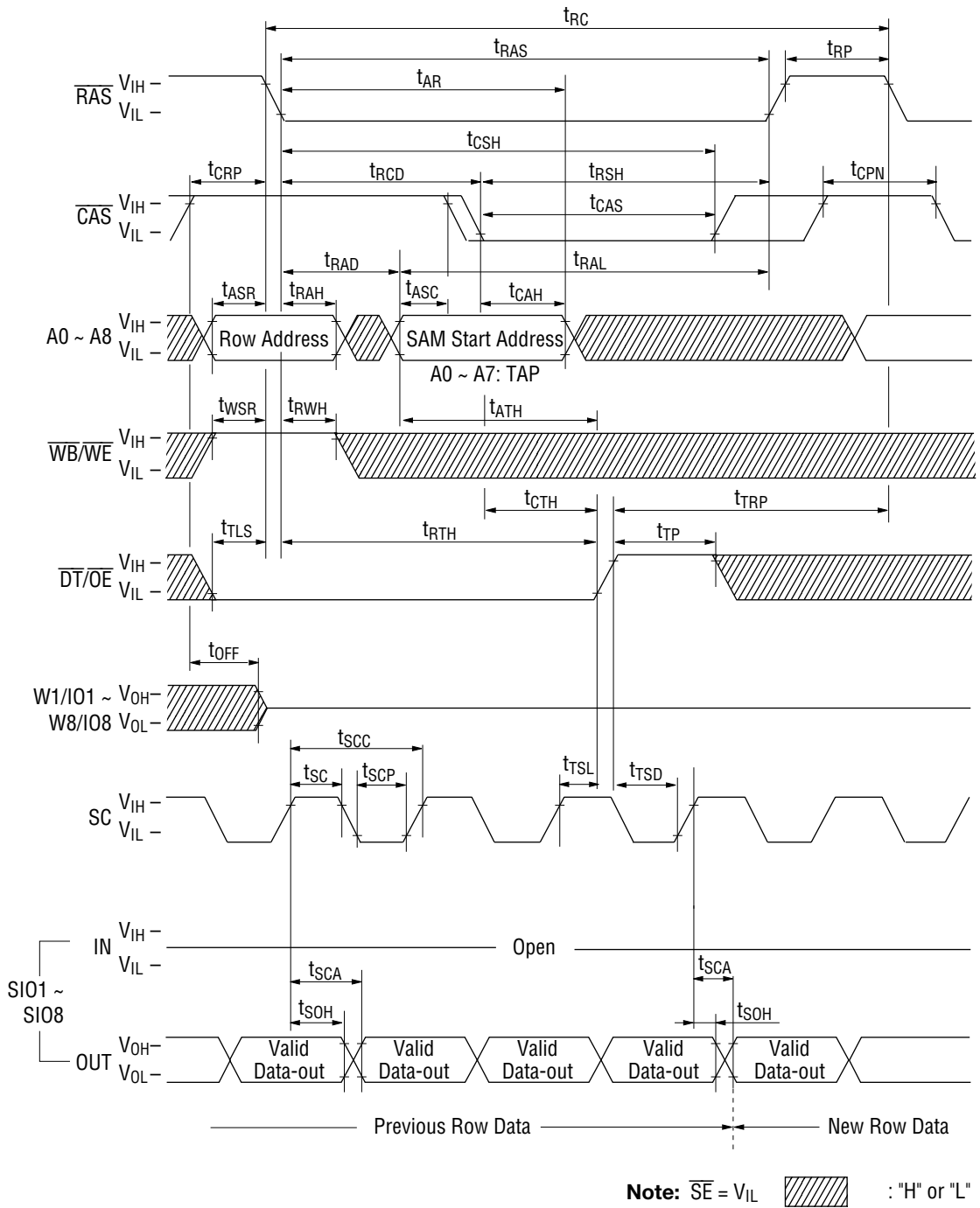


Note: A0 ~ A8 = Don't care ("H" or "L")  : "H" or "L"

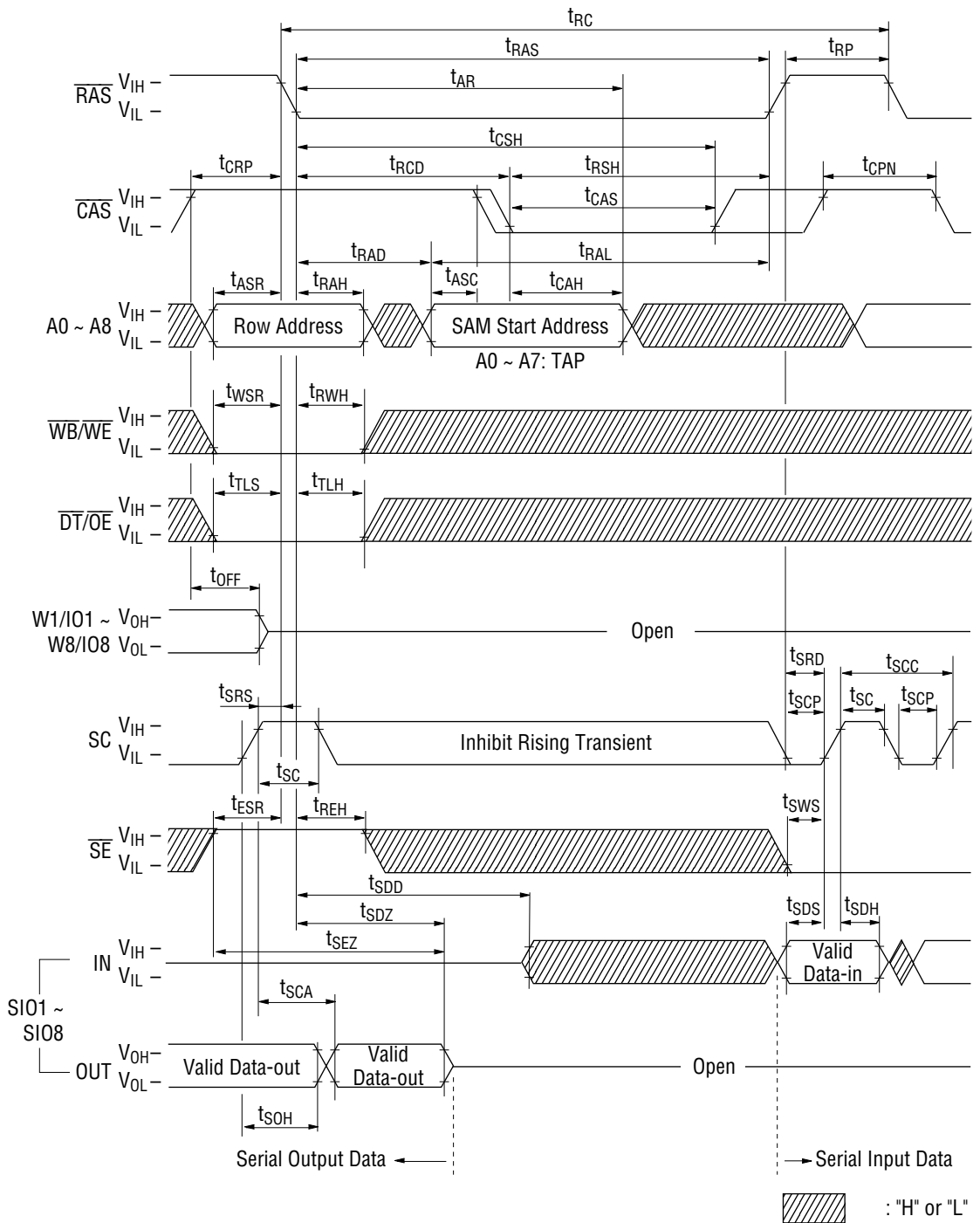
● ヒドゥンリフレッシュサイクル



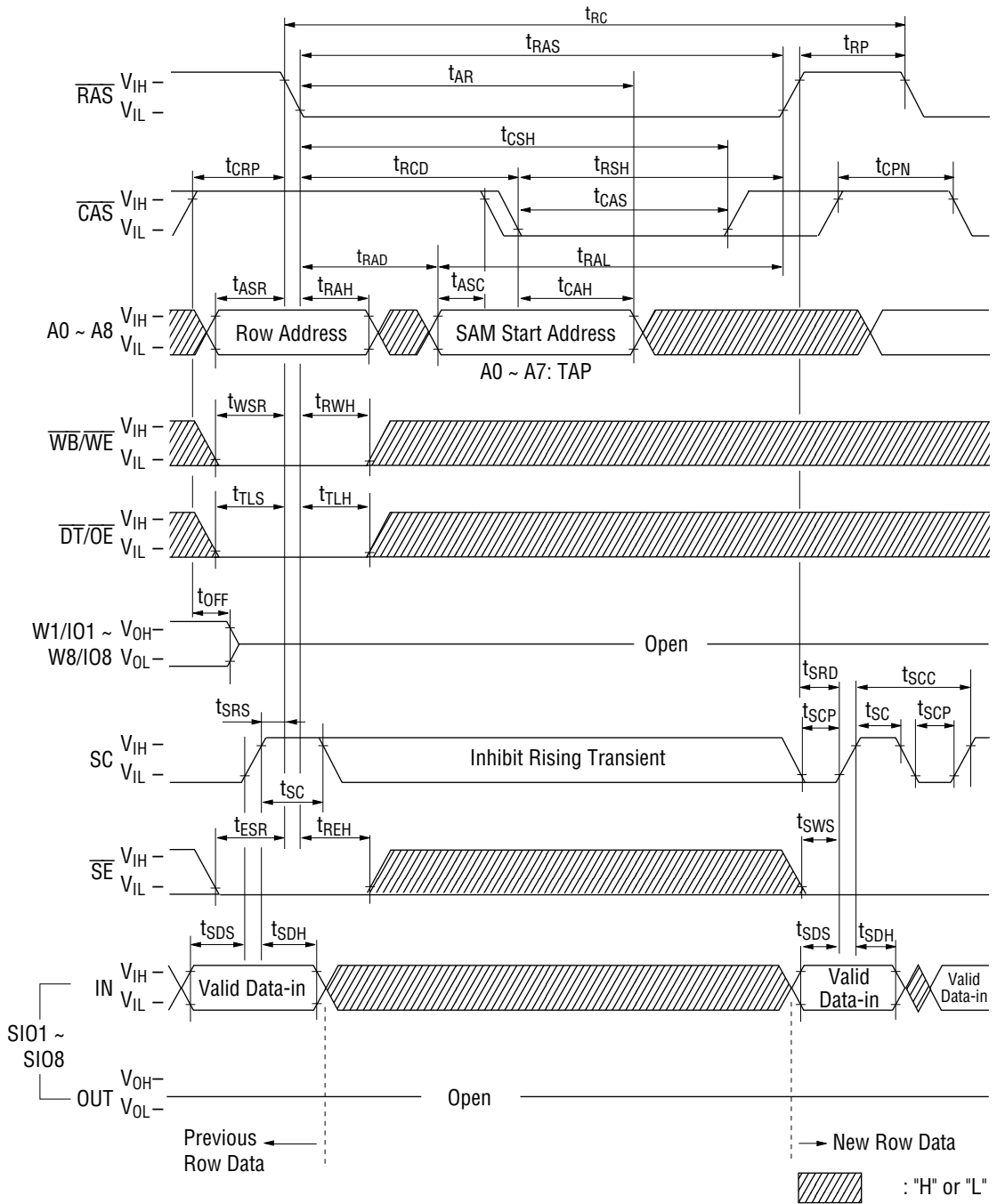
● リアルタイムリ - ド転送サイクル



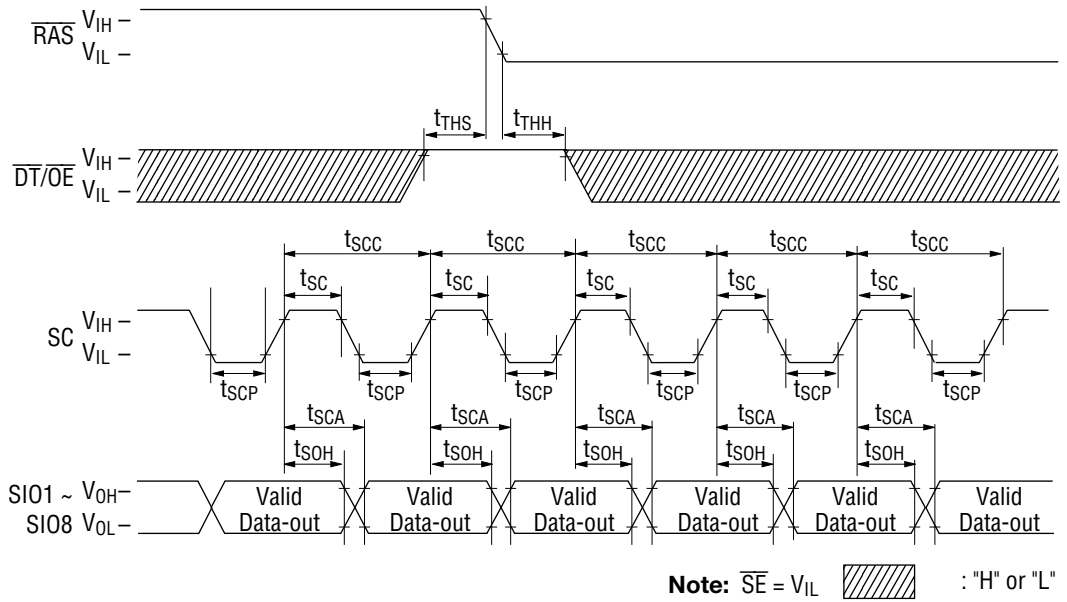
● 擬似ライト転送サイクル



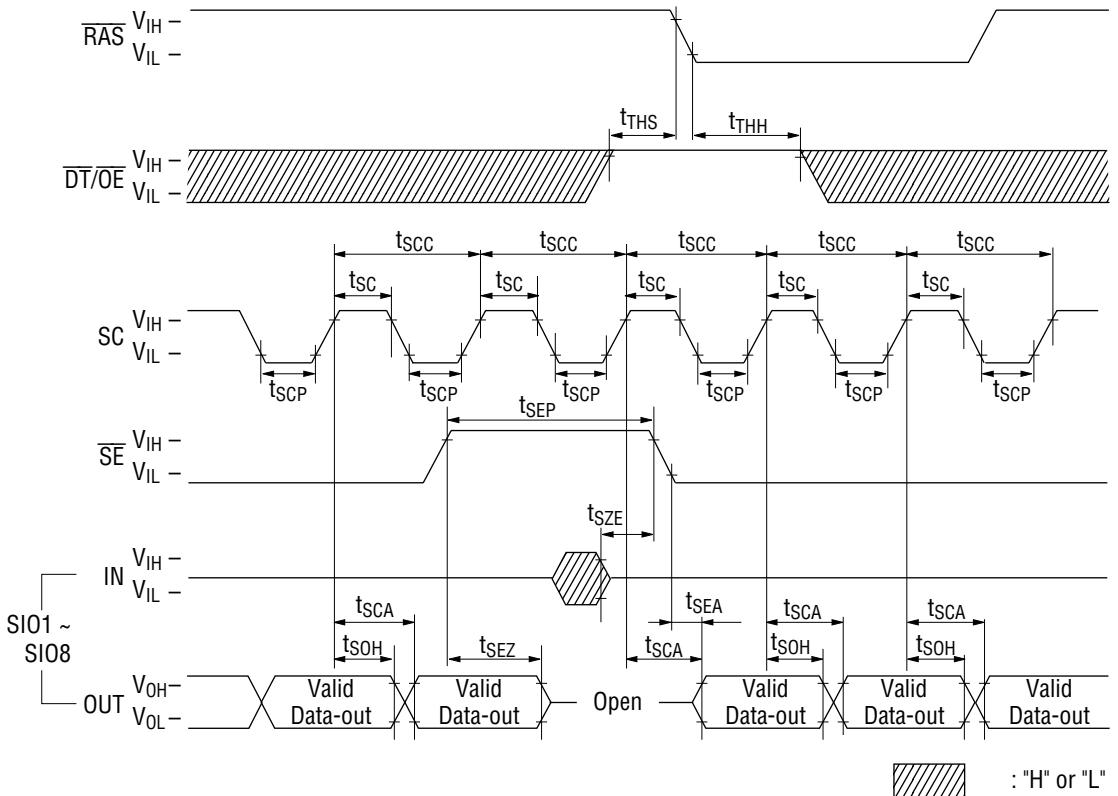
● ライト転送サイクル

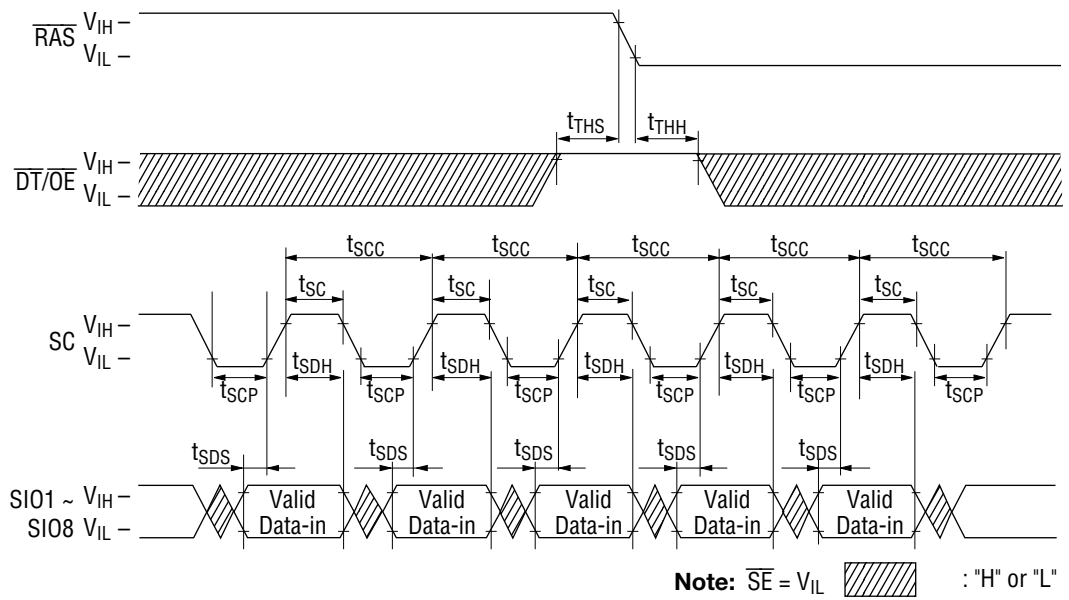
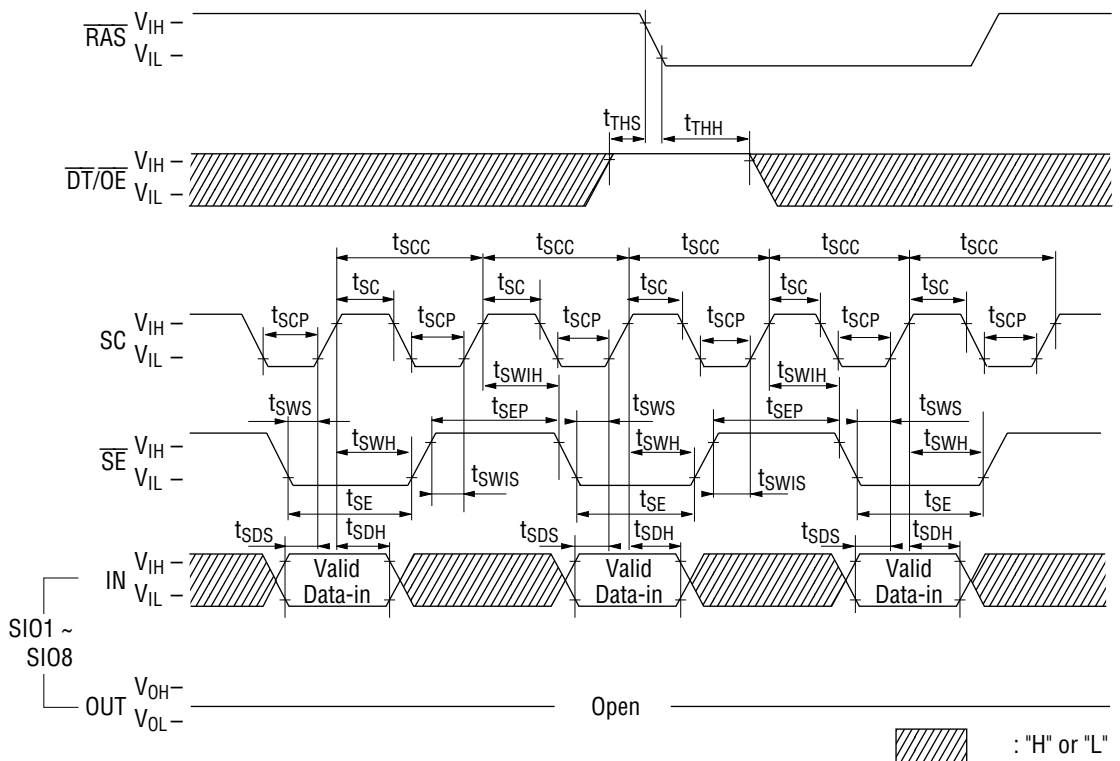


● シリアルリ - ドサイクル ($\overline{SE} = V_{IL}$)



● シリアルリ - ドサイクル (\overline{SE} コントロール出力)



● シリアルライトサイクル ($\overline{SE} = V_{IL}$)● シリアルライトサイクル (\overline{SE} コントロール入力)

■ ピン機能

● A0 ~ A8: アドレス入力

131,072ワード×8ビットのメモリセルをアクセスする為には、17ビットのアドレス入力が必要ですがMSM518121Aでは、これをロ - アドレス9ビットと、カラムアドレス8ビットに分割して、それぞれを $\overline{\text{RAS}}$ の立ち下がり及び $\overline{\text{CAS}}$ の立ち下がりの2回に分けて、A0 ~ A8から入力します。

● $\overline{\text{RAS}}$: ロ - アドレスストロ - プ

$\overline{\text{RAS}}$ の立ち下がりによりA0 ~ A8から9ビットのロ - アドレスを取り込みます。更にこの時の $\overline{\text{CAS}}$ 、 $\overline{\text{DT/OE}}$ 、 $\overline{\text{WB/WE}}$ 及び、 $\overline{\text{SE}}$ のレベルにより、各種の動作モードが決定されます。 $\overline{\text{RAS}} = "H"$ の時、RAMポ - トは、スタンバイ状態です。

● $\overline{\text{CAS}}$: カラムアドレスストロ - プ

通常のリ - ド/ライトサイクル時は $\overline{\text{CAS}}$ の立ち下がりによりA0 ~ A7から8ビットのカラムアドレスを取り込みますが、各転送サイクル時には、 $\overline{\text{CAS}}$ の立ち下がりによりSAMのスタートアドレスを取り込みます。また、リ - ドサイクル時に、 $\overline{\text{RAS}}$ が"L"レベルのまま、 $\overline{\text{CAS}}$ をトグルリングすることにより、高速ベ - ジモ - ド動作が可能です。

● $\overline{\text{DT/OE}}$: デ - タ転送 / 出力イネ - ブル

$\overline{\text{RAS}}$ の立ち下がり時に $\overline{\text{DT/OE}}$ のレベルが"H"の場合、そのサイクル中、この端子は出力イネ - ブル ($\overline{\text{OE}}$) として働きます。リ - ドサイクル中、 $\overline{\text{OE}} = "L"$ で出力バッファはON状態、 $\overline{\text{OE}} = "H"$ でOFF状態となります。 $\overline{\text{RAS}}$ の立ち下がり時に、 $\overline{\text{DT/OE}}$ のレベルが"L"の場合、デ - タ転送サイクルとなり、RAM-SAM間の転送をコントロールします。

● $\overline{\text{WB/WE}}$: ライトパ - ビット / ライトイネ - ブル

リ - ドライトサイクルでは、このピンは標準DRAMの $\overline{\text{WE}}$ 端子と、同じ様な働きをします。 $\overline{\text{RAS}}$ の立ち下がり時に、 $\overline{\text{WB/WE}}$ が"L"レベルであれば、ライトパ - ビットモードになります。一方、デ - タ転送サイクルで、 $\overline{\text{RAS}}$ の立ち下がり時に、 $\overline{\text{WB/WE}}$ が"H"レベルであれば、リ - ド転送、"L"レベルであれば、ライト転送となります。

● W1/IO1 ~ W8/IO8: ライトマスク / デ - タ入出力

$\overline{\text{RAS}}$ の立ち下がり時に $\overline{\text{WB/WE}}$ が"L"レベルの時、ライトパ - ビットの為のマスクデ - タ入力となります。W1/IO1 ~ W8/IO8 = "H"でライトイネ - ブル、"L"でライトディセ - ブルとなります。W1/IO1 ~ W8/IO8は、 $\overline{\text{RAS}}$ の立ち下がり以後、RAMポ - トの入出力端子として働きます。ライト時には、入力端子となり、 $\overline{\text{CAS}}$ 又は $\overline{\text{WE}}$ のいずれか遅い方の立ち下がり時に、書き込みデ - タを入力します。リ - ド時には、出力端子となり、 t_{RAC} 、 t_{CAC} 、 t_{OEA} 、 t_{AA} 、 t_{CPA} が全て満足された時、出力が確定します。また、 $\overline{\text{CAS}}$ 、 $\overline{\text{OE}}$ のいずれか一方が"H"レベルになると、高インピ - ダンス状態になります。

● SC: シリアルクロック

SAMポートの動作はすべて、SCクロックに同期して行われます。シリアルリ - ド時には、SCの立ち上がりから t_{SCA} 後にSIO1 ~ SIO8に確定出力が得られます。また、シリアルライト時には、SCの立ち上がりにより、SIO1 ~ SIO8の入力データがラッチされ、SAMに書き込まれます。SCクロックが入力されるたびに、SAMポートにある8ビットのシリアルカウンタが+1され、最終番地(255)を越えてSCが入力されると、先頭番地(0)に戻って順次アクセスされます。

● \overline{SE} : シリアルイネ - ブル

\overline{SE} は、シリアルアクセス動作のイネ - ブル信号であり、シリアルリ - ド時には出力イネ - ブル、シリアルライト時には入力イネ - ブル端子として働きます。シリアルリ - ド時、 \overline{SE} = "L"でシリアル出力バッファがONし、 \overline{SE} = "H"でOFFします。シリアルライト時、 \overline{SE} = "L"で、SAMへの書き込みが可能となります。

シリアル入出力いずれの場合も、 \overline{SE} のレベルによらずシリアルクロックは受け付けられて、シリアルカウンタは、+1されます。

● SIO1 ~ SIO8: シリアルデータ入出力

SIO1 ~ SIO8は、SAMポートの入出力端子です。リ - ド転送後、SAMは出力モードとなり、SIO1 ~ SIO8にシリアル出力データが得られます。一方、ライト転送、擬似ライト転送後は、入力モードとなりSIO1 ~ SIO8よりシリアル入力が行えます。

■ 動作モード

● RAMポート

高速ベ - ジモ - ド

$\overline{\text{RAS}}$ の立ち下がりで、ロ - アドレスを設定した後、 $\overline{\text{RAS}}$ を"L"レベルにしたままの状態、複数の $\overline{\text{CAS}}$ サイクルを実行することにより、同一のロ - アドレス上の任意のメモリセルを高速ベ - ジモ - ドでアクセスできます。この時の、 $\overline{\text{RAS}}$ の"L"レベル時間は、100 μs (max) まで保証されています。

また、 $\overline{\text{RAS}}$ の立ち上がり時にライトパ - ビットをセットすると、ベ - ジモ - ドサイクル中の全てのライト動作は、ライトパ - ビットモ - ドとなります。

$\overline{\text{RAS}}$ オンリリフレッシュ

$\overline{\text{CAS}}$ を"H"レベルにし、 $\overline{\text{RAS}}$ サイクルを実行することにより、 $\overline{\text{RAS}}$ の立ち上がり時に取り込まれたロ - アドレス上の全てのメモリセルをリフレッシュすることができます。最大8ms以内に、512の全ロ - アドレスをリフレッシュする必要があります。

$\overline{\text{CAS}}$ ピフォア $\overline{\text{RAS}}$ リフレッシュ

$\overline{\text{CAS}}$ ピフォア $\overline{\text{RAS}}$ リフレッシュでは、内蔵のリフレッシュアドレスカウンタにより、リフレッシュアドレスを与えるため、 $\overline{\text{RAS}}$ オンリリフレッシュの様に、A0 ~ A8からアドレスを与える必要はありません。 $\overline{\text{RAS}}$ の立ち上がり時に、 $\overline{\text{CAS}}$ が"L"レベルであれば、1回のリフレッシュが実行され、内蔵のリフレッシュアドレスカウンタは、自動的に+1されます。

ヒドンリフレッシュ

リ - ドサイクルで出力が確定した後、 $\overline{\text{CAS}}$ を"L"レベルにしたまま、 $\overline{\text{RAS}}$ を立ち上げてブリチャ - ジし、再び $\overline{\text{RAS}}$ を立ち下げることにより、出力を確定させたまま、 $\overline{\text{CAS}}$ ピフォア $\overline{\text{RAS}}$ リフレッシュを実行することができます。

ライトパ - ビット機能

8つのW/I/O端子のうち、指定したビットのみデ - タを書き込み、他のビットには書き込みを禁止することができます。この機能は、 $\overline{\text{RAS}}$ の立ち上がり時に、 $\overline{\text{WB}}/\overline{\text{WE}}$ を"L"レベルにすることで有効となり、この時の、W1/I01 ~ W8/I08のレベルによりマスクデ - タを設定します。マスクデ - タが"H"レベルのW/I/O端子には書き込みが行われますが、マスクデ - タが"L"レベルのW/I/O端子には書き込みが禁止され、メモリセルのデ - タは変化しません。

● SAMポート

MSM518121Aは、256ワード×8ビットのシリアルアクセスメモリ（SAM）を備えています。データ転送期間を除き、RAMポートとSAMポートは独立非同期にリード/ライトを実行することができます。

SAMポートの入出力モードは、前転送サイクルにより決定されます。リード転送実行後、SAMポートは出力モードとなり、シリアルクロック（SC）を入力することで、256ビットの任意の位置からデータを読み出すことができます。この時のSAMスタートアドレスは、前リード転送サイクル中の $\overline{\text{CAS}}$ の立ち下がりに、A0～A7から取り込まれます。

擬似ライト転送、又はライト転送後は、SAMポートは入力モードとなり、転送時に指定したSAMのスタートアドレスの位置からSAMデータが書き込まれます。

● データ転送

MSM518121Aは、RAM-SAM間で双方向に256×8ビットのデータを転送する機能を備えています。データ転送には全部で3つのタイプがあり、 $\overline{\text{RAS}}$ 立ち下がり時の $\overline{\text{CAS}}$ 、 $\overline{\text{DT/OE}}$ 、 $\overline{\text{WB/WE}}$ 、 $\overline{\text{SE}}$ のレベルにより決定されます。

リード転送サイクル

リード転送は $\overline{\text{RAS}}$ の立ち下がり時、 $\overline{\text{CAS}} = \text{"H"}$ 、 $\overline{\text{DT/OE}} = \text{"L"}$ 、 $\overline{\text{WB/WE}} = \text{"H"}$ とすることで、実行され、この時に取り込まれたRAMの口アドレスに対応する1口分のデータ（256×8ビット）を、SAMに口する動作モードです。

リード転送サイクルは、 $\overline{\text{DT/OE}}$ の立ち上がりで完了します。また、SAMのスタートアドレスは $\overline{\text{CAS}}$ の立ち下がり時のA0～A7から取り込まれます。リード転送完了後、SAMポートは、出力モードになり、SCクロックの立ち上がりに同期し、SAMのスタートアドレスからデータを読み出せます。前回の転送サイクルが、ライト転送、又は擬似ライト転送サイクルの場合、リード転送サイクル中のSCは、 V_{IH} 又は V_{IL} レベルに固定し、 $\overline{\text{DT/OE}}$ からの遅れ時間 t_{TSD} 以前に立ち上がらないようにして下さい。前回の転送サイクルがリード転送サイクルの場合、リード転送サイクルにおいて、 $\overline{\text{DT/OE}}$ の立ち上がりをSCクロックに同期させることにより、シリアル出力を間断させることなく、リード転送を行うことが可能です（リアルタイムリード転送）。

リアルタイムリード転送を行うには、 $\overline{\text{DT/OE}}$ を、 $\overline{\text{RAS}}$ 、 $\overline{\text{CAS}}$ 、SCに対して、 t_{RTH} 、 t_{CTH} 、 t_{TSDL} 、 t_{TSD} を満足するタイミングで立ち上げる必要があります。

ライト転送サイクル

ライト転送は、 \overline{RAS} の立ち下がり時に、 $\overline{CAS} = "H"$ 、 $\overline{DT/OE} = "L"$ 、 $\overline{WB/WE} = "L"$ 、 $\overline{SE} = "L"$ レベルとすることで実行され、SAMポートの256×8ビットのデータを、RAMポート中の選択された口上のメモリセルにロードする動作モードです。

ライト転送の行われる口は、 \overline{RAS} 立ち下がり時の口アドレスで指定します。また、SAMのスタートアドレスは、 \overline{CAS} 立ち下がり時のA0～A7から取り込まれます。ライト転送完了後SAMポートは入力モードになり、SCクロックの立ち上がり同期して、SAMのスタートアドレスからデータを書き込みます。また、ライト転送サイクル中は、SCクロックを停止する必要があります。

リード転送直後のSAMデータを、ライト転送して再びRAMに格納する場合、以下の点にご注意下さい。

リード転送時のXアドレスがA8 = "L"の場合、ライト転送時のXアドレスも、A8 = "L"として下さい。また、リード転送時のXアドレスがA8 = "H"の場合、ライト転送時のXアドレスも、A8 = "H"として下さい。

擬似ライト転送サイクル

擬似ライト転送は、SAMの入力モードへの切り替えのみ行い、実際のデータ転送を行わない動作モードで、ライト転送と同様のタイミングで、 \overline{RAS} 立ち下がり時に、 $\overline{SE} = "H"$ とすることで実行されます。擬似ライト転送サイクルを用いることで、SAMのモード切り替え時の無効なデータ転送を禁止することができます。

SAMスタートアドレスに関する注意

- 1) SAMスタートアドレスを設定するために、すべての転送動作において、 \overline{CAS} を入力する必要があります。

■ 電源投入

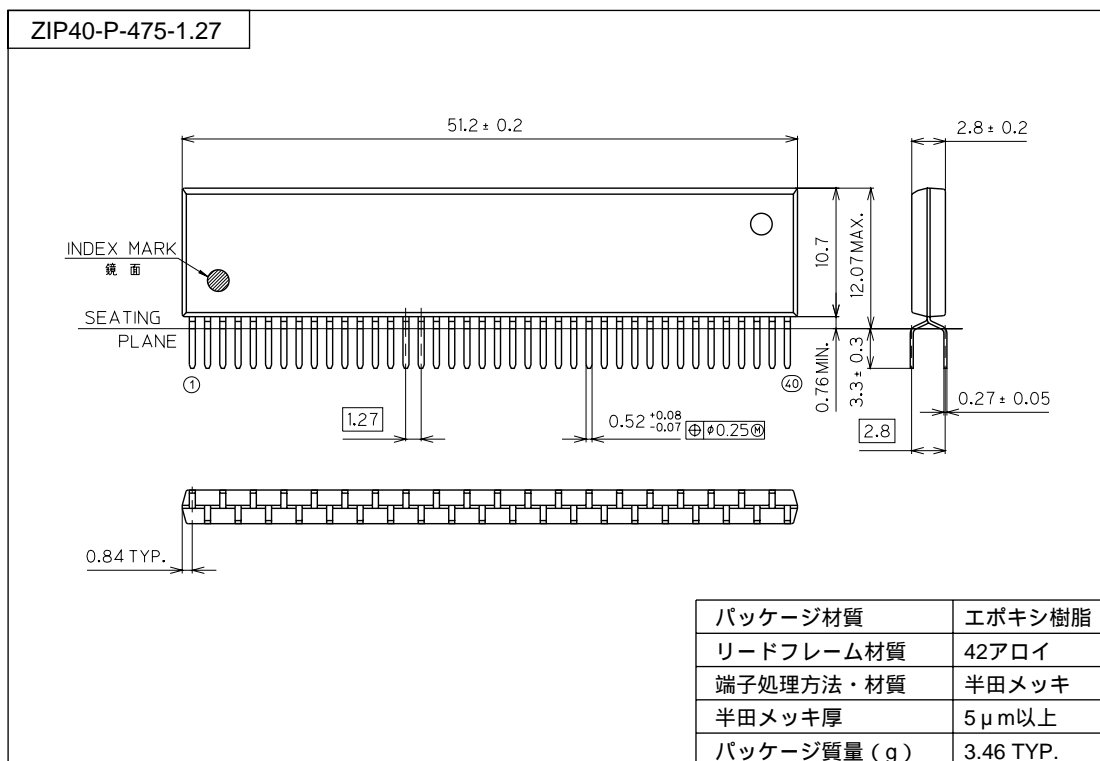
電源 (V_{CC}) 投入時は \overline{RAS} 及び $\overline{DT/OE}$ も、 V_{CC} と同時か、もしくは先に"H"レベルになるようにして下さい。MSM518121Aは基板バイアス発生回路を内蔵している為、電源投入後、電源電圧が規定の4.5V以上に達した後、200 μ s以上のポ - ズタイムをおき、周辺回路のインシャライズの為、8サイクルの \overline{RAS} ダミ - サイクルと8サイクルのSCダミ - サイクルが必要です。インシャライズ期間中、 $\overline{DT/OE}$ は"H"レベルを保持して下さい。また、内部リフレッシュカウンタを使用する場合には、8サイクルの \overline{CAS} ピフオア \overline{RAS} リフレッシュのダミ - サイクルが必要です。

MSM518121Aは、イニシャルセット回路を内蔵しており、電源投入時に、 \overline{RAS} 、 \overline{CAS} 、 $\overline{DT/OE}$ 、 $\overline{WB/WE}$ が"H"レベルに保持された場合、以下に示しますように自動設定されますが、電源投入過程の信号レベル等の状態によっては保証できません。従いまして、上記のダミ - サイクル実行後、初期設定することを推奨します。

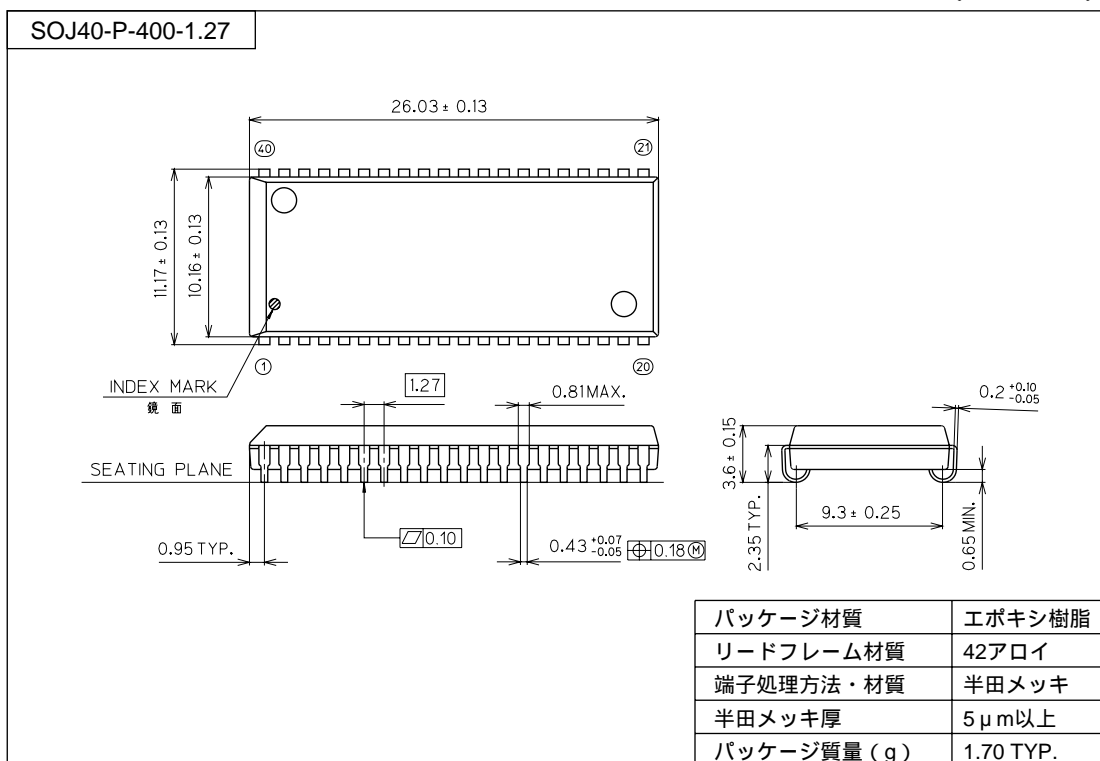
	電源投入直後
SAMポート	入力モード
VM1レジスタ	ライトイネーブル
SAMスタート	不確定

■ パッケージ寸法図

(単位 : mm)



(単位 : mm)



表面実装型パッケージ実装上のご注意

SOP、QFP、TSOP、TQFP、LQFP、SOJ、QFJ (PLCC)、SHP、BGA等は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件 (リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせください。