

# OKI 電子デバイス

作成：2006年12月  
 前回作成：1998年1月

## MSM514252A

262,144-Word × 4-Bit MULTIPOINT DRAM

### ■ 概要

MSM514252Aは、256Kワード×4ビットのダイナミックランダムアクセスメモリ（RAM）ポートと、512ワード×4ビットのシリアルアクセスメモリ（SAM）ポートを搭載したマルチポートメモリです。

RAMポートとSAMポートは独立にアクセスすることができ、RAM-SAM間のデータ転送では、1サイクルで、512×4ビットのデータを双方向に転送することが可能です。また、RAMポートには従来の動作モードに加え、ライトバースト機能を採用し、4つのデータ入力端子から任意に書き込みビットが指定可能です。

入出力は全てTTLコンパチブルです。また、SAMポートはスタティック回路を使用していますのでリフレッシュは不要です。

### ■ 特長

#### ● マルチポート構成

RAMポート：256Kワード×4ビット

SAMポート：512ワード×4ビット

#### ● RAMポート：高速バーストモード

$\overline{\text{RAS}}$ オンリリフレッシュ

$\overline{\text{CAS}}$ ピフォアRASリフレッシュ

ヒドウンリフレッシュ

ライトバースト

#### ● SAMポート：シリアルリード/ライト

ポインタコントロール

#### ● 転送

：リード転送、

リアルタイムリード転送

ライト転送、擬似ライト転送

#### ● リフレッシュ：

512リフレッシュサイクル/8ms

#### ● 電源

：5V ± 10%

#### ● 入出力：TTLコンパチブル

#### ● パッケージ：

28ピン400milプラスチックZIP（ZIP28-P-400-1.27）

（製品名：MSM514252A-xxZS）

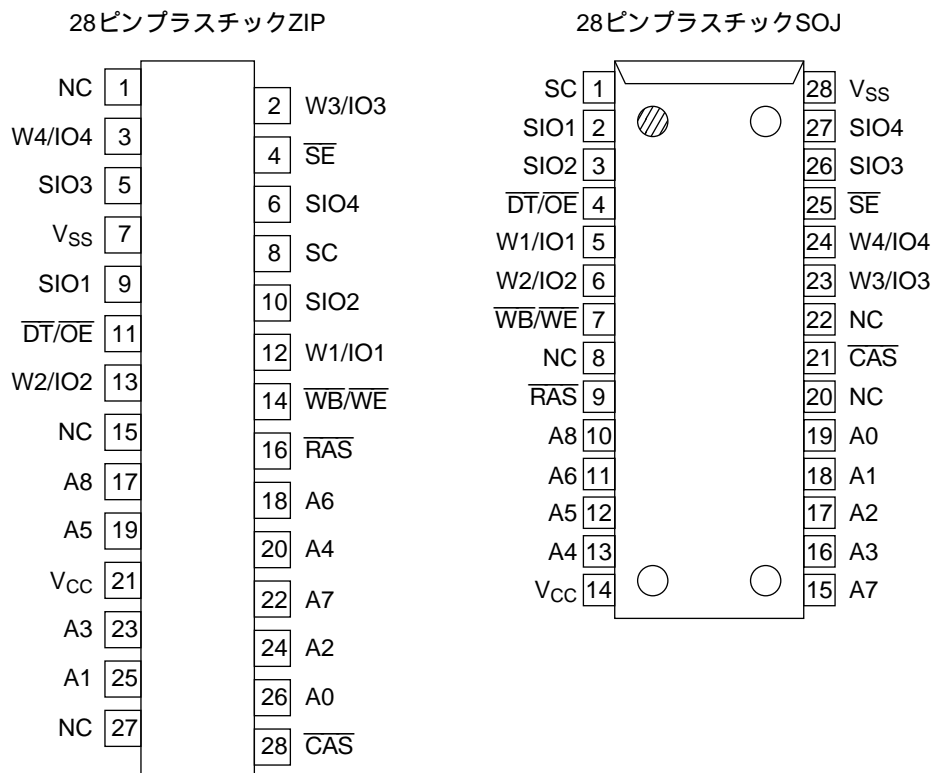
28ピン400milプラスチックSOJ（SOJ28-P-400-1.27）

（製品名：MSM514252A-xxJS）

xxは、スピードランクを表す。

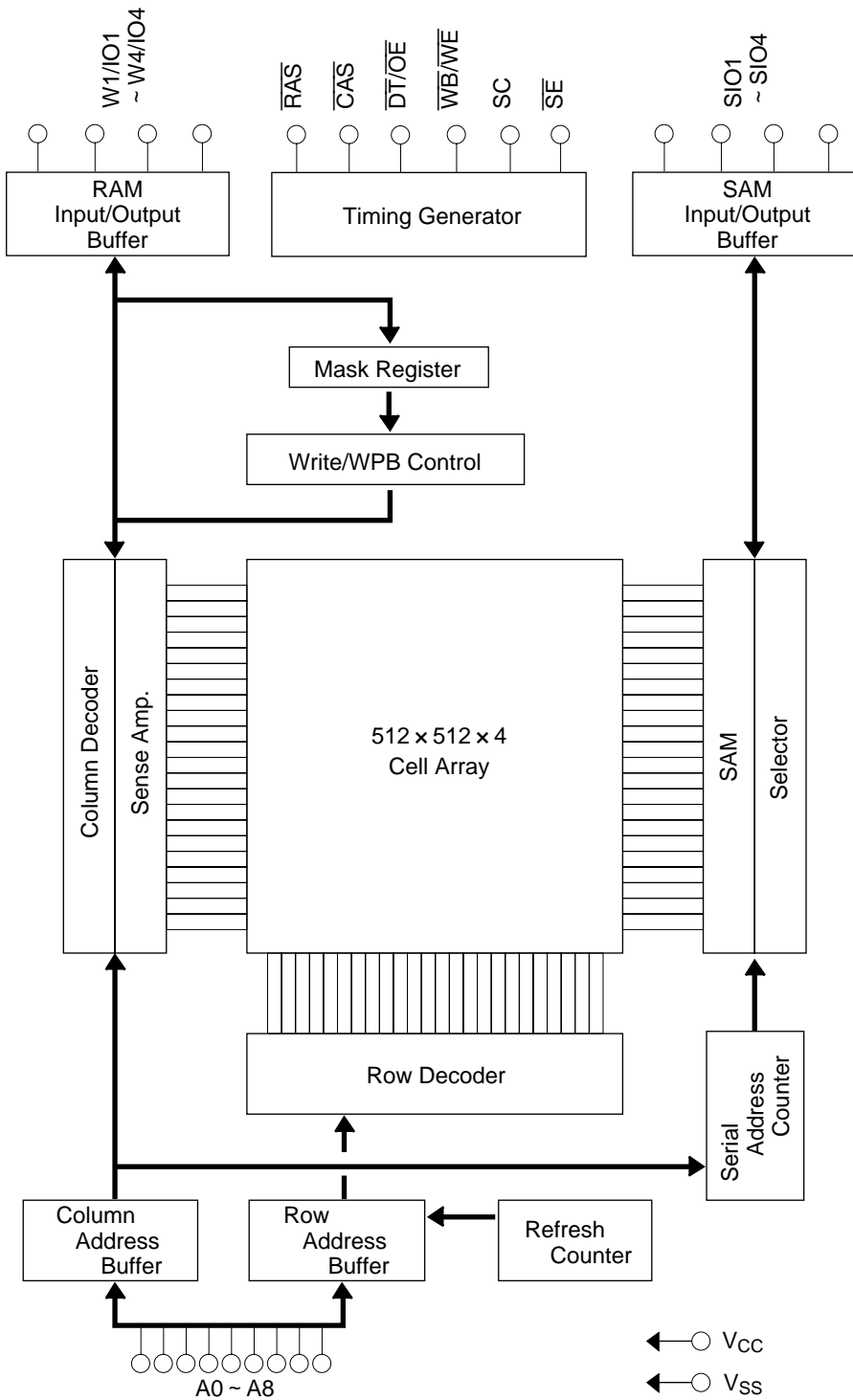
主要特性	記号	- 70	- 80	- 10
RASアクセスタイム	t <sub>RAC</sub>	70ns	80ns	100ns
CASアクセスタイム	t <sub>CAC</sub>	20ns	25ns	25ns
カラムアドレスアクセスタイム	t <sub>AA</sub>	35ns	40ns	50ns
RAMサイクルタイム	t <sub>RC</sub>	140ns	150ns	180ns
ページモードサイクルタイム	t <sub>PC</sub>	45ns	50ns	55ns
シリアルアクセスタイム	t <sub>SCA</sub>	25ns	25ns	25ns
SAMサイクルタイム	t <sub>SCC</sub>	30ns	30ns	30ns
RAM動作電流	I <sub>CC1</sub>	85mA	75mA	65mA
SAM動作電流	I <sub>CC2A</sub>	50mA	45mA	40mA
RAM/SAMスタンバイ電流	I <sub>CC2</sub>	8mA	8mA	8mA

## ■ 端子接続（上面図）



ピン名称	機能
A0 ~ A8	アドレス入力
$\overline{\text{RAS}}$	ロウアドレスストローブ
$\overline{\text{DT/OE}}$	データ転送 / 出力イネーブル
$\overline{\text{WB/WE}}$	ライトパービット / ライトイネーブル
W1/IO1 ~ W4/IO4	ライトマスク / データ入出力
SC	シリアルクロック
$\overline{\text{SE}}$	シリアルイネーブル
SIO1 ~ SIO4	シリアルデータ入出力
V <sub>CC</sub>	電源 (5V)
V <sub>SS</sub>	グランド (0V)
NC	無接続

■ 回路構成



## ■ 電気的特性

## ● 絶対最大定格

項目	記号	条件	定格値	単位
端子電圧	$V_T$	$T_a = 25$ 、 $V_{SS}$ に対して	- 1.0 ~ 7.0	V
出力短絡電流	$I_{OS}$	$T_a = 25$	50	mA
許容損失	$P_D$	$T_a = 25$	1	W
動作温度	$T_{opr}$		0 ~ 70	
保存温度	$T_{stg}$		- 55 ~ 150	

## ● 推奨動作条件

(  $T_a = 0 \sim 70$  )

項目	記号	Min.	Typ.	Max.	単位
電源電圧	$V_{CC}$	4.5	5.0	5.5	V
高レベル入力電圧	$V_{IH}$	2.4		6.5	V
低レベル入力電圧	$V_{IL}$	- 1.0		0.8	V

## ● 端子容量

(  $T_a = 25$  ,  $f = 1\text{MHz}$ , 推奨印加電圧範囲内において )

項目	記号	Min.	Max.	単位
入力容量	$C_I$		7	
入出力容量	$C_{IO}$		9	pF

## ● 直流特性-1 ( 推奨動作条件において )

項目	記号	条件	Min.	Max.	単位
高レベル出力電圧	$V_{OH}$	$I_{OH} = - 2\text{mA}$	2.4		V
低レベル出力電圧	$V_{OL}$	$I_{OL} = 2\text{mA}$		0.4	
入力リーク電流	$I_{LI}$	0 $V_{in}$ $V_{CC}$ 、 他入力 = 0V	- 10	10	$\mu\text{A}$
出力リーク電流	$I_{LO}$	0 $V_{OUT}$ 5.5V 出力はディセーブル	- 10	10	

## ● 直流特性-2

(  $V_{CC} = 5V \pm 10\%$ ,  $T_a = 0 \sim 70$  )

RAMポ - ト	SAMポ - ト	記号	MSM	MSM	MSM	単位	注記
			514252A-70	514252A-80	514252A-10		
			Max.	Max.	Max.		
動作平均電流	スタンバイ	I <sub>CC1</sub>	85	75	65	mA	1, 2
	動作	I <sub>CC1A</sub>	120	110	100		1, 2
スタンバイ電流	スタンバイ	I <sub>CC2</sub>	8	8	8		3
	動作	I <sub>CC2A</sub>	50	45	40		1, 2
RASオンリィリフレッシュ電流	スタンバイ	I <sub>CC3</sub>	85	75	65		1, 2
	動作	I <sub>CC3A</sub>	120	110	100		1, 2
ペ - ジモ - ド電流	スタンバイ	I <sub>CC4</sub>	70	65	60		1, 2
	動作	I <sub>CC4A</sub>	120	110	100		1, 2
CASビフォアRASリフレッシュ電流	スタンバイ	I <sub>CC5</sub>	85	75	65		1, 2
	動作	I <sub>CC5A</sub>	120	110	100		1, 2
デ - タ転送電流	スタンバイ	I <sub>CC6</sub>	85	75	65		1, 2
	動作	I <sub>CC6A</sub>	120	110	100		1, 2

- 注記： 1. これらの値は、出力負荷に依存します。規格の最大値は、全て出力解放状態での値です。  
 2. これらは、最小サイクルタイムでの値です。  
 3. I<sub>CC2</sub>の最大値は、TTL入力レベルの時の値です。

## ● 交流特性 ( 1/3 )

(  $V_{CC} = 5V \pm 10\%$ ,  $T_a = 0 \sim 70$  ) 注記 4, 5, 6

項目	記号	MSM 514252A-70		MSM 514252A-80		MSM 514252A-10		単位	注記
		Min.	Max.	Min.	Max.	Min.	Max.		
ランダムリード、ライトサイクル時間	$t_{RC}$	140		150		180			
リードモディファイライトサイクル時間	$t_{RWC}$	195		195		235			
高速ページモードサイクル時間	$t_{PC}$	45		50		55			
ページリードモディファイライトサイクル時間	$t_{PRWC}$	90		90		100			
RASアクセス時間	$t_{RAC}$		70		80		100		7, 13
カラムアドレスアクセス時間	$t_{AA}$		35		40		50		7, 13
CASアクセス時間	$t_{CAC}$		20		25		25		7, 14
CASプリチャージアクセス時間	$t_{CPA}$		40		45		50		7, 14
出力バッファターンオフ遅れ時間	$t_{OFF}$	0	20	0	20	0	20		9
立ち上がり、立ち下がり時間	$t_T$	3	35	3	35	3	35		6
RASプリチャージ時間	$t_{RP}$	60		60		70			
RASパルス幅	$t_{RAS}$	70	10k	80	10k	100	10k		
RASパルス幅 ( 高速ページのみ )	$t_{RASP}$	70	100k	80	100k	100	100k		
RASホールド時間	$t_{RSH}$	20		25		25			
CASホールド時間	$t_{CSH}$	70		80		100			
CASパルス幅	$t_{CAS}$	20	10k	25	10k	25	10k		
$\overline{RAS} \cdot \overline{CAS}$ 遅れ時間	$t_{RCD}$	20	50	20	55	20	75		13
$\overline{RAS} \cdot$ カラムアドレス遅れ時間	$t_{RAD}$	15	35	15	40	20	50	ns	13
カラムアドレス $\cdot \overline{RAS}$ リード時間	$t_{RAL}$	35		40		55			
$\overline{CAS} \cdot \overline{RAS}$ プリチャージ時間	$t_{CRP}$	10		10		10			
CASプリチャージ時間	$t_{CPN}$	10		10		10			
CASプリチャージ時間 ( 高速ページのみ )	$t_{CP}$	10		10		10			
ロードアドレスセットアップ時間	$t_{ASR}$	0		0		0			
ロードアドレスホールド時間	$t_{RAH}$	10		10		10			
カラムアドレスセットアップ時間	$t_{ASC}$	0		0		0			
カラムアドレスホールド時間	$t_{CAH}$	15		15		15			
カラムアドレスホールド時間 ( RAS基準 )	$t_{AR}$	55		55		70			
リードコマンドセットアップ時間	$t_{RCS}$	0		0		0			
リードコマンドホールド時間 ( $\overline{CAS}$ 基準 )	$t_{RCH}$	0		0		0			10
リードコマンドホールド時間 ( $\overline{RAS}$ 基準 )	$t_{RRH}$	0		0		0			10
ライトコマンドホールド時間	$t_{WCH}$	15		15		15			
ライトコマンドホールド時間 ( $\overline{RAS}$ 基準 )	$t_{WCR}$	55		55		70			
ライトコマンドパルス幅	$t_{WP}$	15		15		15			
ライトコマンド $\cdot \overline{RAS}$ リード時間	$t_{RWL}$	20		20		25			
ライトコマンド $\cdot \overline{CAS}$ リード時間	$t_{CWL}$	20		20		25			
データ入力セットアップ時間	$t_{DS}$	0		0		0			11
データ入力ホールド時間	$t_{DH}$	15		15		15			11
データ入力ホールド時間 ( $\overline{RAS}$ 基準 )	$t_{DHR}$	55		55		70			
ライトコマンドセットアップ時間	$t_{WCS}$	0		0		0			12
$\overline{RAS} \cdot \overline{WE}$ 遅れ時間	$t_{RWD}$	100		100		130			12
カラムアドレス $\cdot \overline{WE}$ 遅れ時間	$t_{AWD}$	65		65		80			12

## ● 交流特性 ( 2/3 )

(  $V_{CC} = 5V \pm 10\%$ ,  $T_a = 0 \sim 70$  ) 注記 4, 5, 6

項目	記号	MSM 514252A-70		MSM 514252A-80		MSM 514252A-10		単位	注記
		Min.	Max.	Min.	Max.	Min.	Max.		
CAS・WE遅れ時間	t <sub>CWD</sub>	45		45		55		ns	12
データ入力・CAS遅れ時間	t <sub>DZC</sub>	0		0		0			
データ入力・OE遅れ時間	t <sub>DZO</sub>	0		0		0			
OEアクセス時間	t <sub>OEA</sub>		20		20		25		
OE出力バッファターンオフ時間	t <sub>OEZ</sub>	0	10	0	10	0	20		
OEデータ入力遅れ時間	t <sub>OED</sub>	10		10		20			
OEコマンドホールド時間	t <sub>OEH</sub>	10		10		20			
OE・RASホールド時間	t <sub>ROH</sub>	15		15		15			
CASセットアップ時間 ( CBR )	t <sub>CSR</sub>	10		10		10			
CASホールド時間 ( CBR )	t <sub>CHR</sub>	10		10		10			
RAS・CASプリチャージ時間	t <sub>RPC</sub>	0		0		0			ms
リフレッシュ時間	t <sub>REF</sub>		8		8		8		
WBセットアップ時間	t <sub>WSR</sub>	0		0		0		ns	
WBホールド時間	t <sub>RWH</sub>	15		15		15			
マスクデータセットアップ時間	t <sub>MS</sub>	0		0		0			
マスクデータホールド時間	t <sub>MH</sub>	15		15		15			
データ転送禁止セットアップ時間	t <sub>THS</sub>	0		0		0			
データ転送禁止ホールド時間	t <sub>THH</sub>	15		15		15			
データ転送コマンドセットアップ時間	t <sub>TLS</sub>	0		0		0			
データ転送コマンドホールド時間	t <sub>TLH</sub>	15	10k	15	10k	15	10k		
RAS・DTホールド時間	t <sub>RTH</sub>	60	10k	65	10k	80	10k		
カラムアドレス・DTホールド時間	t <sub>ATH</sub>	25		30		30			
CAS・DTホールド時間	t <sub>CTH</sub>	20		25		25			
SE・RASセットアップ時間	t <sub>ESR</sub>	0		0		0			
SE・RASホールド時間	t <sub>REH</sub>	15		15		15			
DT・RASプリチャージ時間	t <sub>TRP</sub>	60		60		70			
DTプリチャージ時間	t <sub>TP</sub>	20		20		30			
RAS・第1SC遅れ時間	t <sub>RSD</sub>	70		80		100			
カラムアドレス・第1SC遅れ時間	t <sub>ASD</sub>	45		45		50			
CAS・第1SC遅れ時間	t <sub>CSD</sub>	20		25		25			
最終SC・DTリード時間	t <sub>TSL</sub>	5		5		5			
DT・第1SC遅れ時間	t <sub>TSd</sub>	15		15		15			
最終SC・RASセットアップ時間	t <sub>SRS</sub>	25		25		30			
RAS・第1SCホールド時間	t <sub>SRD</sub>	20		20		25			
RAS・シリアル入力遅延時間	t <sub>SDD</sub>	40		40		50			
シリアル出力バッファターンオフ時間	t <sub>SDZ</sub>	10	40	10	40	10	50	9	
SCサイクルタイム	t <sub>SCC</sub>	30		30		30			
SCパルス幅	t <sub>SC</sub>	10		10		10			
SCプリチャージ時間	t <sub>SCP</sub>	10		10		10			
SCアクセス時間	t <sub>SCA</sub>		25		25		25	8	
シリアル出力ホールド時間	t <sub>SOH</sub>	5		5		5			
シリアル入力セットアップ時間	t <sub>SDS</sub>	0		0		0			

## ● 交流特性 ( 3/3 )

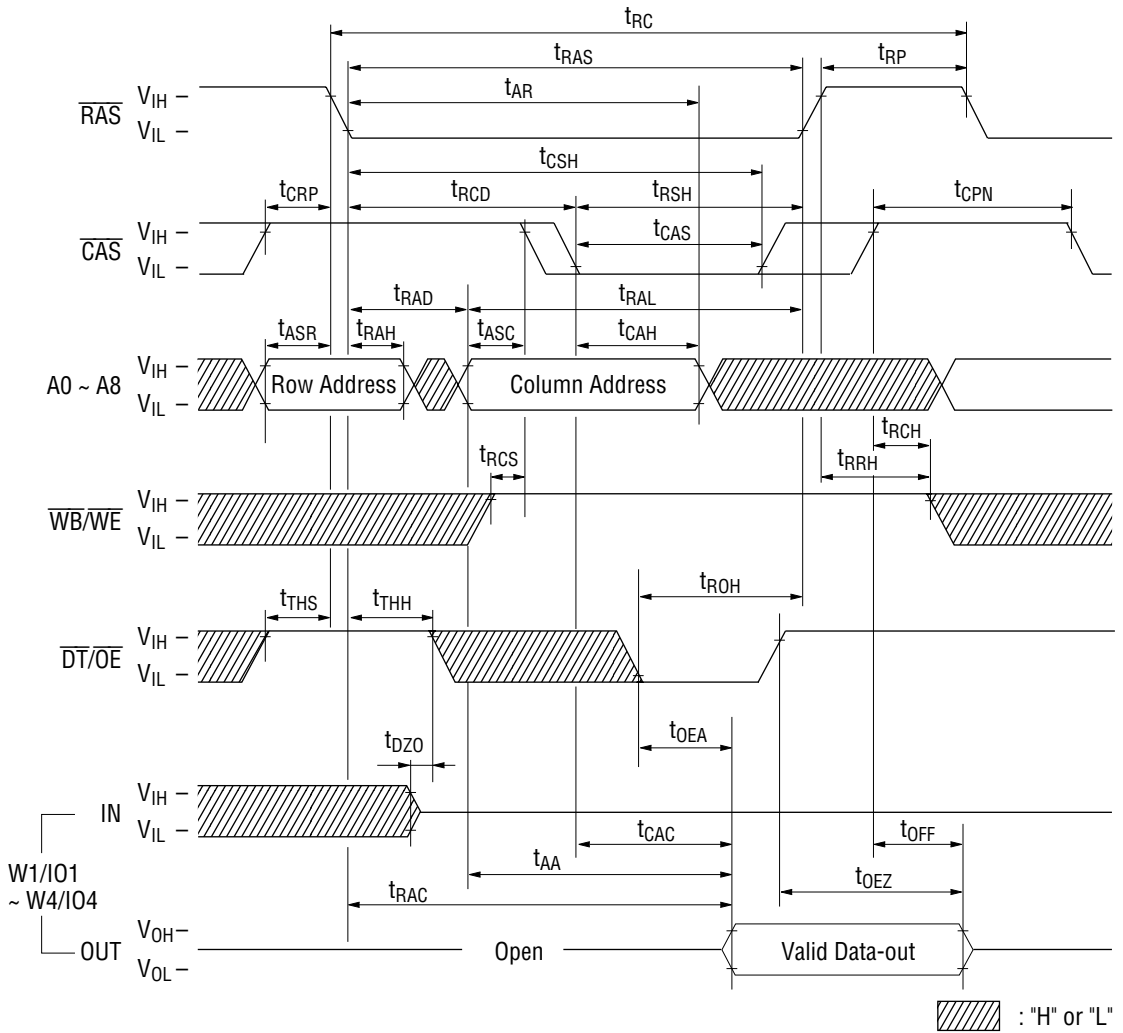
(  $V_{CC} = 5V \pm 10\%$ ,  $T_a = 0 \sim 70$  ) 注記 4, 5, 6

項目	記号	MSM 514252A-70		MSM 514252A-80		MSM 514252A-10		単位	注記
		Min.	Max.	Min.	Max.	Min.	Max.		
シリアル入力ホールド時間	$t_{SDH}$	15		15		15		ns	
SEアクセス時間	$t_{SEA}$		25		25		25		8
SEパルス幅	$t_{SE}$	25		25		25			
SEプリチャージ時間	$t_{SEP}$	25		25		25			
SEシリアル出力バッファターンオフ時間	$t_{SEZ}$	0	20	0	20	0	20		9
シリアル入力・SE遅れ時間	$t_{SZE}$	0		0		0			
シリアル入力・第1SE遅れ時間	$t_{SZS}$	0		0		0			
シリアルライトイネーブルセットアップ時間	$t_{SWS}$	5		5		5			
シリアルライトイネーブルホールド時間	$t_{SWH}$	15		15		15			
シリアルライトディセーブルセットアップ時間	$t_{SWIS}$	5		5		5			
シリアルライトディセーブルホールド時間	$t_{SWIH}$	15		15		15			

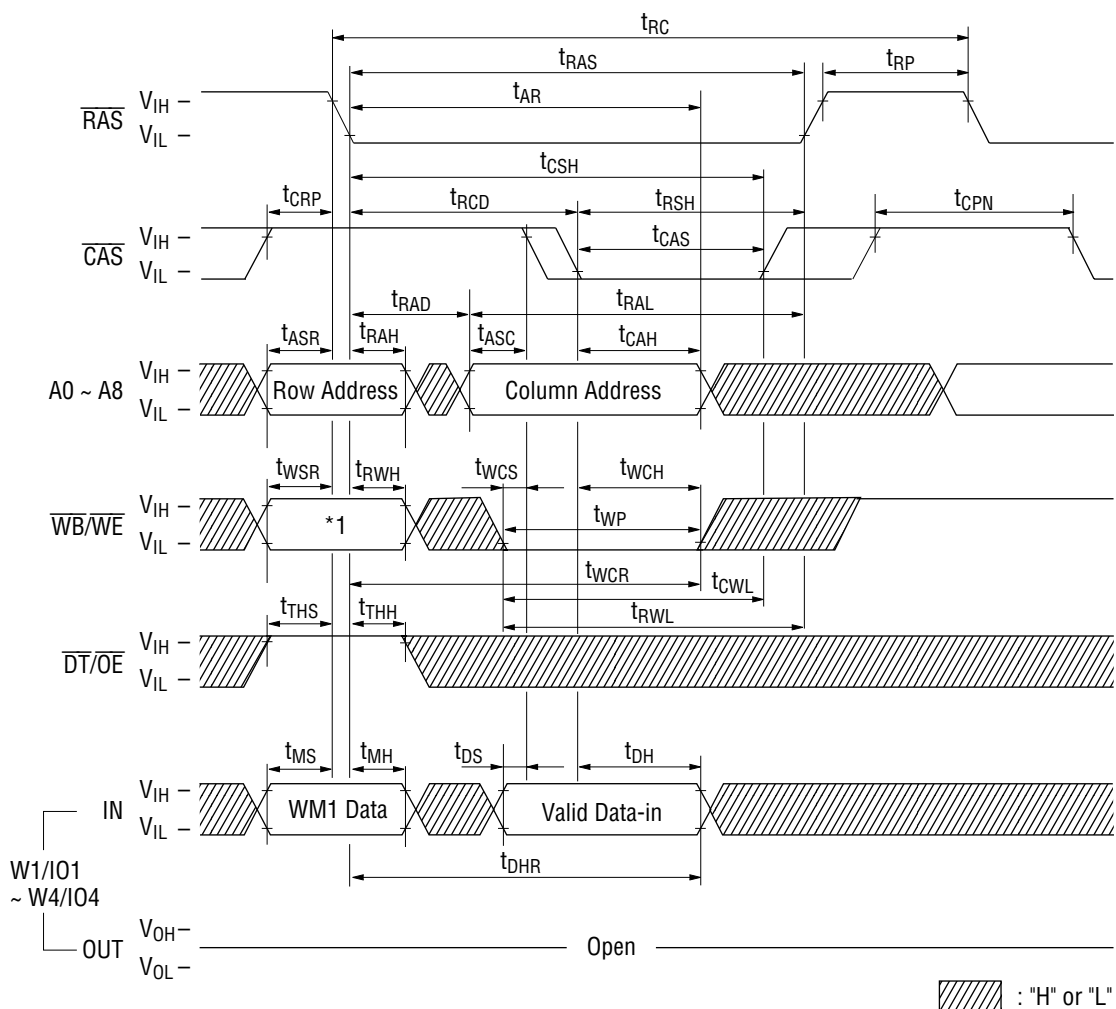
- 注記：
4. 入力信号のタイミングを測定する場合には、 $V_{IH}$  ( Min. ) と  $V_{IL}$  ( Max. ) が基準となります。
  5. 電源投入後、電源電圧が規定の4.5V以上に達してから、200 $\mu$ s以上のポ - ズ時間を取って下さい。その後、8サイクルの $\overline{RAS}$ ダミ - サイクルと、8サイクルのSCダミ - サイクルが必要です。
  6.  $t_T = 5ns$ にて測定。
  7. RAMポ - トの出力は、100pFと1TTL負荷で測定されます。  
出力比較レベルは、2.4/0.8V。
  8. SAMポ - トの出力は、30pFと1TTL負荷で測定されます。  
出力比較レベルは、2.0/0.8V。
  9.  $t_{OFF}$  ( Max. )、 $t_{OEZ}$  ( Max. )、 $t_{SDZ}$  ( Max. )、 $t_{SEZ}$  ( Max. ) は、出力がオ - プン回路状態になり、出力電圧レベルが測定不可能になるまでの時間と定義されます。
  10.  $t_{RCH}$ 、 $t_{RRH}$ は、どちらか一方が満足されていれば、動作が保証されます。
  11. これらのパラメ - タは、ア - リ - ライトサイクルの場合は、 $\overline{CAS}$ の立ち下がりエッジから、 $\overline{OE}$ コントロールサイクルとリ - ドモディファイライトサイクルの場合は、 $\overline{WB}/\overline{WE}$ の立ち下がりエッジから測定されます。
  12.  $t_{WCS}$ 、 $t_{RWD}$ 、 $t_{CWD}$ 、 $t_{AWD}$ は、動作モ - ドを規定する点で、メモリの動作限界点ではありません。 $t_{WCS}$   $t_{WCS}$  ( Min. ) の場合は、ア - リ - ライトサイクルとなり、出力端子はオ - プン ( 高インピ - ダンス ) 状態となります。  
 $t_{CWD}$   $t_{CWD}$  ( Min. )、 $t_{RWD}$   $t_{RWD}$  ( Min. )、 $t_{AWD}$   $t_{AWD}$  ( Min. ) の場合は、リ - ドモディファイライトサイクルとなり、デ - タ出力は、選択セルの情報になります。上記以外のタイミングの場合、出力は不確定になります。
  13.  $t_{RCD}$  ( Max. ) は、動作の限界を示すのではなく、 $t_{RAC}$  ( Max. ) を保証する点を示します。  
もし、 $t_{RCD}$   $t_{RCD}$  ( Max. ) となった場合、アクセスタイムは $t_{CAC}$ で決定されます。
  14.  $t_{RAD}$  ( Max. ) は、動作の限界を示すのではなく、 $t_{RAC}$  ( Max. ) を保証する点を示します。  
もし、 $t_{RAD}$   $t_{RAC}$  ( Max. ) となった場合、アクセスタイムは $t_{AA}$ で決定されます。
  15. 交流特性測定時の入力レベルは3.0V/0Vです。

■ タイミングチャート

● リ - ドサイクル



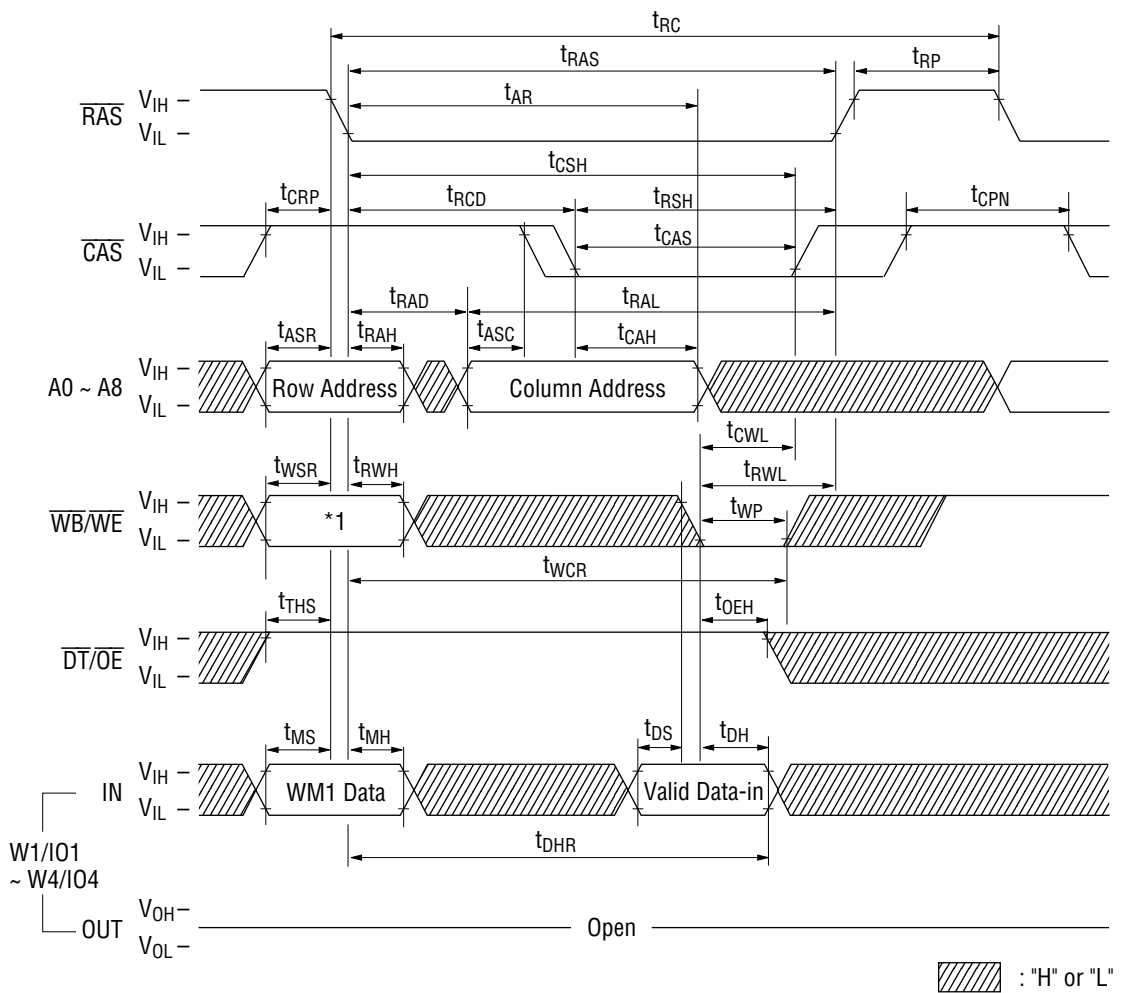
## ● ライトサイクル(ア - リ - ライト)



*1 $\overline{WB/WE}$	W1/I01 ~ W4/I04	Cycle
0	WM1 data	Write per bit
1	Don't Care	Normal Write

WM1 data: 0: Write Disable  
1: Write Enable

## ● ライトサイクル (OEコントロールライト)

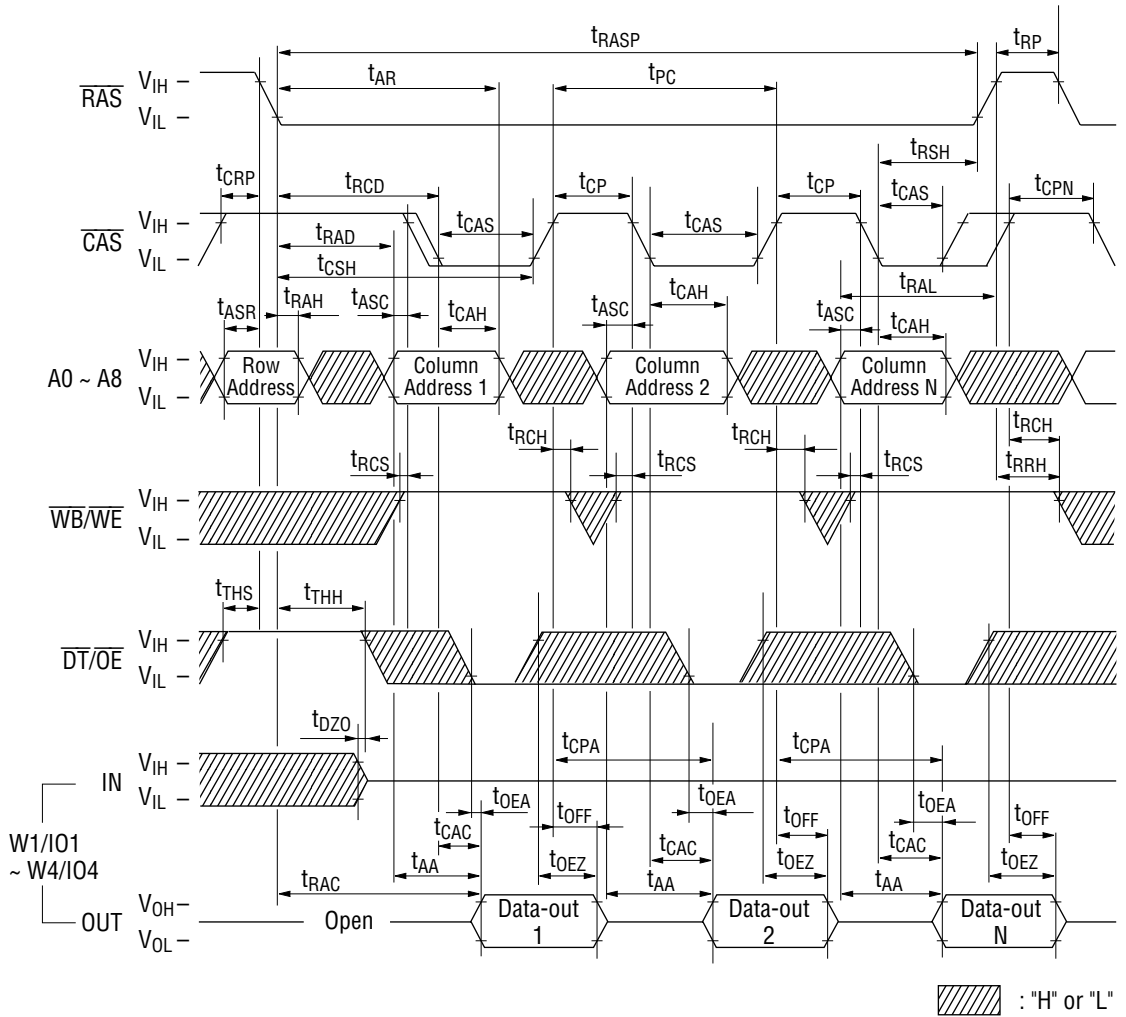


*1 WB/WE	W1/I01 ~ W4/I04	Cycle
0	WM1 data	Write per bit
1	Don't Care	Normal Write

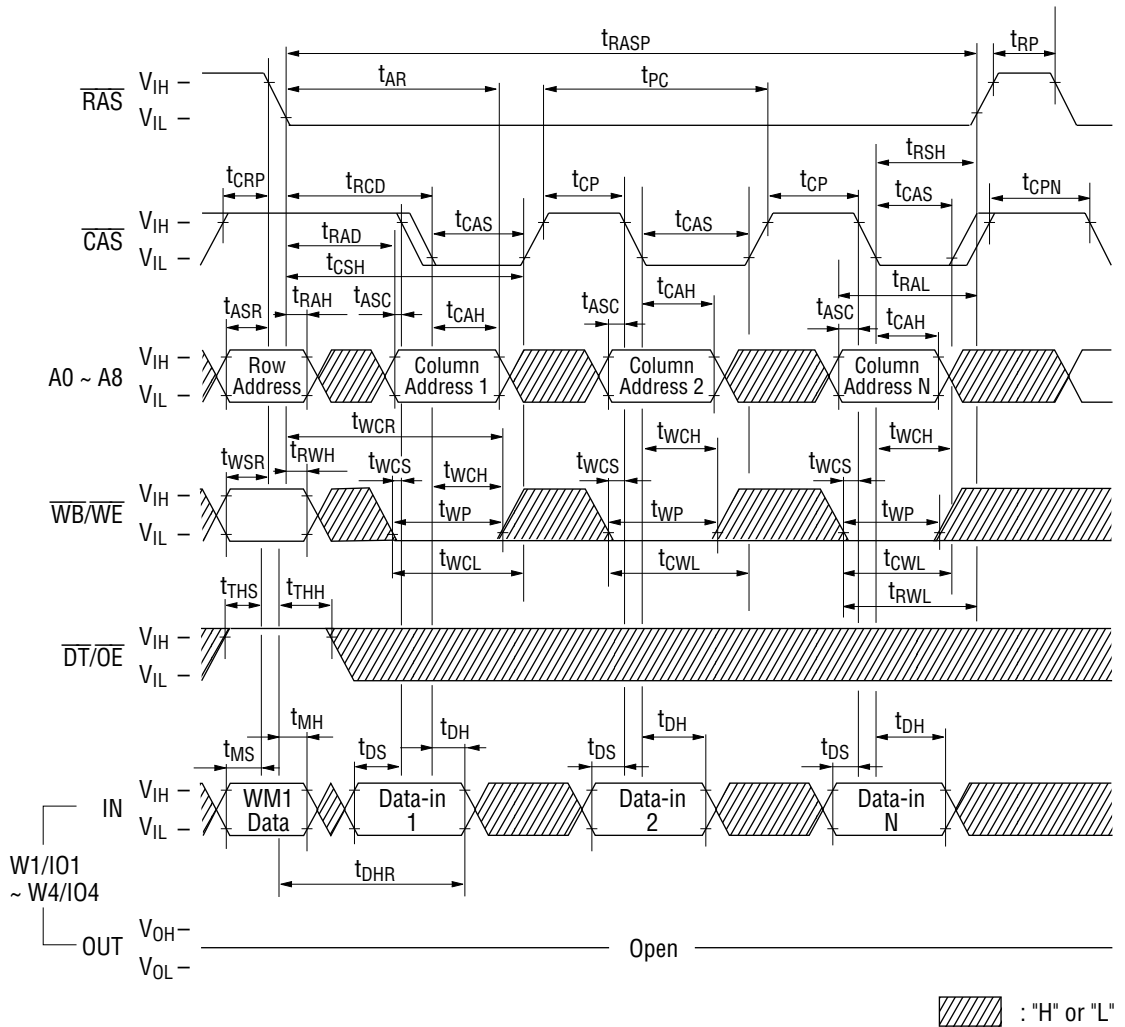
WM1 data: 0: Write Disable  
1: Write Enable



## ● 高速ペ - ジモ - ドリ - ドサイクル



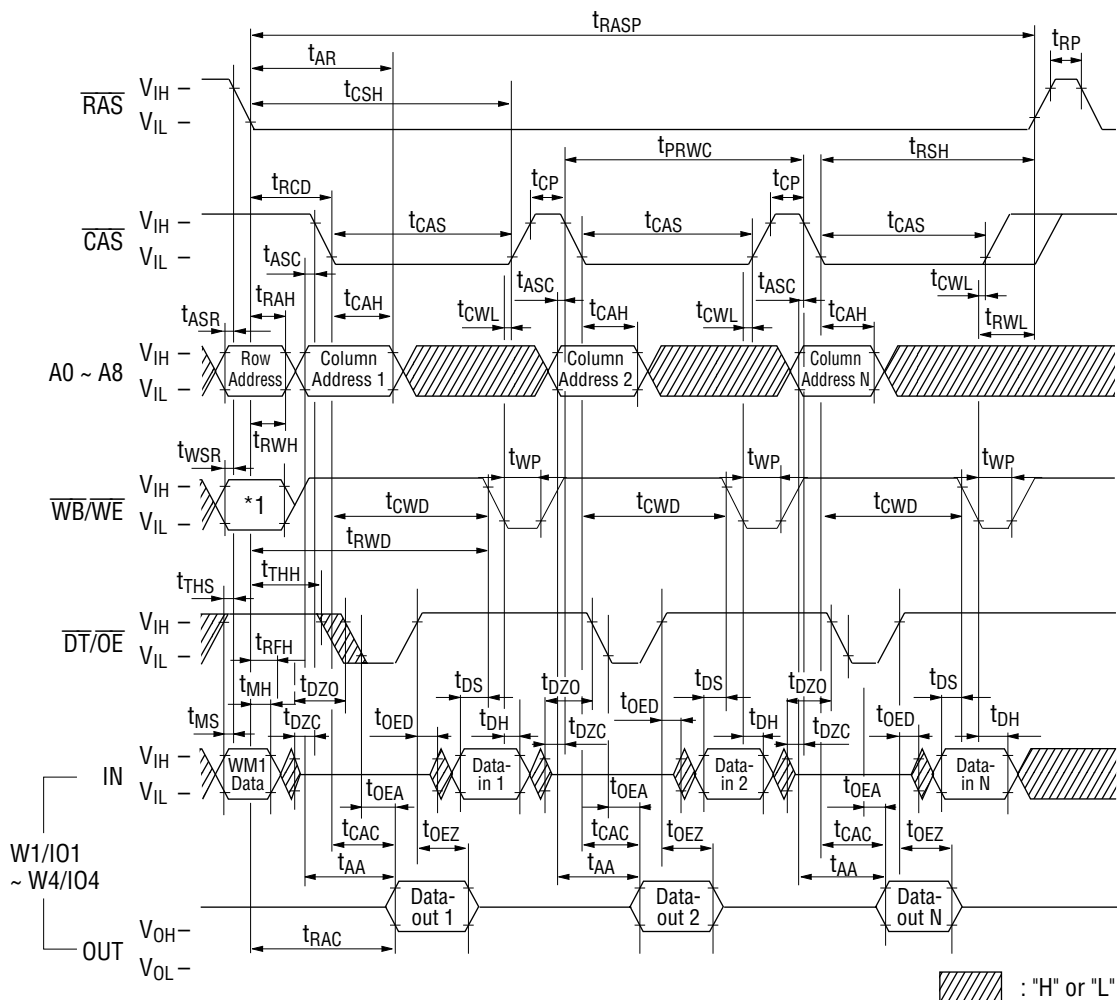
## ● 高速ペ - ジモ - ドライトサイクル (ア - リ - ライト)



*1 WB/WE	W1/I01 ~ W4/I04	Cycle
0	WM1 data	Write per bit
1	Don't Care	Normal Write

WM1 data: 0: Write Disable  
1: Write Enable

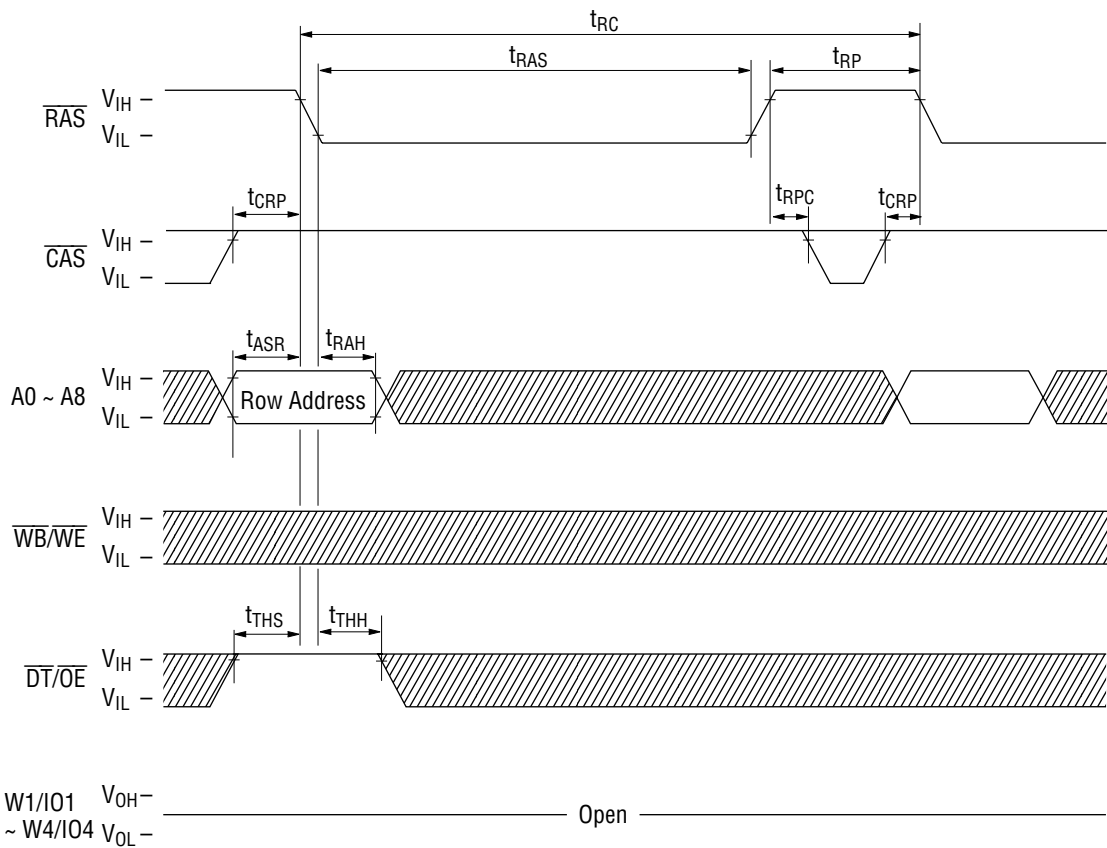
● 高速ペ - ジモ - ドリ - ドモディファイライトサイクル



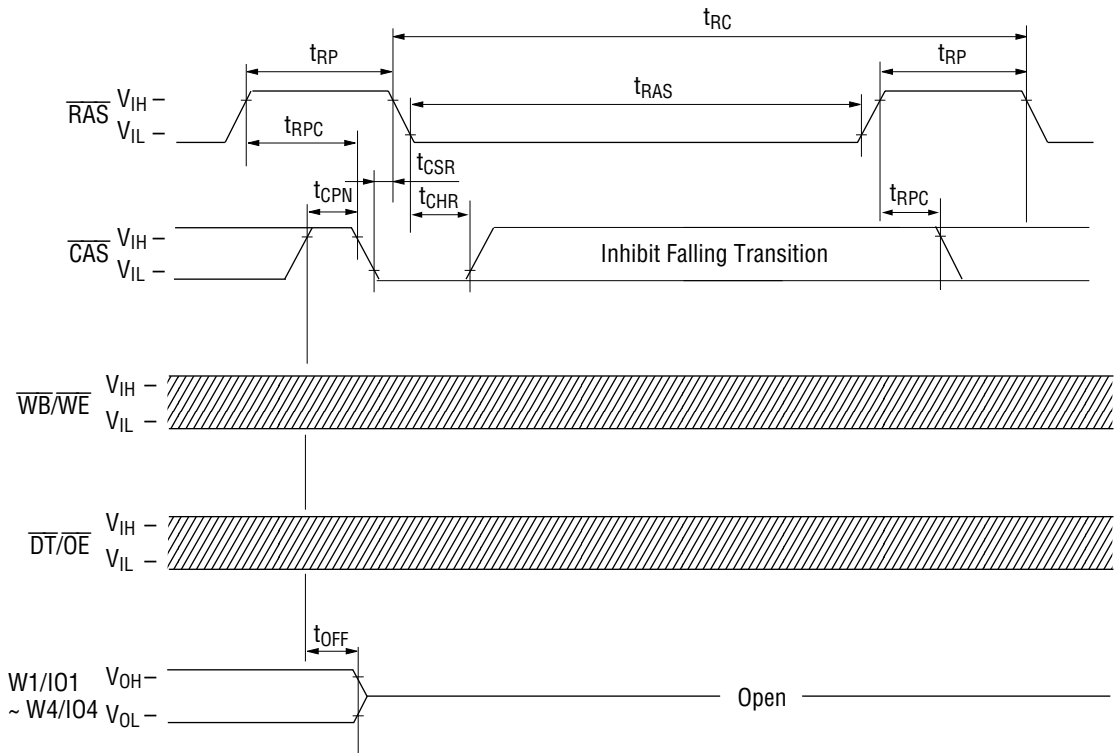
*1 $\overline{WB/WE}$	W1/I01 ~ W4/I04	Cycle
0	WM1 data	Write per bit
1	Don't Care	Normal Write

WM1 data: 0: Write Disable  
1: Write Enable

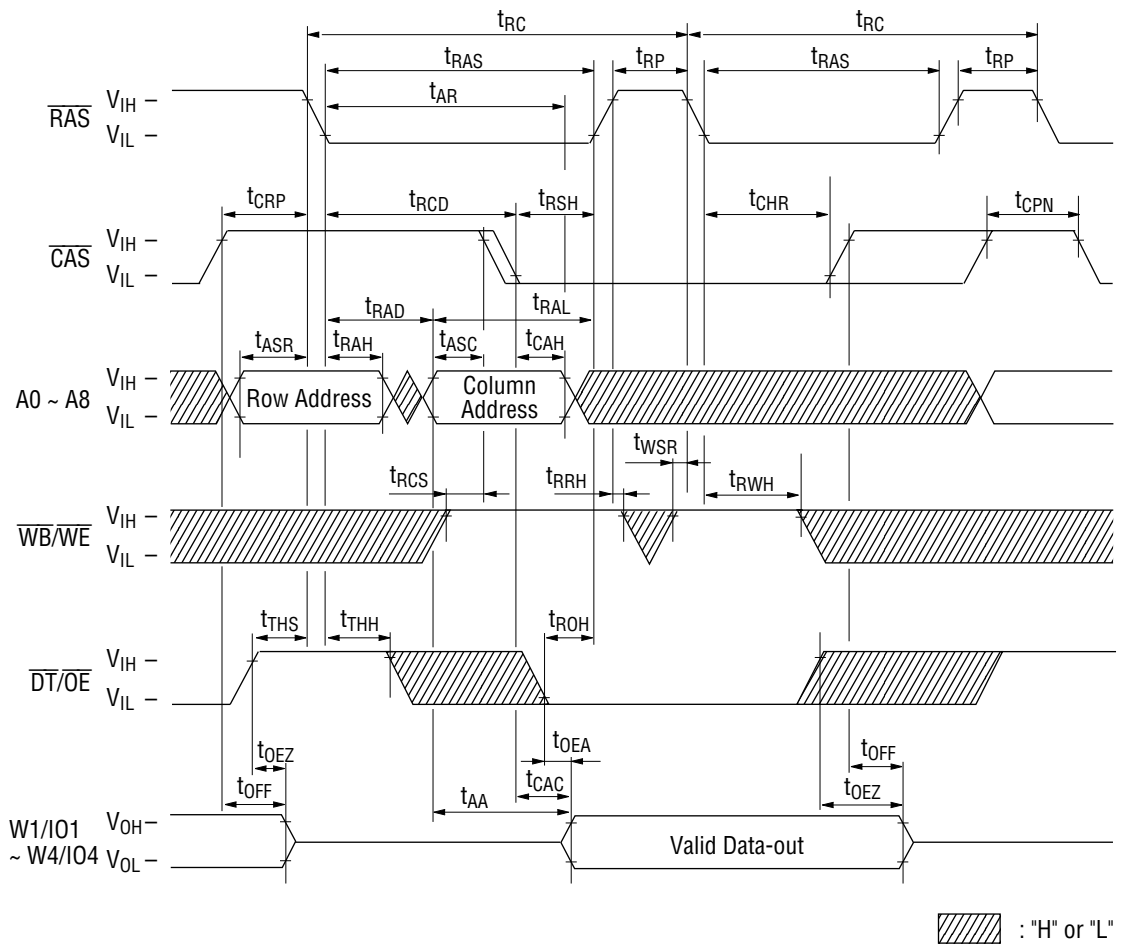
●  $\overline{\text{RAS}}$ オンリリフレッシュサイクル



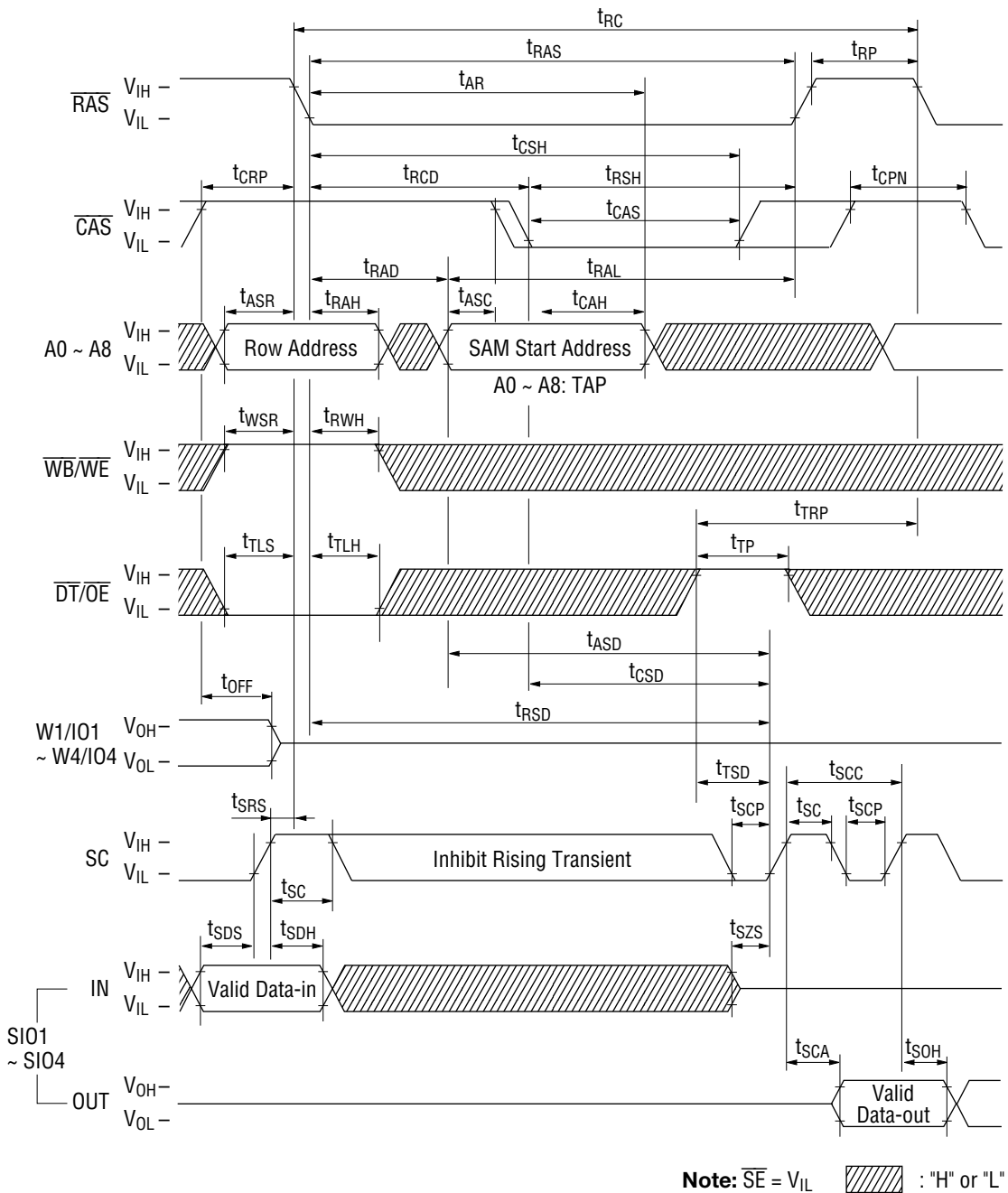
▨ : "H" or "L"

●  $\overline{\text{CAS}}$  ビフォア  $\overline{\text{RAS}}$  リフレッシュサイクル

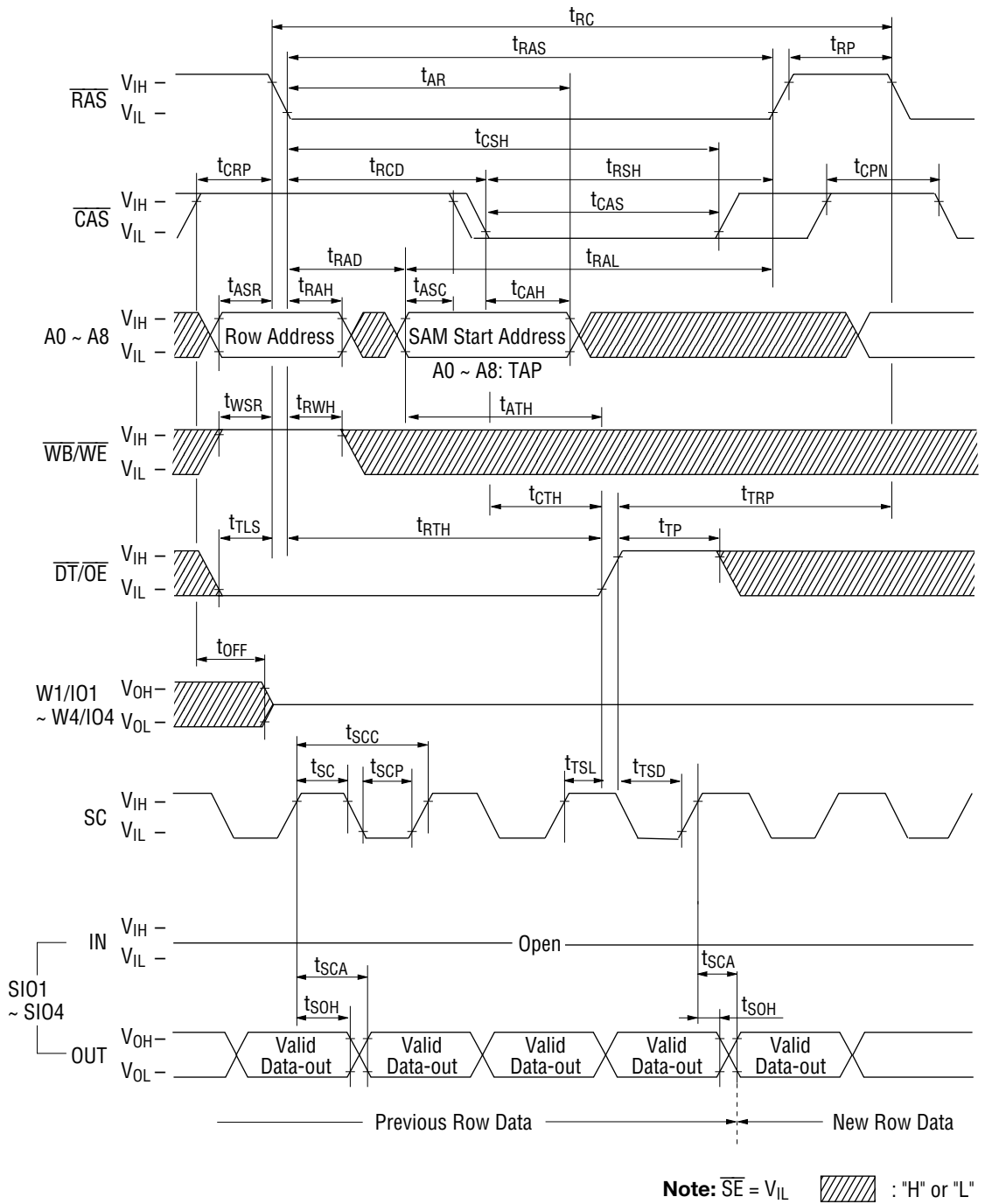
## ● ヒドゥンリフレッシュサイクル



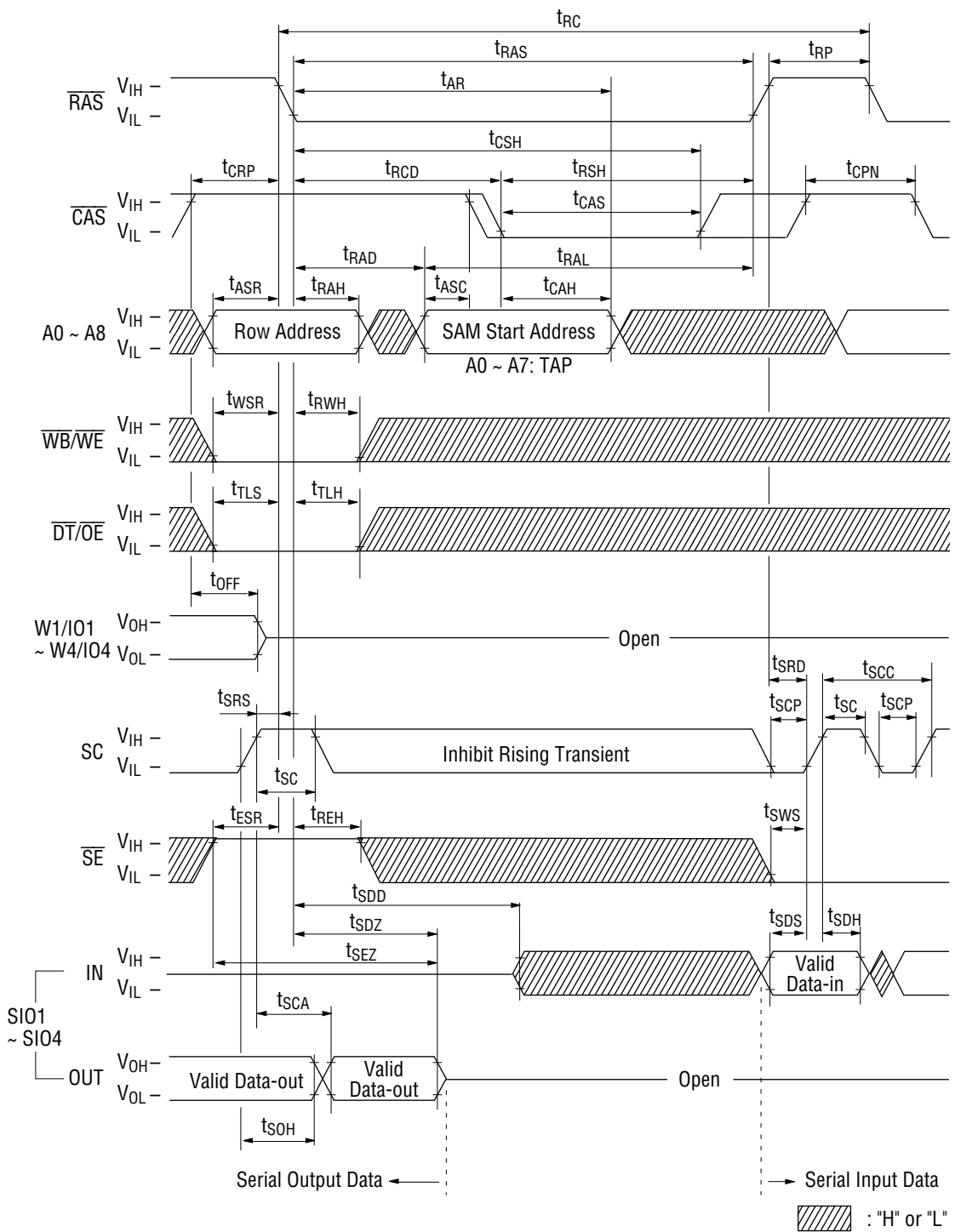
## ● リード転送サイクル（前回の転送がライト転送時）



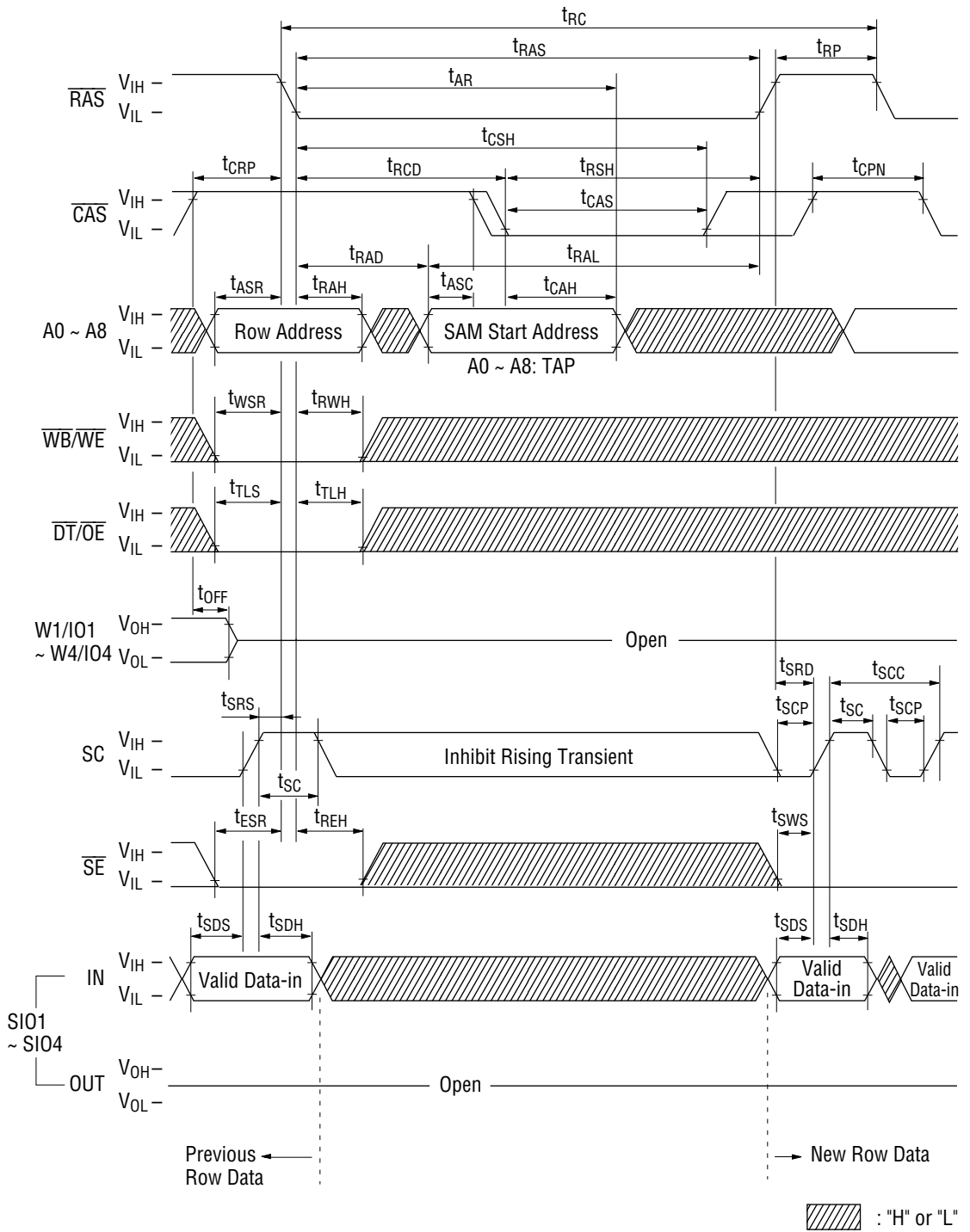
## ● リアルタイムリ - ド転送サイクル



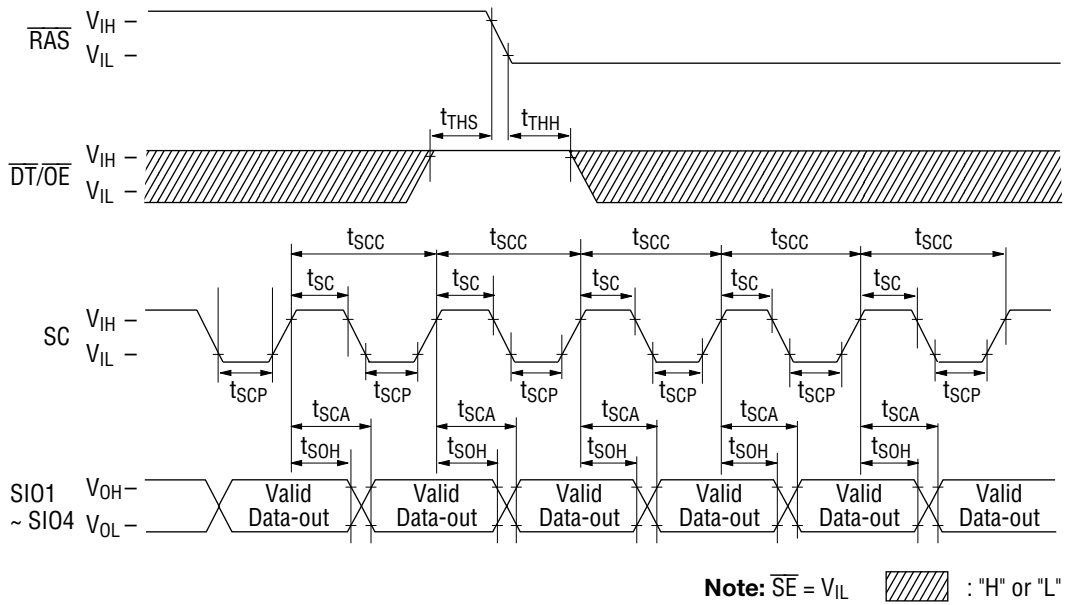
● 擬似ライト転送サイクル



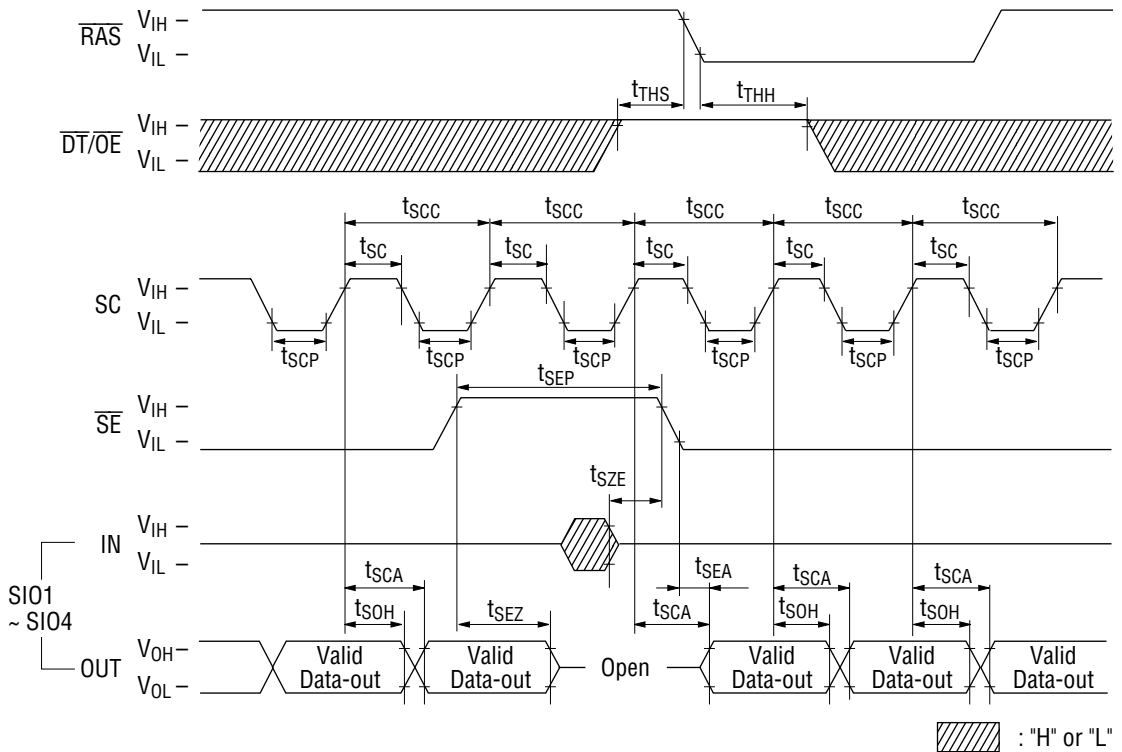
## ● ライト転送サイクル

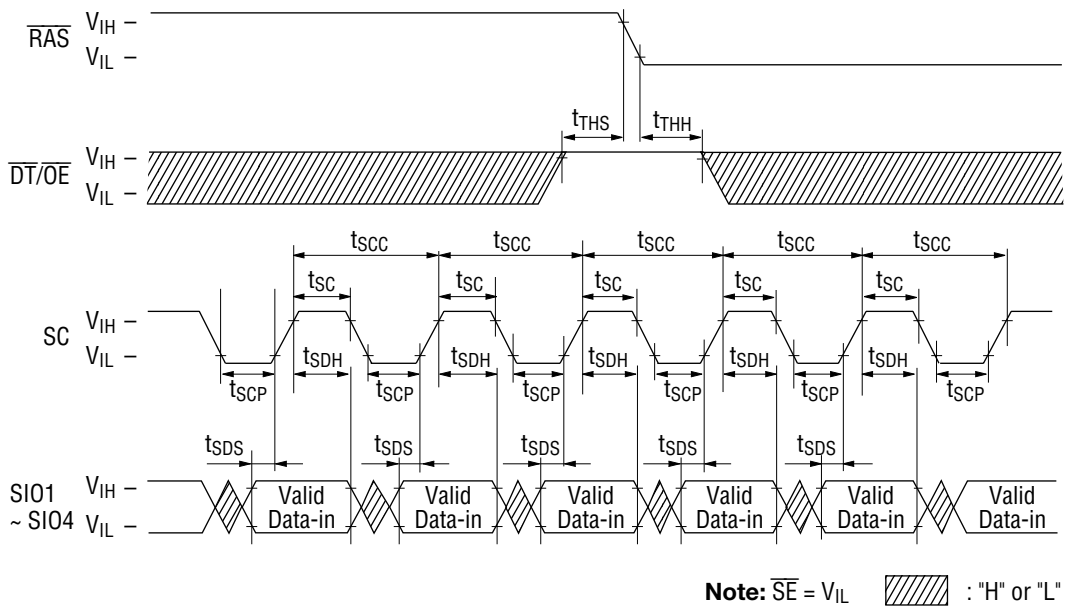
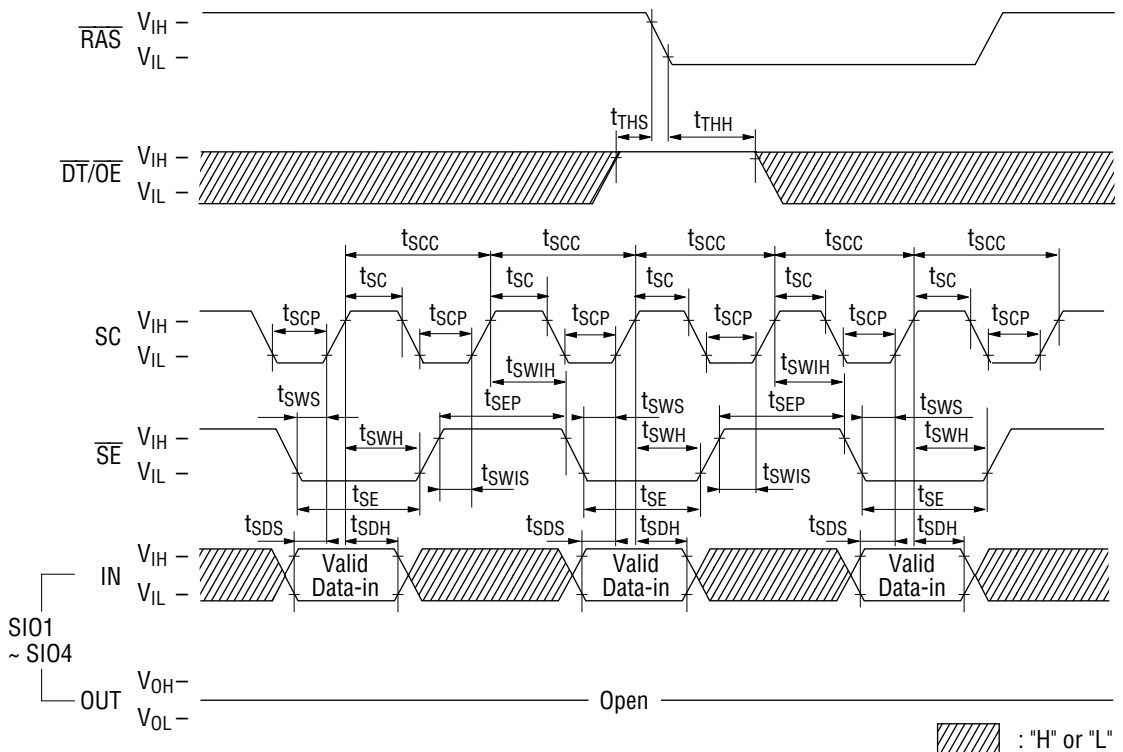


● シリアルリ - ドサイクル ( $\overline{SE} = V_{IL}$ )



● シリアルリ - ドサイクル ( $\overline{SE}$ コントロール出力)



● シリアルライトサイクル ( $\overline{SE} = V_{IL}$ )● シリアルライトサイクル ( $\overline{SE}$ コントロール入力)

## ■ ピン機能

### ● A0～A8：アドレス入力

262,144ワード×4ビットのメモリセルをアクセスする為には、18ビットのアドレス入力が必要です。MSM514252Aでは、これをロウアドレス9ビットと、カラムアドレス9ビットに分割して、それぞれを $\overline{\text{RAS}}$ の立ち下がり及び $\overline{\text{CAS}}$ の立ち下がりの2回に分けて、A0～A8から入力します。

### ● $\overline{\text{RAS}}$ ：ロウアドレスストロブ

$\overline{\text{RAS}}$ の立ち下がりによりA0～A8から9ビットのロウアドレスを取り込みます。更にこの時の $\overline{\text{CAS}}$ 、 $\overline{\text{DT/OE}}$ 、 $\overline{\text{WB/WE}}$ 、及び、 $\overline{\text{SE}}$ のレベルにより、各種の動作モードが決定されます。 $\overline{\text{RAS}} = \text{"H"}$ の時、RAMポートは、スタンバイ状態です。

### ● $\overline{\text{CAS}}$ ：カラムアドレスストロブ

通常のリードサイクル時は $\overline{\text{CAS}}$ の立ち下がりによりA0～A8から9ビットのカラムアドレスを取り込みますが、各転送サイクル時には、 $\overline{\text{CAS}}$ の立ち下がりによりSAMスタートアドレスを取り込みます。また、リードサイクル時に、 $\overline{\text{RAS}}$ が"L"レベルのまま、 $\overline{\text{CAS}}$ をトグルリングすることにより、高速ページモード動作が可能です。

### ● $\overline{\text{DT/OE}}$ ：データ転送/出力イネーブル

$\overline{\text{RAS}}$ の立ち下がり時に $\overline{\text{DT/OE}}$ のレベルが"H"の場合、そのサイクル中、この端子は出力イネーブル( $\overline{\text{OE}}$ )として働きます。リードサイクル中、 $\overline{\text{OE}} = \text{"L"}$ で出力バッファはON状態、 $\overline{\text{OE}} = \text{"H"}$ でOFF状態となります。 $\overline{\text{RAS}}$ の立ち下がり時に、 $\overline{\text{DT/OE}}$ のレベルが"L"の場合、データ転送サイクルとなり、RAM-SAM間の転送をコントロールします。

### ● $\overline{\text{WB/WE}}$ ：ライトパケット/ライトイネーブル

リードサイクルでは、このピンは標準DRAMの $\overline{\text{WE}}$ 端子と、同じ様な働きをします。 $\overline{\text{RAS}}$ の立ち下がり時に、 $\overline{\text{WB/WE}}$ が"L"レベルであれば、ライトパケットモードになります。一方、データ転送サイクルで、 $\overline{\text{RAS}}$ の立ち下がり時に、 $\overline{\text{WB/WE}}$ が"H"レベルであれば、リード転送、"L"レベルであれば、ライト転送となります。

### ● W1/IO1～W4/IO4：ライトマスク/データ入出力

$\overline{\text{RAS}}$ の立ち下がり時に $\overline{\text{WB/WE}}$ が"L"レベルの時、ライトパケットの為にマスクデータ入力となります。W1/IO1～W4/IO4 = "H"でライトイネーブル、"L"でライトディセーブルとなります。W1/IO1～W4/IO4は、 $\overline{\text{RAS}}$ の立ち下がり以後、RAMポートの入出力端子として働きます。ライト時には入力端子となり、 $\overline{\text{CAS}}$ 又は $\overline{\text{WE}}$ のいずれかが遅いほうの立ち下がり時に、書き込みデータを入力します。リード時には、出力端子となり、 $t_{\text{RAC}}$ 、 $t_{\text{CAC}}$ 、 $t_{\text{OEA}}$ 、 $t_{\text{AA}}$ 、 $t_{\text{CPA}}$ が全て満足された時、出力が確定します。また、 $\overline{\text{CAS}}$ 、 $\overline{\text{OE}}$ のいずれか一方が、"H"レベルになると、高インピダンス状態になります。

● SC : シリアルクロック

SAMポートの動作はすべてSCクロックに同期して行われます。シリアルリ - ド時には、SCの立ち上がりから $t_{SCA}$ 後にSIO1 ~ SIO4に確定出力が得られます。また、シリアルライト時には、SCの立ち上がりにより、SIO1 ~ SIO4の入力データがラッチされ、SAMに書き込まれます。SCクロックが入力されるたびに、SAMポートにある9ビットのシリアルカウンタが、+1され、最終番地(511)を越えてSCが入力されると、先頭番地(0)に戻って順次アクセスされます。

●  $\overline{SE}$  : シリアルイネ - プル

$\overline{SE}$ は、シリアル動作のイネ - プル信号であり、シリアルリ - ド時には出カイネ - プル、シリアルライト時には入カイネ - プル端子として働きます。シリアルリ - ド時、 $\overline{SE}$  = "L"でシリアル出力バッファがONし、 $\overline{SE}$  = "H"でOFFします。シリアルライト時、 $\overline{SE}$  = "L"で、SAMへの書き込みが可能となります。

シリアル入出力のいずれの場合も、 $\overline{SE}$ のレベルに寄らずシリアルクロックは受け付けられて、シリアルカウンタは、+1されます。

● SIO1 ~ SIO4 : シリアルデータ入出力

SIO1 ~ SIO4は、SAMポートの入出力端子です。リ - ド転送後は、SAMは出力モードとなり、SIO1 ~ SIO4にシリアル出力データが得られます。一方、ライト転送、擬似ライト転送後は、入力モードとなりSIO1 ~ SIO4からシリアル入力が行えます。

## ■ 動作モード

### ● RAMボート

#### 高速ペジモード

$\overline{RAS}$ の立ち下がりで、ロウアドレスを設定した後、 $\overline{RAS}$ を"L"レベルにしたままの状態、複数の $\overline{CAS}$ サイクルを実行することにより、同一ロウアドレス上の任意のメモリセルを高速ペジモードでアクセスできます。この時の、 $\overline{RAS}$ の"L"レベル時間は、100 $\mu$ s (Max.)まで保証されています。

また、 $\overline{RAS}$ の立ち下がり時にライトパビットをセットすると、ペジモードサイクル中の全てのライト動作は、ライトパビットモードとなります。

#### $\overline{RAS}$ オンリリフレッシュ

$\overline{CAS}$ を"H"レベルにし、 $\overline{RAS}$ サイクルを実行することにより、 $\overline{RAS}$ の立ち下がり時に取り込まれたロウアドレス上の全てのメモリセルをリフレッシュすることができます。最大8ms以内に、512の全ロウアドレスをリフレッシュする必要があります。

#### $\overline{CAS}$ ピフォア $\overline{RAS}$ リフレッシュ

$\overline{CAS}$ ピフォア $\overline{RAS}$ リフレッシュでは、内蔵のリフレッシュアドレスカウンタにより、リフレッシュアドレスを与えるため、 $\overline{RAS}$ オンリリフレッシュの様に、A0~A8からアドレスを与える必要はありません。 $\overline{RAS}$ の立ち下がり時に、 $\overline{CAS}$ が"L"レベルであれば、1回のリフレッシュが実行され、内蔵のリフレッシュアドレスカウンタは、自動的に+1されます。

#### ヒドンリフレッシュ

リドサイクルで出力が確定した後、 $\overline{CAS}$ を"L"レベルにしたまま、 $\overline{RAS}$ を立ち上げてブリチャジし、再び $\overline{RAS}$ を立ち下げるにより、出力を確定させたまま、 $\overline{CAS}$ ピフォア $\overline{RAS}$ リフレッシュを実行することができます。

#### ライトパビット機能

4つのW/I0端子のうち、指定したビットのみデータを書き込み、他のビットには書き込みを禁止することができます。この機能は、 $\overline{RAS}$ の立ち下がり時に、 $\overline{WB}/\overline{WE}$ を"L"レベルにすることで有効となり、この時の、W/I01~W/I04のレベルによりマスクデータを設定します。マスクデータが"H"レベルのW/I0端子には書き込みが行われますが、マスクデータが"L"レベルのW/I0端子には書き込みが禁止され、メモリセルのデータは変化しません。

## ● SAMポ - ト

MSM514252Aは、512ワ - ド×4ビットのシリアルアクセスメモリ (SAM) を備えています。デ - タ転送期間を除き、RAMポ - トとSAMポ - トは独立非同期にリ - ド/ライトを実行することができます。

SAMポ - トの入出力モ - ドは、前転送サイクルにより決定されます。リ - ド転送実行後、SAMポ - トは出力モ - ドとなり、シリアルクロック (SC) を入力することで、512ビットの任意の位置からデ - タを読み出すことができます。この時の、SAMスタ - トアドレスは、前リ - ド転送サイクル中の $\overline{\text{CAS}}$ の立ち下がりに、A0 ~ A8から取り込まれます。

擬似ライト転送、又はライト転送後は、SAMポ - トは入力モ - ドとなり、転送時に指定したSAMのスタ - トアドレスの位置からSAMデ - タが書き込まれます。

また、SAMポ - トはスタティック回路を使用していますのでリフレッシュは不要です。

## ● デ - タ転送

MSM514252Aは、RAM-SAM間で双方向に512×4ビットのデ - タを転送する機能を備えています。デ - タ転送には全部で3つのタイプがあり、 $\overline{\text{RAS}}$ 立ち下がり時の $\overline{\text{CAS}}$ 、 $\overline{\text{DT/OE}}$ 、 $\overline{\text{WB/WE}}$ 、 $\overline{\text{SE}}$ のレベルにより決定されます。

## リ - ド転送サイクル

リ - ド転送は $\overline{\text{RAS}}$ の立ち下がり時に、 $\overline{\text{CAS}} = \text{"H"}$ 、 $\overline{\text{DT/OE}} = \text{"L"}$ 、 $\overline{\text{WB/WE}} = \text{"H"}$ とすることで、実行され、この時に取り込まれたRAMのロウアドレスに対応する1口 - 分のデ - タ (512×4ビット) を、SAMに口 - ドする動作モ - ドです。

リ - ド転送サイクルは、 $\overline{\text{DT/OE}}$ の立ち上がりで完了します。また、SAMのスタ - トアドレスは $\overline{\text{CAS}}$ の立ち下がり時のA0 ~ A8から取り込まれます。リ - ド転送完了後、SAMポ - トは、出力モ - ドになり、SCクロックの立ち上がりに同期し、SAMのスタ - トアドレスからデ - タを読み出せます。前回の転送サイクルが、ライト転送又は、擬似ライト転送サイクルの場合、リ - ド転送サイクル中のSCは、 $V_{IH}$ 又は $V_{IL}$ レベルに固定し、 $\overline{\text{DT/OE}}$ からの遅れ時間 $t_{TSD}$ 以前に立ち上がらないようにして下さい。前回の転送サイクルがリ - ド転送サイクルの場合、リ - ド転送サイクルにおいて、 $\overline{\text{DT/OE}}$ の立ち上がりをSCクロックに同期させることにより、シリアル出力を間断させることなく、リ - ド転送を行うことが可能です (リアルタイムリ - ド転送)。

リアルタイムリ - ド転送を行うには、 $\overline{\text{DT/OE}}$ を、 $\overline{\text{RAS}}$ 、 $\overline{\text{CAS}}$ 、SCに対して、 $t_{RTH}$ 、 $t_{CTH}$ 、 $t_{TSL}/t_{TSD}$ を満足するタイミングで立ち上げる必要があります。

## ライト転送サイクル

ライト転送は、 $\overline{\text{RAS}}$ の立ち下がり時に、 $\overline{\text{CAS}} = \text{"H"}$ 、 $\overline{\text{DT/OE}} = \text{"L"}$ 、 $\overline{\text{WB/WE}} = \text{"L"}$ 、 $\overline{\text{SE}} = \text{"L"}$ とすることで実行され、SAMポ - トの512×4ビットのデ - タを、RAMポ - ト中の選択された口 - 上のメモリセルに口 - ドする動作モ - ドです。

ライト転送の行われる口 - は、 $\overline{\text{RAS}}$ 立ち下がり時のロウアドレスで指定します。また、SAMのスタ - トは入力モ - ドになり、SCクロックの立ち上がりに同期して、SAMのスタ - トアドレスからデ - タを書き込みます。また、ライト転送サイクル中は、SCクロックを停止する必要があります。

リード転送直後のSAMデータを、ライト転送して再びRAMに格納する場合、以下の点にご注意下さい。

リード転送時のXアドレスが、A8 = "L"の場合、ライト転送時のXアドレスも、A8 = "L"として下さい。また、リード転送時のXアドレスが、A8 = "H"の場合、ライト転送時のXアドレスも、A8 = "H"として下さい。

### 擬似ライト転送サイクル

擬似ライト転送は、SAMの入力モードへの切り替えのみを行い、実際のデータ転送は行わない動作モードで、ライト転送と同様のタイミングで、 $\overline{\text{RAS}}$ 立ち下がり時に、 $\overline{\text{SE}} = \text{"H"}$ とすることで実行されます。擬似ライト転送サイクルを用いることで、SAMのモード切り替え時の無効なデータ転送を禁止することができます。

### SAMスタートアドレスに関する注意

- 1) SAMスタートアドレスを設定するために、すべての転送動作において、 $\overline{\text{CAS}}$ を入力する必要があります。

## ■ 電源投入

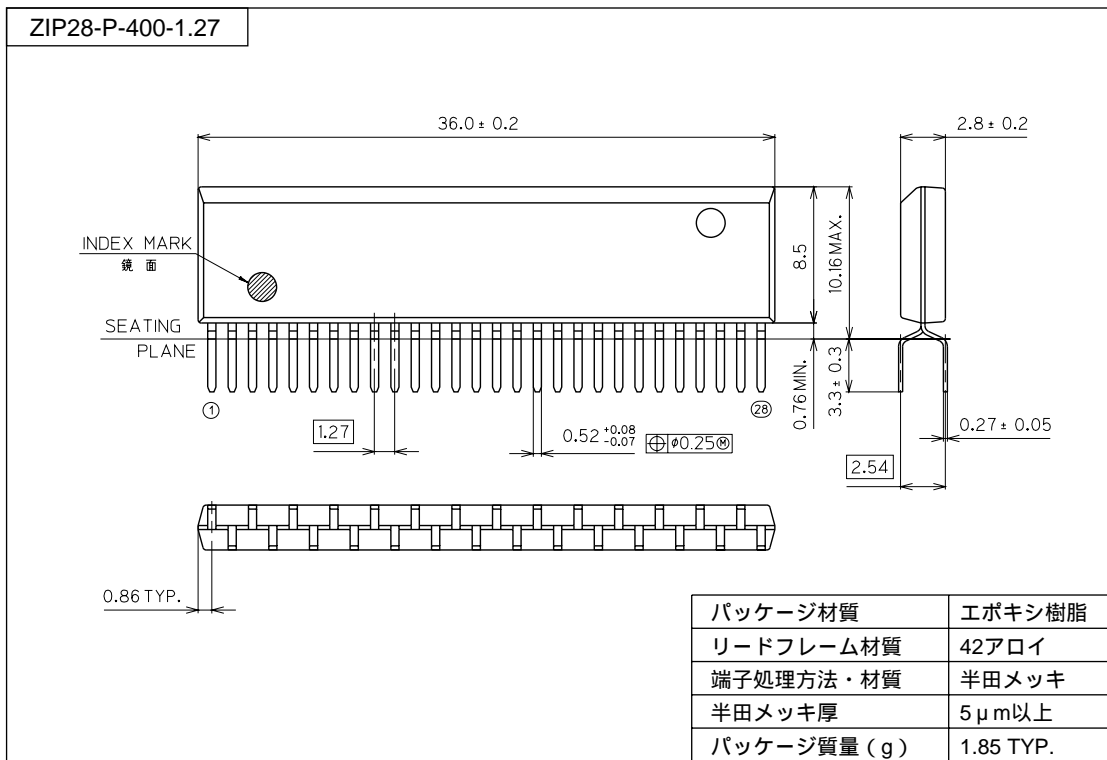
電源( $V_{CC}$ )投入時は $\overline{RAS}$ 及び $\overline{DT/OE}$ も、 $V_{CC}$ と同時か、もしくは先に"H"レベルになるようにして下さい。MSM514252Aは基板バイアス発生回路を内蔵している為、電源投入後、電源電圧が規定の4.5V以上に達した後、200 $\mu$ s以上のポ - ズタイムをおき、周辺回路のインシャライズの為、8サイクルの $\overline{RAS}$ ダミ - サイクルと8サイクルのSCダミ - サイクルが必要です。インシャライズ期間中、 $\overline{DT/OE}$ は"H"レベルを保持して下さい。また、内部リフレッシュカウンタを使用する場合は、8サイクルの $\overline{CAS}$ ピフォア $\overline{RAS}$ リフレッシュのダミ - サイクルが必要です。

MSM514252Aは、イニシャルセット回路を内蔵しており、電源投入時に、 $\overline{RAS}$ 、 $\overline{CAS}$ 、 $\overline{DT/OE}$ 、 $\overline{WB/WE}$ が"H"レベルに保持された場合、以下に示しますように自動設定されますが、電源投入過程の信号レベル等の状態によっては保証できません。従いまして、上記のダミ - サイクル実行後、初期設定することを推奨します。

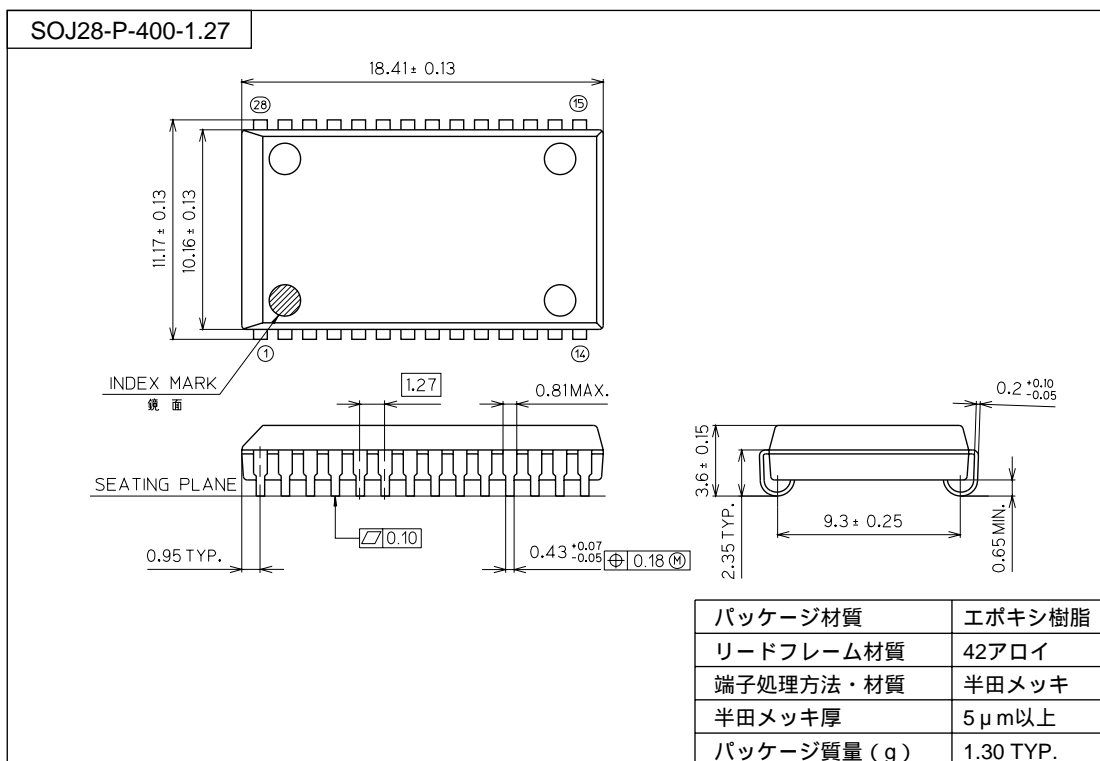
	電源投入直後
SAMボ - ト	入力モード
VM1レジスタ	ライトイネーブル
SAMスタート	不確定

## ■ パッケージ寸法図

(単位 : mm)



(単位 : mm)



#### 表面実装型パッケージ実装上のご注意

SOP、QFP、TSOP、TQFP、LQFP、SOJ、QFJ (PLCC)、SHP、BGA等は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件 (リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせください。