

OKI 電子デバイス

MSM82C59A-2

CMOS Programmable Interrupt Controller

■ 概要

MSM82C59A-2は80C85A、80C86 / 88マイクロコンピュータシステムで用いるプログラマブルな割り込みコントローラです。

CMOSシリコンゲートテクノロジーを採用しているために、チップ非選択状態ではスタンバイ電流10 μ A（最大）であり、また割り込み制御動作状態でも消費電流5mA（最大）と極めて低消費電力です。

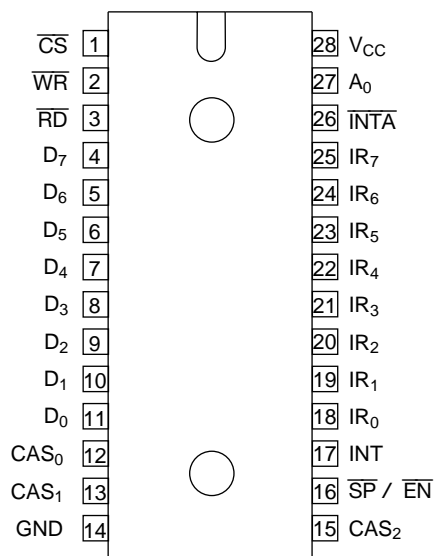
内部は8レベルまでの優先付割り込みを制御するようになっており、82C59A-2をカスケードに複数個接続することにより64レベルまで拡張可能です。

■ 特長

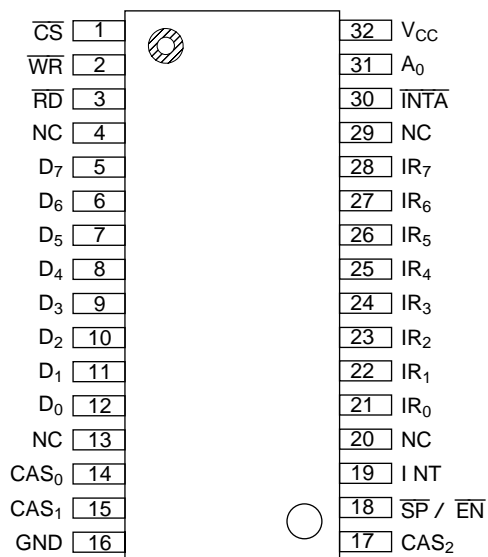
- シリコンゲートCMOSテクノロジーによる高速低消費電力
- 3V～6V単一電源
- 80C85Aシステムコンパチブル（最大 5MHz）
- 80C86 / 88システムコンパチブル（最大 8MHz）
- 8レベルの優先割り込みコントローラ
- 割り込みレベルは64レベルまで拡張可能
- 割り込みモードはプログラマブル
- 割り込みマスク可能
- CALLコード自動発生（85モード）
- 入出力TTLコンパチブル
- NMOS8259A機能コンパチブル
- 28ピンプラスチックDIP（DIP28-P-600-2.54）：（製品名：MSM82C59A-2RS）
- 28ピンプラスチックQFJ（QFJ28-P-S450-1.27）：（製品名：MSM82C59A-2JS）
- 32ピンプラスチックSSOP（SSOP32-P-430-1.00-K）：（製品名：MSM82C59A-2GS-K）

■ 端子接続（上面図）

28ピンプラスチックDIP MSM82C59A-2RS

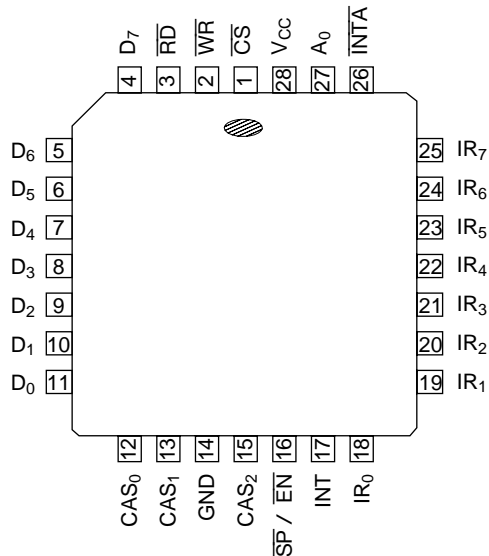


32ピンプラスチックSSOP MSM82C59A-2GS-K



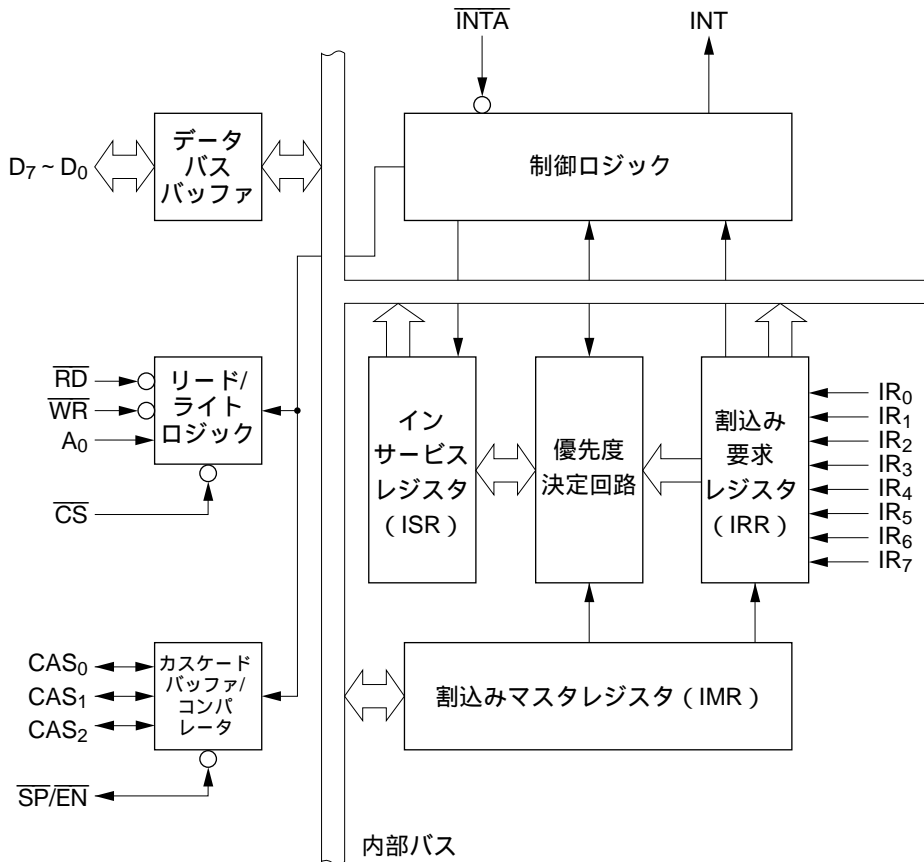
注： NCは未使用端子。

28ピンプラスチックQFJ MSM82C59A-2JS



注： 形名の現品への表示は簡略形を用い、M82C59A-2となります。
NCは未使用端子。

■ 回路構成



■ 電気的特性

● 絶対最大定格

項目	記号	条件	定格値			単位
			MSM82C59A-2RS	MSM82C59A-2GS	MSM82C59A-2JS	
電源電圧	V_{CC}	GNDを基準にした場合	- 0.5 ~ +7			V
入力電圧	V_{IN}		- 0.5 ~ $V_{CC} + 0.5$			V
出力電圧	V_{OUT}		- 0.5 ~ $V_{CC} + 0.5$			V
保存温度	T_{STG}		- 55 ~ +150			
許容損失	P_D	$T_a = 25$	0.9	0.7	0.9	W

● 動作範囲

項目	記号	範囲	単位
電源電圧	V_{CC}	3 ~ 6	V
動作温度	T_{OP}	- 40 ~ +85	

● 推奨動作条件

項目	記号	Min.	Typ.	Max.	単位
電源電圧	V_{CC}	4.5	5	5.5	V
動作温度	T_{OP}	- 40	+25	+85	
"L"入力電圧	V_{IL}	- 0.5		+0.8	V
"H"入力電圧	V_{IH}	2.2		$V_{CC} + 0.5$	V

● 直流特性

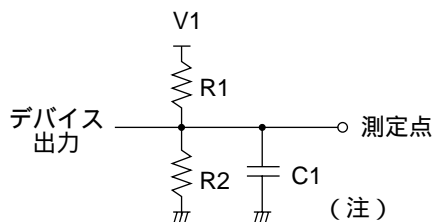
項目	記号	条件	Min.	Typ.	Max.	単位
"L"出力電圧	V_{OL}	$I_{OL} = 2.5mA$			0.4	V
"H"出力電圧	V_{OH}	$I_{OH} = - 2.5mA$	3.0		-	V
		$I_{OH} = - 100\mu A$	$V_{CC} - 0.4$			
入力リーク電流	I_{LI}	0 V_{IN} V_{CC} $V_{CC} = 4.5V \sim 5.5V$ $T_a = - 40 \sim + 85$	- 1.0	-	+1.0	μA
IR入力電流	I_{LIR}		- 300	-	+10.0	μA
出力リーク電流	I_{LO}	0V V_{OUT} V_{CC}	- 10	-	+10	μA
待機時電源電流	I_{CCS}	$\overline{CS} = V_{CC}$ 、 $IR = V_{CC}$ $V_{IL} = 0V$ 、 $V_{IH} = V_{CC}$	-	0.1	10.0	μA
平均動作時電源電流	I_{CC}	$V_{IN} = 0V / V_{CC}$ $C_L = 0pF$	-	-	5	mA

● 交流特性

(Ta = -40 ~ +85, V_{CC} = 5V ± 10%)

項目	記号	Min.	Max.	単位	条件	
アドレスセットアップ時間 (対 \overline{RD})	t _{AHRL}	10	-	ns		リード・INTA タイミング
アドレスホールド時間 (対 \overline{RD})	t _{RHAX}	5	-	ns		
\overline{RD} / \overline{INTA} パルス幅	t _{RLRH}	160	-	ns		
アドレスセットアップ時間 (対 \overline{WR})	t _{AHWL}	0	-	ns		ライト・ タイミング
アドレスホールド時間 (対 \overline{WR})	t _{WHAX}	0	-	ns		
\overline{WR} パルス幅	t _{WLWH}	190	-	ns		
データセットアップ時間 (対 \overline{WR})	t _{DVWH}	160	-	ns		
データホールド時間 (対 \overline{WR})	t _{WHDX}	0	-	ns		その他の タイミング
IR入力幅 ("L")	t _{JLJH}	100	-	ns		
CAS入力セットアップ時間 (対 \overline{INTA}) (スレーブ)	t _{CVIAL}	40	-	ns		シーケンス INTA
\overline{RD} の終り → 次の \overline{RD} \overline{INTA} の終り → 次の \overline{INTA}	t _{RHRL}	160	-	ns	測定回路	
\overline{WR} の終り → 次の \overline{WR}	t _{WHWL}	190	-	ns		
コマンドの終り → 次のコマンド	t _{CHCL}	400	-	ns		
\overline{RD} / \overline{INTA} 後データバリッド	t _{RLDV}	-	120	ns	1	遅延時間
\overline{RD} / \overline{INTA} 後データフローティング	t _{RHDZ}	10	85	ns	2	
\overline{INTA} 出力遅延時間	t _{JHIH}	-	300	ns	1	
1st \overline{INTA} → CASバリッド (マスタ)	t _{IALCV}	-	360	ns	1	
\overline{RD} / \overline{INTA} 後ENアクティブ	t _{RLEL}	-	100	ns	1	
\overline{RD} / \overline{INTA} 後ENインアクティブ	t _{RHEH}	-	150	ns	1	
アドレス後データバリッド	t _{AHDV}	-	200	ns	1	
CAS後データバリッド	t _{CVDV}	-	200	ns	1	

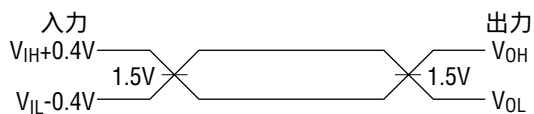
AC特性測定回路



(注) C1は浮遊容量および治具容量も含む。

条件	V1	R1	R2	C1
1	1.7V	523Ω	OPEN	100pF
2	4.5V	1.8kΩ	1.8kΩ	30pF

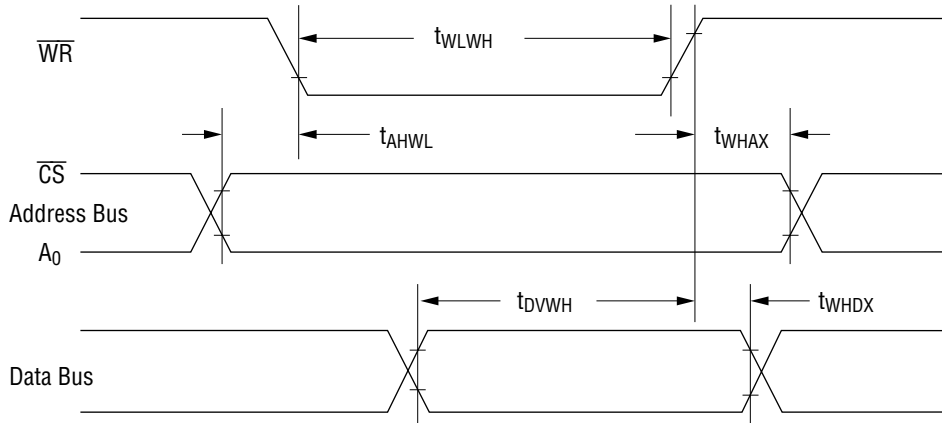
AC特性測定波形（入力、出力）



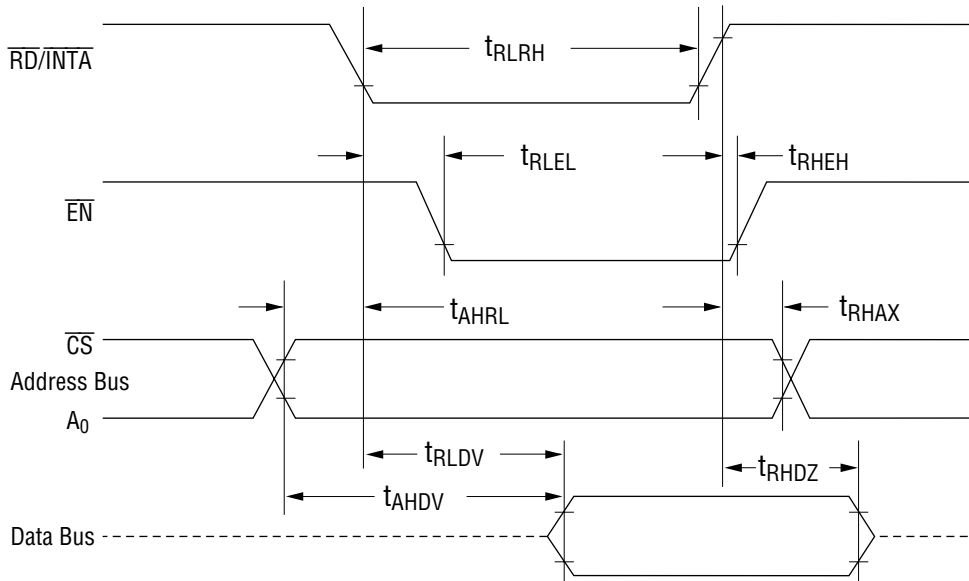
AC特性テストでは入力信号は $V_{IL} - 0.4V$ と $V_{IH} + 0.4V$ の間でスイッチしなければならない。
入力信号の T_R 、 T_F は15ns以下でなければならない。

■ タイムチャート

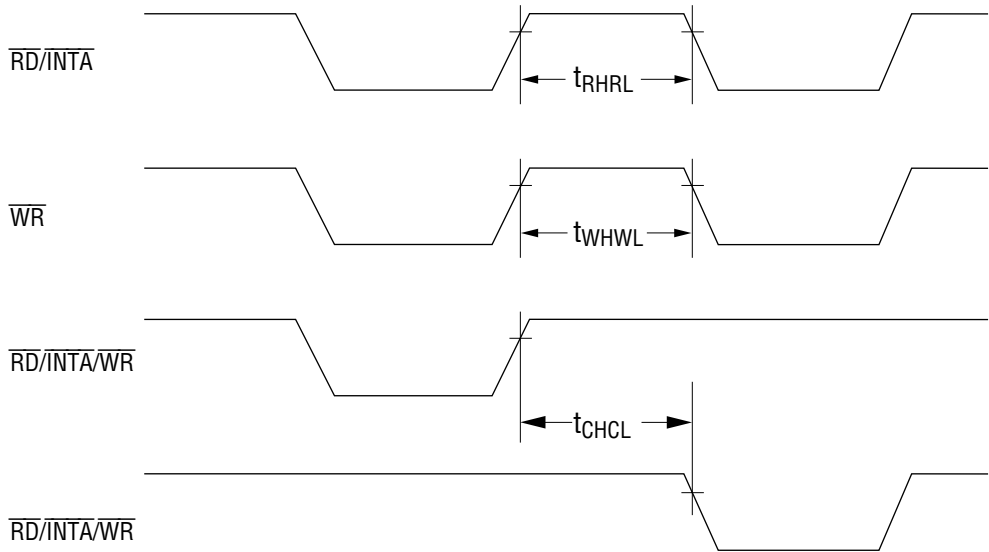
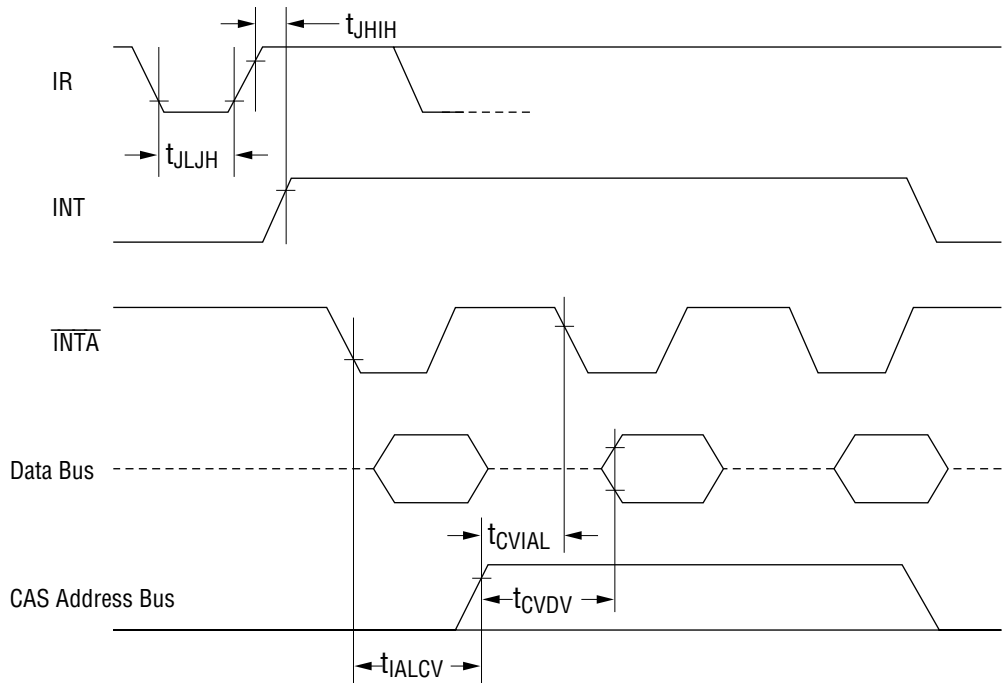
● WRITE TIMING

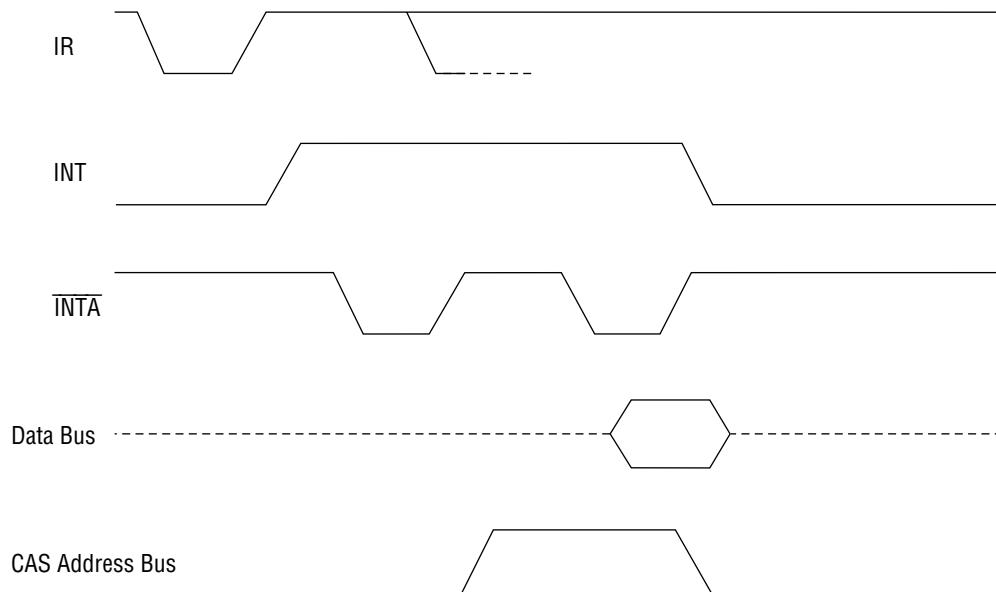


● READ / INTA TIMING



● OTHER TIMING

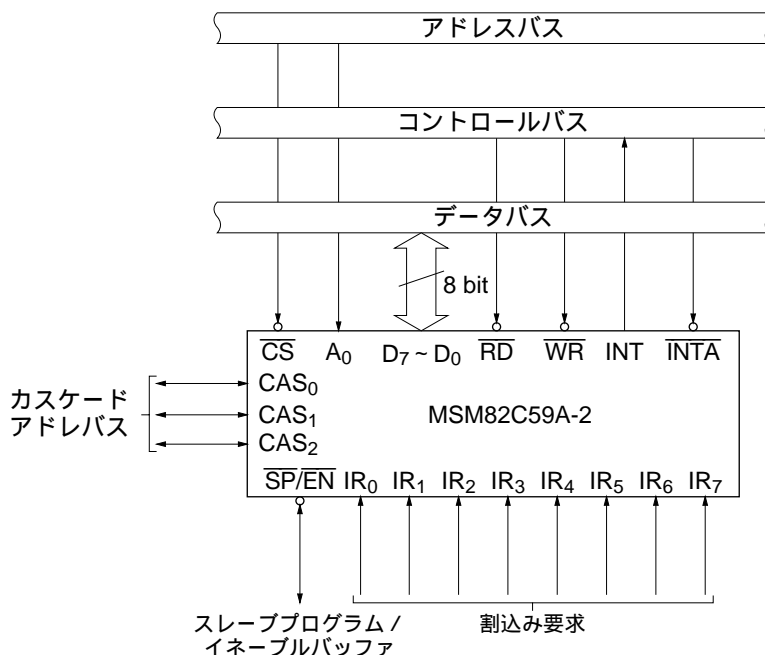
● $\overline{\text{INTA}}$ SEQUENCE (85E - F)

● $\overline{\text{INTA}}$ SEQUENCE (86 $\overline{\text{E}}$ - D)

■ 端子説明

端子名	名称	入力 出力	機能説明
D ₇ ~D ₀	双方向 データバス	入出力	3ステートの8ビット双方向性データバスであり、CPUからのRD/WR信号によりステータス・レジスタの読み出し、コマンドワードの書き込みを行い、またCPUからのINTA信号によりCALL命令コード等の読み出しを行います。
\overline{CS}	チップセレクト入力	入力	低レベル時RD/WRによるCPUとのデータ伝達が可能となります。高レベルの場合はデータバス(D ₇ ~D ₀)が高インピーダンス状態になります。但しINTAはCSの影響を受けません。
\overline{RD}	リード入力	入力	低レベルでMSM82C59A-2よりCPUにデータ転送が行われます。OCW3とA ₀ によりIRR(インタラプト・リクエスト・レジスタ)、ISR(インサービス・レジスタ)、IMR(インタラプト・マスク・レジスタ)及びボールワードのいずれかが選択されます。
\overline{WR}	ライト入力	入力	低レベルから高レベルへの立上りエッジでCPUより82C59A-2にコマンドの転送が行われます。
A ₀	アドレス 入力	入力	\overline{CS} 、 \overline{WR} 、 \overline{RD} 信号とともに用いることによって各コマンドレジスタにコマンドを書き込んだり、各ステータスレジスタのレジスタを選択して読み出します。通常は、アドレスバスの最下位ビットに接続します。(80C85AではA ₀ 、80C86/88ではA ₁)
CAS ₀ ~ ₂	カスケード アドレス	入出力	82C59A-2がマスタとして用いられる時は出力となり、スレーブとして用いられる時は入力となります。(カスケードモード時)シングルモード時には出力となります。
$\overline{SP}/\overline{EN}$	スレーブ・ プログラム 入力/イネー ブルパッ ファ出力	入出力	2通りの機能を持つ端子です。バッファモードではデータバスバッファをイネーブルにする為の出力として働きます。ノンバッファモードでは、82C59A-2がマスタ($\overline{SP}/\overline{EN}=1$)か、スレーブ($\overline{SP}/\overline{EN}=0$)かを決定する為の入力として働きます。電源立上りからICW1設定するまでの間、入出力は不定です。
INT	割込要求 出力	出力	82C59A-2に割込み要求があるとINT出力を高レベルにして、CPUに割込み要求をします。
\overline{INTA}	割込み アクノリッ ジ入力	入力	低レベルでCALL命令コードや割込みベクタデータをデータバス上に出力します。 \overline{INTA} はCPUに対するINT割込み要求が受けられるとCPUから82C59Aに送られます。 (割込みアクノリッジシーケンス)
IR ₀ ~ ₇	割込み 要求入力	入力	82C59A-2に対する割り込み要求入力端子であり、エッジトリガモードとレベルトリガモードのいずれかを設定できます。 (ICW1により設定)エッジトリガモードでは、IR入力の立上りとそれがCPUによって受けられるまで高レベルに保つことによって割込み要求が実行されます。 レベルトリガモードではIR入力の高レベルとそれがCPUによって受けられるまで高レベルに保つことによって割込み要求が実行されます。

■ システム・インターフェイス



■ 基本動作説明

MSM82C59Aの内部レジスタとデータバス間のデータの授受は以下の通りです。

A ₀	D ₄	D ₃	\overline{RD}	\overline{WR}	\overline{CS}	機能	動作
0	x	x	0	1	0	IRR、ISRまたはボールワード → データバス	リード
1	x	x	0	1	0	IMR → データバス	リード
0	0	0	1	0	0	データバス → OCW2	ライト
0	0	1	1	0	0	データバス → OCW3	ライト
0	1	x	1	0	0	データバス → ICW1	ライト
1	x	x	1	0	0	データバス → OCW1, ICW2, ICW3, ICW4	ライト
x	x	x	1	1	0	データバスは高インピーダンス状態 (但しINTA = 1の時)	-
x	x	x	x	x	1		
x	x	x	0	0	x	組合せ禁止	-

xは未指定

■ 動作説明

82C59A-2はリアルタイム割り込み駆動のマイクロコンピュータシステムのため設計されたデバイスです。また82C59A-2は8レベルの割り込みリクエストを扱い他の82C59A-2と接続して最高64レベルまで拡張できます。

また他のマイコン周辺デバイスと同様にシステムソフトを用いてプログラムします。優先度モードの選択はプログラマが行い、82C59A-2によって処理される割り込みリクエストの方法をシステム要求に適するように構成することができます。つまり優先度モードは、メインプログラムにおいていつでもダイナミックに変更したり、再構成したりできます。全てのシステム環境に基き、また要求されるような完全な割り込み構造を定義することができます。

①各ブロックの機能説明

ブロック名	機能説明
IRR、ISR	IR入力ラインへの割り込みはカスケードな割り込みリクエストレジスタ（IRR）とインサースレジスタ（ISR）の2つのレジスタによって処理されます。IRRは割り込みサービスを要求している全ての割り込みレベルを格納します。またISRはサービス中の割り込みレベルを全て格納します。
優先度判定回路	この論理ブロックはIRRにセットされたビットの優先度を決定します。最高の優先度のレベルが選択され、 \overline{INTA} パルスの際にISRの該当するビットをセットします。
リード・ライト・ロジック	このブロックはCPUからの出力コマンドを受付ける機能を持っています。そのコマンドは初期設定コマンド、ワード（ICW）と動作コマンドワード（OCW）であり82C59A-2の動作の様々な制御形式を格納するために用います。
カスケード・バッファコンバータ	この機能ブロックではシステムで使われている全ての82C59A-2のスレーブIDを出力したり、比較したりします。3本のI/Oピン（CAS _{0~2} ）は82C59A-2がマスタとして使われると出力となり、スレーブとして使われると入力となります。マスタの時は、82C59A-2は割り込みがかかっているスレーブに対してそのスレーブIDを出力します。またこのようにして選択されたスレーブは1番目の \overline{INTA} パルスに連続してCPUより出力される1つ又は2つの \overline{INTA} パルスの際にあらかじめプログラムされたサブルーチンアドレスをデータバスに出力します。

②割り込みシーケンス

マイクロコンピュータシステムにおける82C59A-2の特長はプログラム可能な点と割り込みルーチンのアドレッシングが可能な点です。

後者により割り込みデバイスをポーリングすることなしにリクエストされた特定の割り込みルーチンに間接または直接にジャンプすることができます。

割り込み中の動作シーケンスはCPUによって異なります。

まず85システム（8085A/80C85A）の場合は以下ようになります。

- () 1つ以上の割り込みリクエスト（IR₀₋₇）が“H”となり対応するIRRビットがセットされます。
- () 82C59A-2はこれらのリクエストを評価し、もし適当だと判断するとCPUに対してINT信号を送ります。
- () CPUはINT信号を受けると \overline{INTA} パルスを出力します。

- () CPUからの $\overline{\text{INTA}}$ 信号を受けると最高の優先度をもったISRビットがセットされ、対応するIRRビットはリセットされます。82C59A-2は、8ビットデータバスにCALL命令コード(11001101)を出力します。
- () CALL命令によりCPUから82C59A-2に対してさらに2つの $\overline{\text{INTA}}$ パルスが送られます。
- () これら2つの $\overline{\text{INTA}}$ パルスにより82C59A-2はあらかじめプログラムされたサブルーチンアドレスをデータバスに出力します。1番目の $\overline{\text{INTA}}$ パルスで下位8ビットアドレスが出力され、次の $\overline{\text{INTA}}$ パルスで上位8ビットアドレスが出力されます。
- () これで3バイトCALL命令が82C59A-2より出力されたことになります。ここで自動割込み終了(AEOI)モードの場合はISRビットは3番目の $\overline{\text{INTA}}$ パルスの終りでリセットされます。そうでない場合は割込みルーチンの終りに適切なEOIコマンドをCPUから受けとるまでISRビットはセットされたままです。

次に86システム(80C86/88)の場合を以下に示しますが上記()~()までは85システムと同じであるため省略します。

- () CPUから $\overline{\text{INTA}}$ 信号を受けると最高の優先度を持ったISRビットがセットされ、対応するIRRビットはリセットされます。このサイクルでは82C59A-2はデータバスを駆動せず、データバスは高インピーダンス状態です。
- () CPUが2番目の $\overline{\text{INTA}}$ パルスを出力し、このパルスにより82C59A-2はデータバスに8ビットポインタを出力します。
- () これで割込みサイクルは完了です。AEOIモードの時には2番目の $\overline{\text{INTA}}$ パルスの終りでISRビットはリセットされますが、そうでないときは割込処理ルーチンの終りに適切なEOIコマンドを受けとるまでISRビットはセットされたままです。

ここでもし上記()以前に、つまり1番目の $\overline{\text{INTA}}$ パルスを受けとる前に割込みリクエストが解除されると82C59A-2はあたかもレベル7の割込みを受付けたように動作し、ベクタバイトとCASラインはレベル7の割込みがリクエストされたように動作します。

③割込みシーケンス出力

85モード

この場合シーケンスは3つの $\overline{\text{INTA}}$ パルスによって構成されます。1番目の $\overline{\text{INTA}}$ パルスでデータバスにはCALLオペコードが出力されます。

1番目の割込みベクタ・バイトの内容

	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
CALLコード	1	1	0	0	1	1	0	1

2番目の $\overline{\text{INTA}}$ パルスで割込みサービスルーチンの下位アドレスがデータバスに出力されます。アドレス・インターバルが4でA5-A7がプログラムされているとA0-A4は自動的に挿入されます。またアドレス・インターバルが8ではA6、A7がプログラムされているとA0-A5は自動的に挿入されます。

2番目の割込みベクタ・バイトの内容

IR	インターバル = 4の場合							
	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
7	A ₇	A ₆	A ₅	1	1	1	0	0
6	A ₇	A ₆	A ₅	1	1	0	0	0
5	A ₇	A ₆	A ₅	1	0	1	0	0
4	A ₇	A ₆	A ₅	1	0	0	0	0
3	A ₇	A ₆	A ₅	0	1	1	0	0
2	A ₇	A ₆	A ₅	0	1	0	0	0
1	A ₇	A ₆	A ₅	0	0	1	0	0
0	A ₇	A ₆	A ₅	0	0	0	0	0

IR	インターバル = 8の場合							
	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
7	A ₇	A ₆	1	1	1	0	0	0
6	A ₇	A ₆	1	1	0	0	0	0
5	A ₇	A ₆	1	0	1	0	0	0
4	A ₇	A ₆	1	0	0	0	0	0
3	A ₇	A ₆	0	1	1	0	0	0
2	A ₇	A ₆	0	1	0	0	0	0
1	A ₇	A ₆	0	0	1	0	0	0
0	A ₇	A ₆	0	0	0	0	0	0

3番目の $\overline{\text{INTA}}$ パルスで初期設定シーケンスの2バイト目 (A8-A15) でプログラムされた割込みサービスルーチンの上位アドレスがデータバスに出力されます。

3番目の割込みベクタ・バイトの内容

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈

86モード

86モードは割り込み受けサイクルが2つである点とCALLオペコードが出力されないという点を除けば85モードと同じです。一番目の \overline{INTA} サイクルは85モードと同様に内部的に優先度を判定するために割り込み状態を固定します。マスタの時は \overline{INTA} パルスの終わりにカスケードラインに割り込みコードを出力します。この一番目のサイクルではCPUに対して何のデータも出力せず、データバスバッファは高インピーダンス状態となっています。

2番目の \overline{INTA} サイクルでは82C59A-2は1バイトの割り込みコードをCPUに対して出力します。ここで86モードでは、アドレス・インターバル制御の状態は無視され、A5-A11は使用されないことに注意して下さい。

86システムモードでの割り込みベクタ・バイトの内容

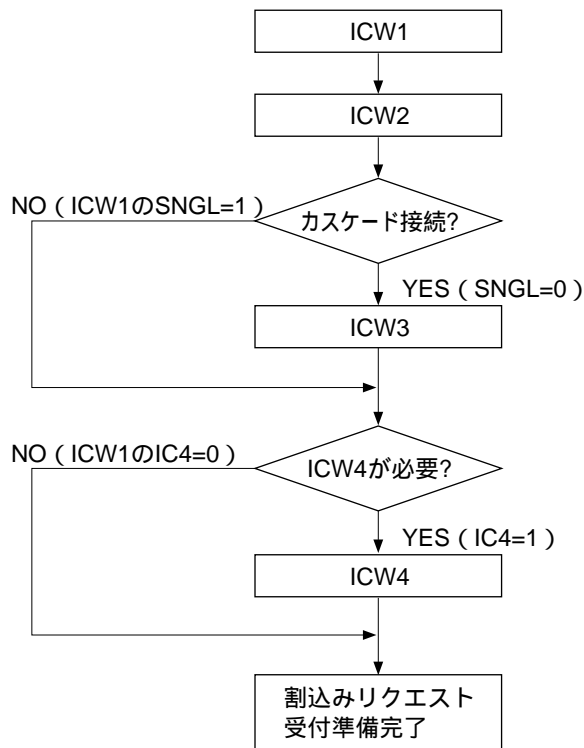
	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
IR ₇	T ₇	T ₆	T ₅	T ₄	T ₃	1	1	1
IR ₆	T ₇	T ₆	T ₅	T ₄	T ₃	1	1	0
IR ₅	T ₇	T ₆	T ₅	T ₄	T ₃	1	0	1
IR ₄	T ₇	T ₆	T ₅	T ₄	T ₃	1	0	0
IR ₃	T ₇	T ₆	T ₅	T ₄	T ₃	0	1	1
IR ₂	T ₇	T ₆	T ₅	T ₄	T ₃	0	1	0
IR ₁	T ₇	T ₆	T ₅	T ₆	T ₃	0	0	1
IR ₀	T ₇	T ₆	T ₅	T ₄	T ₃	0	0	0

④82C59A-2のプログラミング

82C59A-2はCPUによって発生される2つのタイプのコマンドワードを受けとります。

() 初期設定コマンドワード (ICW1~4)

通常動作を始める前にシステムの中の各々の82C59A-2を2つから4つの \overline{WR} パルス・シーケンスによって初期設定します。



初期設定シーケンス

() 動作コマンドワード (OCW1~3)

これらのコマンドは82C59A-2を以下のような種々の割り込みモードで動作させるのに用いられます。

- a. 完全ネスモード
- b. 優先度巡回モード
- c. 特殊マスクモード
- d. ポールモード

OCWは初期設定した後ならいつでも82C59A-2に書込めます。

⑤初期設定コマンドワード (ICW1~4)

A0=0でD4=1のコマンドが出力されるといつでも初期設定コマンド1 (ICW1) とみなされます。ICW1で初期設定シーケンスが始まり、以下のことが自動的に行われます。

- a. エッジセンス回路がリセットされ、割込みリクエスト入力 (IR) は割込みを発生するために “L” “H” の変化が必要となります。
- b. 割込みマスクレジスタがクリアされます。
- c. IR₇入力は優先度7 (最低) に割当てられます。
- d. スレーブモードアドレスは7にセットされます。
- e. 特殊マスクモードはクリアされ読出しステータスをIRRとします。
- f. もしIC4=0であるとICW4の全ての機能はクリアされ、ノン・バッファ・モード、ノンAEOIモード、85モードとなります。

() 初期設定コマンドワード1、2 (ICW1、2)

A5-A15 : (割込みサービスルーチンのスタートアドレス)

85モードでは8つのリクエスト・レベルはメモリ上の等間隔の8つのロケーションをCALLします。ここでプログラムによってメモリロケーションのインターバルを4または8にすることができます。(ADI) こうして8つのルーチンでそれぞれ32または64バイト/ページを使用することになります。アドレスのフォーマットは2バイト長 (A0-A15) です。

ルーチンのインターバルが4の時はA0-A4は自動的に82C59A-2により挿入され、A5-A15は外部からプログラムされます。一方インターバルが8の時はA0-A5は自動的に82C59A-2により挿入され、A6-A15は外部からプログラムされます。

86モードではT7-T3はベクタ・タイプの上位5ビットに挿入されます。そして82C59A-2は割込みレベルによって下位ビットを設定します。

A0-A10は無視され、ADI (アドレス・インターバル) はなんの影響も与えません。

LTIM : LTIM = 1で82C59A-2はレベル割込みモードで動作し、割込み入力のエッジ検出回路は無効となります。

ADI : CALLアドレスのインターバルを指定します。ADI = 1でインターバル = 4、ADI = 0でインターバル = 8です。

SNGL : SNGL = 1でこの82C59A-2がシステム中でただひとつということを表わします。SNGL = 1でICW3は不必要となります。

IC4 : このビットがセットされるとICW4が必要となり、ICW4=0では必要ありません。

() 初期設定コマンドワード3 (ICW3)

このコマンドワードは82C59A-2がシステムで2つ以上あり、カスケードで使われる時に読み込まれます。8ビットのスレーブレジスタをロードします。このレジスタの機能は以下の通りです。

- a. マスタモード (ノンバッファモードでは $\overline{SP}/\overline{EN}=1$ またバッファモードではICW4でBUF = 1、M/S = 1) 時システムにおいてスレーブが接続されているビットに “1” をセットします。マスタの82C59A-2は85モードではCALLシーケンスであるバイト1を出力し、それに対応するスレーブがバイト2と3 (86バイトではバイト2のみ) を出力できるようにカスケードラインをとおし指示します。

- b. スレーブモード（ノンバッファモードでは $\overline{SP} / \overline{EN} = 0$ またバッファモードではICW4でBUF = 1、M / S = 0）時ビット2-0がスレーブIDとなります。
スレーブはこれらのビットとカスケード入力とを比較し、もし一致するとCALLシーケンスのバイト2、3（86モードではバイト2のみ）を出力します。

() 初期設定コマンドワード（ICW4）

SFNM： SFNM = 1で特殊完全ネストモードがプログラムされます。

BUF： BUF = 1でバッファモードがプログラムされます。バッファモードでは $\overline{SP} / \overline{EN}$ は出力となり、マスタ/スレーブの選択はM/Sビットで行います。

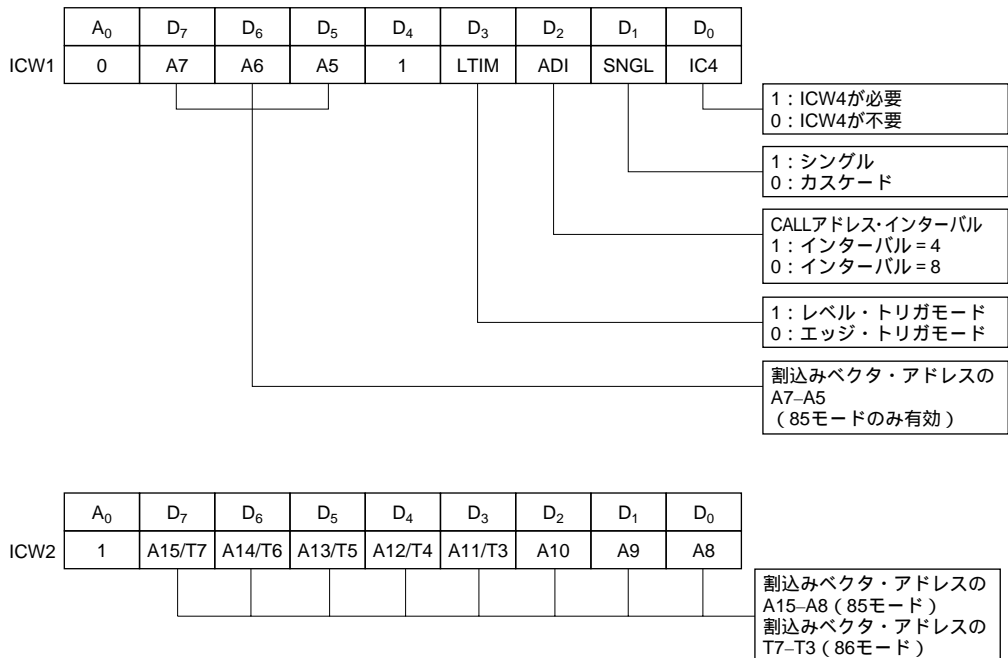
M/S： バッファモードが選択されM / S = 1で82C59A-2はマスタとプログラムされM / S = 0で82C59A-2はスレーブとプログラムされます。
もしBUF = 0だとM / Sは無効となります。

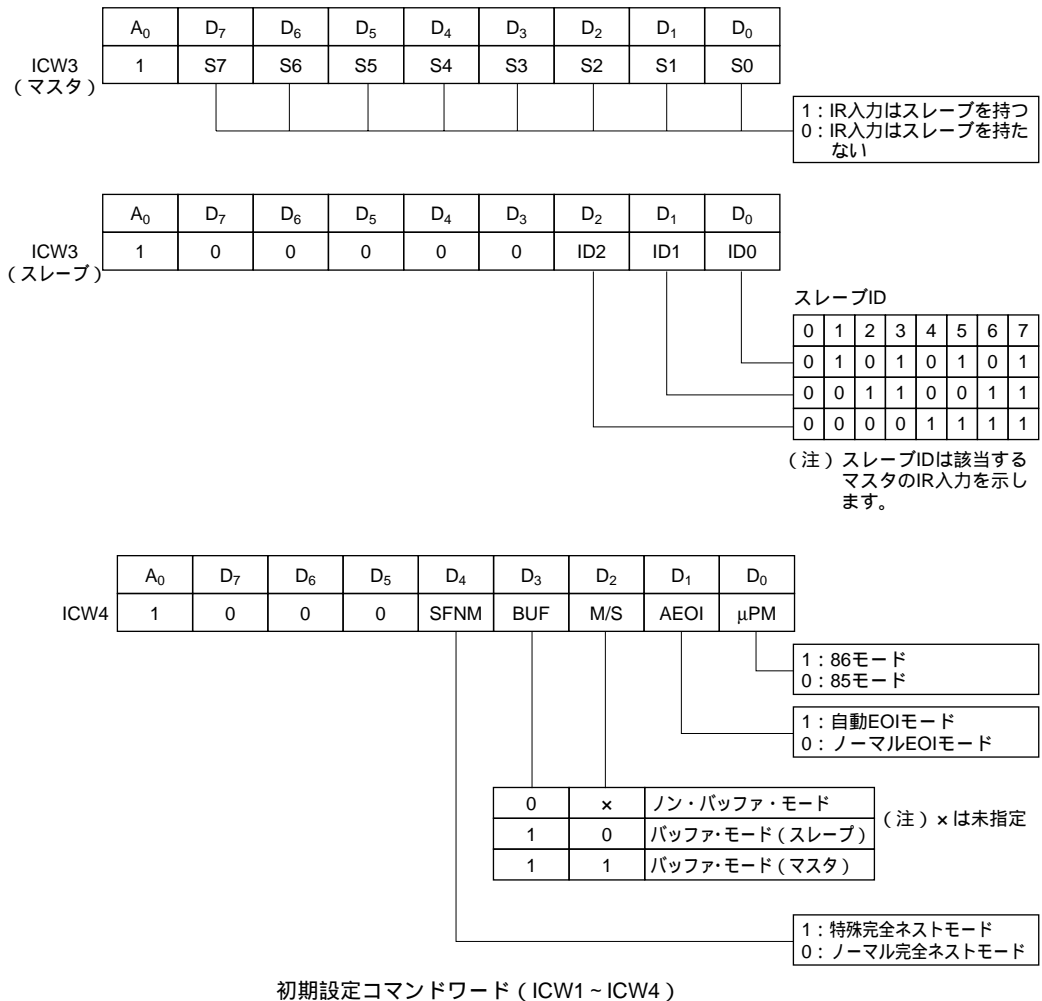
AEOI： AEOI = 1で自動割込み終了モードがプログラムされます。

μ PM（マイクロプロセッサモード）：

μ PM = 0で82C59A-2は85システム動作にセットされます。

μ PM = 1で82C59A-2は86システム動作にセットされます。





⑥動作コマンドワード (OCW1 ~ 3)

初期設定コマンドワード (ICW) が82C59A-2にプログラムされると割り込み入力ラインは割り込みリクエスト受付けの準備が完了します。

ここで82C59A-2の動作中に動作コマンドワード (OCW) により種々のモードで82C59A-2を動作させることができます。

() 動作コマンドワード1 (OCW1)

OCWは割り込みマスクレジスタ (IMR) のマスクビットをセットしたり、リセットしたりします。M7-M0は8つのマスクビットを表します。M=1でそのチャンネルはマスクされ、M=0でそのチャンネルは有効となります。

() 動作コマンドワード2 (OCW2)

R、SL、EOI： これらの3ビットの組合せにより優先度巡回と割り込み終了モード及びその組合せを制御します。

この組合せは動作コマンド、フォーマットの表を参照下さい。

L2、L1、L0： SL=1の時これらのビットで割り込みレベルを指定します。

() 動作コマンドワード3 (OCW3)

ESMM : 特殊マスクモードを有効とします。ESMM = 1でSMMビットにより特殊マスクモードをセットしたり、リセットしたりできます。

ESMM = 0でSMMビットは無視されます。

SMM : (特殊マスクモード)

ESMM = 1、SMM = 1で82C59A-2は特殊マスクモードになります。ESMM = 1、SMM = 0で82C59A-2は通常マスクモードに戻ります。

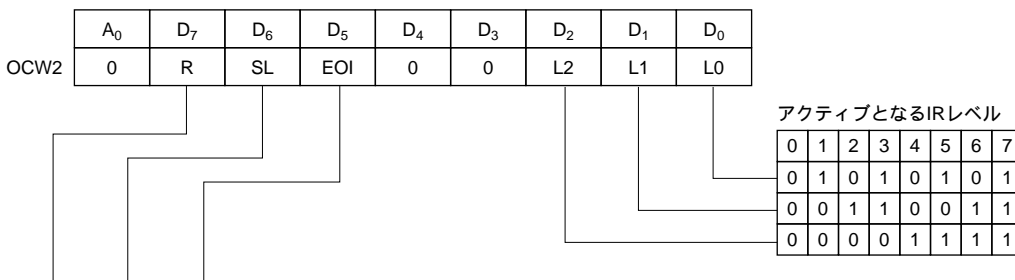
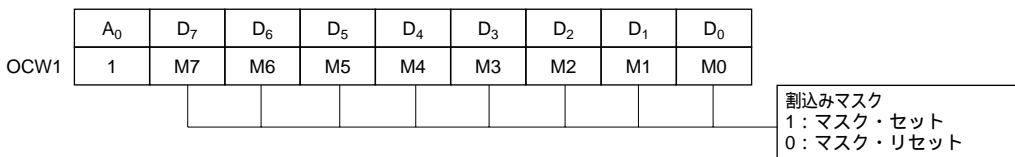
ESMM = 0でSMMは無効となります。

P : P=1でポールコマンドとなります。次の \overline{RD} によりポールワードが読み出されます。またP = 1の時にはレジスタ読み出しコマンドRR、RISは無視されます。

RR : RR=1のときレジスタ読み出しモードの選択が有効となり、RR = 0のときにはなんの影響も与えません。初期設定によりRR = 1とセットされます。

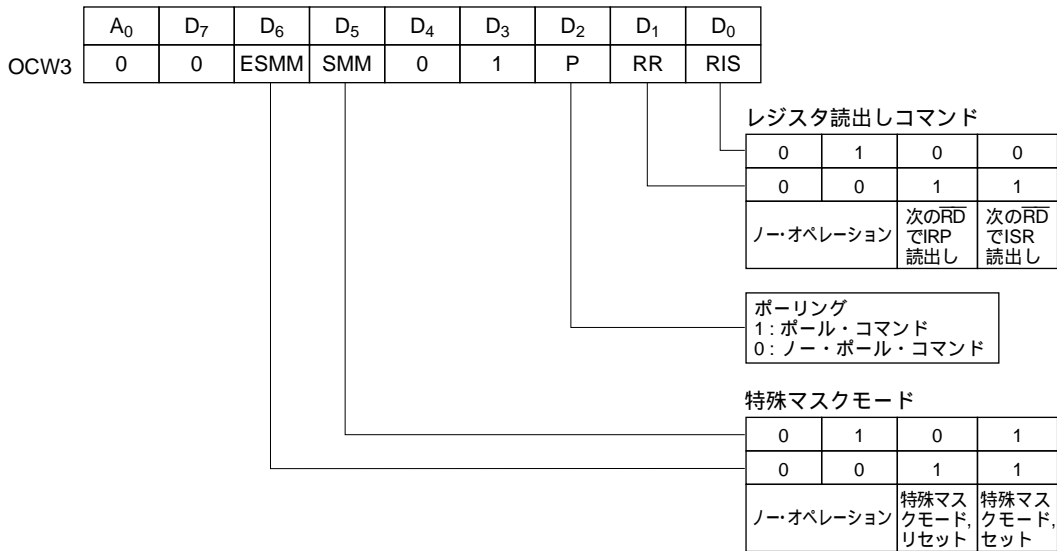
RIS : RR = 1のときレジスタ読み出しモードの選択を行います。

RIS = 1のときにはISR (イン・サービスレジスタ) を選択し、RIS = 0のときはIRR (割り込みリクエストレジスタ) を選択します。初期設定によりRIS = 0とセットされます。P = 1のときはRISは無視されます。



0	0	1	一般EOIコマンド	最高の優先度を持つISビットをリセット	割り込み終了
0	1	1	指定EOIコマンド	L2-0で指定したISビットをリセット	
1	0	1	一般巡回EOIコマンド	一般EOIコマンド動作とともに優先度が自動巡回	自動巡回
1	0	0	自動巡回EOIモード(セット)	INTAサイクルの終りに優先度が自動巡回するモードにリセット(注)	
0	0	0	自動巡回EOIモード(クリア)	INTAサイクルの終りに優先度が自動巡回するモードをリセット(注)	
1	1	1	指定巡回EOIコマンド	指定EOIコマンド動作とともにL2-0で指定したレベルが最低となるように巡回	指定巡回
1	1	0	優先度設定コマンド	L2-0で指定したレベルが最低となるように巡回 (EOI動作は行わない)	
0	1	0	ノー・オペレーション		

(注) ICW4によりAEOL=1と設定されていなければならない。



動作コマンドワード (OCW1 ~ OCW3)

⑦完全ネストモード

他のモードにプログラムされない限り初期設定されるとこのモードとなります。割り込みリクエストは優先度が0から7の順となります。(0が最高)割り込みがリクエストされ最高の優先度のリクエストと判定されるとそれに対応するベクタアドレスが出力されます。またインサージェスレジスタ (ISR) のうち対応するビットがセットされます。ここで割り込みサービスルーチンからリターンする前に割り込み終了 (EOI) コマンドがマイクロプロセッサより出力されるか、またはAEOIビットがセットされている時は最後の \overline{INTA} パルスが立ち上がるまでISビットはセットされたままです。ISビットがセットされていると同じ優先度レベル以下の割り込みは禁止されますが、それより高いレベルの割り込みは発生します。この場合マイクロプロセッサ内部の割り込みイネーブルF/Fがソフトウェアによって再度イネーブルとなっている場合のみ受け付けられます。初期設定シーケンスの後IR₀が最高の優先度を持ちIR₇が最低となります。優先度はOCW2の優先巡回モードによって変更可能です。

⑧割り込み終了 (EOI)

インサージェス (IS) ビットはICW4のAEOIビットがセットされている時は自動的に最後の \overline{INTA} パルスの立上りエッジによってリセットされるか、または割り込みサービスルーチンからリターンする前に82C59A-2に対してEOIコマンドが出力された場合のみリセットされます。

またカスケードモードの場合は1度はマスタに対してもう1度は該当するスレーブに対してEOIコマンドを2回出力する必要があります。

EOIコマンドには、指定EOIと一般EOIの2つがあります。82C59A-2が完全ネストモードで動作している場合はEOIでどのISビットをリセットすべきかを決定できます。

一般EOIコマンドが出力されると、自動的にセットされているISビットのうち最高のビットをリセットします。これは完全ネストモードにおいては最高のISレベルが必ず最後に受け付けられサービスしているレベルであるからです。

しかし完全ネストモードを乱して使用している場合 (特殊マスクモードの場合) は82C59A-2は、もはや最後に受け付けたレベルを決定することができなくなっています。この場合リセットされるべきISレベルコマンドの一部に含んだ指定EOIを出力しなければなりません。ここで82C59A-2が特殊マスクモードの場合はIMRビットによりマスクされたISビットは一般EOIでリセットされないことに注意して下さい。

⑨自動割込み終了（AEOI）モード

ICW4でAEOI = 1の場合、82C59A-2はICW₄によって再びプログラムされるまでAEOIモードで動作します。このモードでは82C59A-2は最後の \overline{INTA} パルス（85システムでは3番目のパルス、86システムでは2番目のパルス）の立上りエッジで自動的に一般EOI動作を行いません。系統的にこのモードはネスト状の複数レベルの割込み構造で使われるべきであり、1個の82C59A-2では必要ありません。

またAEOIモードはマスタの82C59A-2で使われるだけでスレーブには使いません。

⑩自動巡回（優先度の等しいデバイス）

いくつかのアプリケーションにおいては優先度の等しいいくつかの割込みデバイスが存在します。このモードでは割込みサービスが終了した、つまりISビットがリセットされたデバイスは最低の優先度となります。そうすると、ある割込みリクエストデバイスは最悪の場合、他の7個のデバイスが少なくとも一度ずつサービスを受けるまで待つ必要があります。OCW₂を使った自動巡回には一般EOIコマンドによる巡回と自動EOIモードでの巡回の2つの方法があります。

巡回前（IR₄がサービスを要求している中で最高の優先度の場合）

	IS ₇	IS ₆	IS ₅	IS ₄	IS ₃	IS ₂	IS ₁	IS ₀
ISステータス	0	1	0	1	0	0	0	0
優先度ステータス	7	6	5	4	3	2	1	0
	↑							↑
	最低							最高

巡回後（IR₄のサービスが終了し、それに伴い他の全ての優先度が巡回する）

	IS ₇	IS ₆	IS ₅	IS ₄	IS ₃	IS ₂	IS ₁	IS ₀
ISステータス	0	1	0	0	0	0	0	0
優先度ステータス	2	1	0	7	6	5	4	3
			↑	↑				
			最高	最低				

⑪ 指定巡回（優先度指定）

プログラマはOCW2により最低の優先度をプログラムすることで優先度を変え全ての優先度を決定することができます。例えばIR₅を最低の優先度デバイスにプログラムするとIR₆が最高の優先度となります。このモードでは内部状態はOCW2を82C59A-2に書込むことにより更新されます。しかし同じOCW2のEOIコマンドとは無関係です。

また優先度はOCW2の指定巡回EOIコマンドを使うことによっても変更されます。

⑫ 割込みマスク

割込み入力はそれぞれOCW1でプログラムされる割込みマスクレジスタ（IMR）によって個々にマスク可能です。IMRのそれぞれのビットは“1”がセットされるとその割込みチャンネルをマスク（禁止）します。ビット0はIR₀をビット1はIR₁をというようにマスクします。あるチャンネルをマスクしても他のチャンネルにはなんの影響も与えません。

⑬ 特殊マスクモード

いくつかのアプリケーションでは割込みサービスルーチンの実行中にソフトウェア制御によりそのシステムの優先度構造をダイナミックに変更することが必要な場合があります。例えばあるルーチンで実行のある部分だけ下位優先度のリクエストを禁止し、他の部分では有効とするような場合があります。ここで割り込みリクエストが受け付けられてEOIコマンドでまだISビットをリセットしていない場合（たとえばサービスルーチンを実行中の場合）82C59A-2は全ての下位優先度のリクエストを有効とすることが困難であり、それらのリクエストを全て禁止してしまいます。

ここで特殊マスクモードの登場です。この特殊マスクモードはOCW1でサービス中のマスクビットをセットし、OCW3で特殊マスクモードをセットするとその割込みレベルのリクエストが禁止され、マスクされていない他の全てのレベル（下位レベルも上位レベルも）の割込みが有効となります。このように割込みをマスクレジスタのロードにより選択的に有効とすることができます。

特殊マスクモードを使用している時は割込み終了として必ず指定EOIを使わなければなりません。

特殊マスクモードはOCW3のESMM = 1、SMM = 1でセットされ、ESMM = 1、SMM = 0でリセットされます。

⑭ ポールコマンド

このモードにおいてはINT出力が使われず、あるいはマイクロプロセッサの内部割込みイネーブルF/Fがリセットされ、割込み入力は無効となっています。I/Oデバイスのサービスはポールコマンドを使うソフトウェアによって行ないます。

ポールコマンド（OCW3のP = 1）はCPUより82C59A-2に書き込みます。82C59A-2は次の \overline{RD} パルスを割込み受け付けとみなし、もしリクエストがあるならば該当するISビットをセットし、優先度レベルをデータバスに出力します。割込みは \overline{WR} から \overline{RD} の間禁止されます。

このモードはいくつかのレベルと共通なルーチンが存在する場合有効で \overline{INTA} シーケンスが不要となりROM空間を節約できます。

またポールモードを使うことにより優先度レベルを64以上に拡張するアプリケーションも考えられます。

	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
ポールワード	1	0	0	0	0	W ₂	W ₁	W ₀

W₀-2 : サービスを要求している最高優先度レベルの2進コード

1 : 割込みがあると“1”がセットされ

⑮82C59A-2のステータス読出し

いくつかの内部レジスタのステータスはシステムのユーザ情報を更新するために読出すことができます。以下のレジスタはOCW3 (IRR、ISR) とOCW1 (IMR) により読出すことができます。

- a. IRR : (読込みリクエストレジスタ)
8ビットレジスタであり割込みをリクエストしているレベルを格納しています。
- b. ISR : (インサースビスレジスタ)
8ビットレジスタでありサービス中の優先度レベルを格納しています。
- c. IMR : (割込みマスクレジスタ)
8ビットレジスタどおりマスクされる割込みリクエストラインを格納しています。

IRRは \overline{RD} パルスに先だってOCW3 (RR = 1、RIS = 0) によって読出しレジスタコマンドを出力した時に読出すことができます。またISRはRDパルスに先だってOCW3 (RR = 1、RIS = 1) によって読出しレジスタコマンドを出力したときに読み出すことができます。ここで読出しステータスが前と変わらないかぎりステータス読出しをする前に毎回OCW3を出力する必要はありません。これは82C59A-2が以前にOCW3によりIRRが選ばれたのかISRが選ばれたのかを記憶しているからです。しかしポールコマンドを使用した場合はポールコマンド後の \overline{RD} によりポールコマンドはリセットされてしまいます。

初期設定により82C59A-2はIRRにセットされます。またIMRを読出すにはOCW3は必要ありません。 $\overline{RD} = 0$ 、 $A_0 = 1$ (OCW1) であればIMRがデータバスに出力されます。OCW3においてP = 1、RR = 1の時はポーリングがステータス読出しを無効とします。

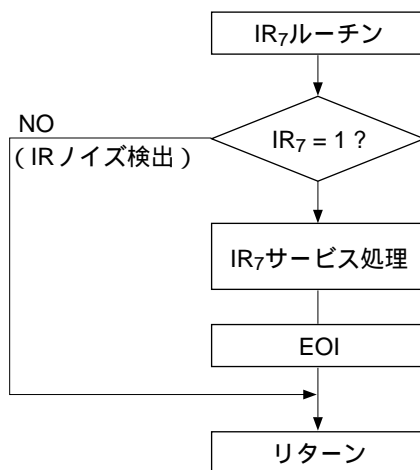
⑯エッジ及びレベルトリガモード

このモードはICW1のビット3 (LTIM) を使ってプログラムされます。

LTIM = 0の場合はIR入力の“L”から“H”への変化により割込みリクエストが認められます。またIR入力は“H”に保っている限り再び割込みは発生しません。

LTIM = 1の場合はIR入力の“H”レベルにより割込みリクエストが認められるのでエッジ検出は必要ありません。この割込みリクエストEOIコマンドが出される前、またはCPUが割込みを有効とする前にIR入力を“L”として同じレベルの割込みの再発を防ぐ必要があります。エッジセンス、レベルセンスのどちらの場合でもIR入力は1番目の \overline{INTA} パルス立下りエッジまで“H”に保たなければなりません。ここでIR入力が1番目の \overline{INTA} より前に“L”となるとCPUが割込みを受付ける時、デフォルト (無効) のIR₇が発生したことになります。これをIR入力ノイズ・グリッジによる割込みを検出するために有効な安全対策とすることができます。この特長を実現するためにIR₇のルーチンを単にリターン命令を実行しその割込みを無視するような「クリーン・アップ」ルーチンとして使います。

IR₇を他の目的にも必要な場合はデフォルトのIR₇をISRを読み出すことによって検出することができます。正常なIR₇割込みは対応するIS₇ビットをセットしますが、デフォルトのIR₇はセットしません。



⑰特殊完全ネストモード

このモードはカスケードモードを使い、それぞれのスレーブが優先度を持たなければならないような大きなシステムの場合に用いられます。

この場合特殊完全ネストモードはICW4を用いてマスタにプログラムします。このモードは普通の完全ネストモードとほとんど同じですが以下の2点が異なります。

- a. あるスレーブからの割り込みリクエストがサービス中の時でも、そのスレーブはマスタの優先度ロジックに禁止されておらず、そのスレーブ内でサービス中の割り込みレベルよりも高い優先度を持つIRからの新たな割り込みリクエストもマスタに受け付けられ、プロセッサに対して割り込みをかけます。一方、完全ネストモードの場合にはスレーブからのリクエストがサービス中の時、そのスレーブはマスクされており、同じスレーブからのリクエストは受け付けられません。
- b. 割り込みサービスルーチンから抜け出る時にはソフトウェアで今サービスされた割り込みがそのスレーブからの唯一のものなのかどうかをチェックする必要があります。これはそのスレーブに一般EOIコマンドを送出してからインサービスレジスタ (ISR) を読み出し全て“0”となっていることをチェックすることで行ないます。そしてもしISRが空の場合にはマスタに対して一般EOIコマンドを送出しますが、そうでない場合はEOIを送出してはいけません。

注記： 特殊完全ネストモードはスレーブには設定しないで下さい。

⑱バッファ・モード

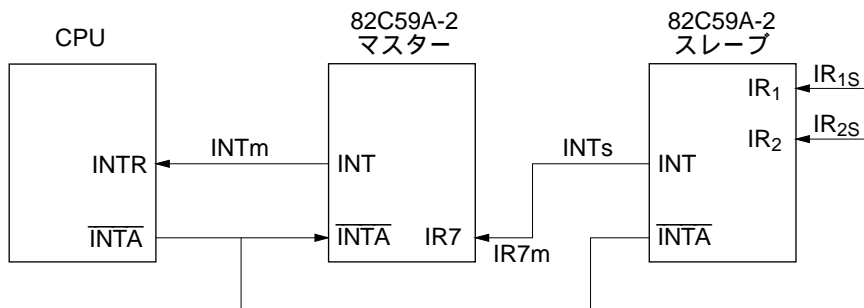
82C59A-2がデータバス駆動用バッファを必要としたり、カスケードモードで使うような大きなシステムの場合にはバッファをイネーブルにする制御が必要となります。バッファ・モードにすると82C59A-2はバッファをイネーブルするために \overline{SP} / \overline{EN} 端子よりイネーブル信号を送出します。このモードでは82C59A-2のデータバス出力がイネーブルの時はいつでも \overline{SP} / \overline{EN} 出力はアクティブとなります。このため82C59A-2がマスタかスレーブかを決定するためのプログラミングが必要となります。ICW4のビット3でバッファモードをまた、ICW4のビット2でマスタかスレーブかをプログラムします。

● 使用上の注意

内容：カスケードで、エッジトリガで使用する場合、スレーブのINT信号の低レベル幅（TILIH）が、マスターのIR入力の低レベル幅（TJLJH:100ns min）を満たさないことがあります。これはINTAサイクルの終了までにスレーブに上位の優先度を持つ割り込み要求がある場合に起こります。

図1にシステム構成を、図2にバグのタイムチャートをまた図3に正常動作のタイムチャートを示します。但しTILIHは規格にはない項目です。

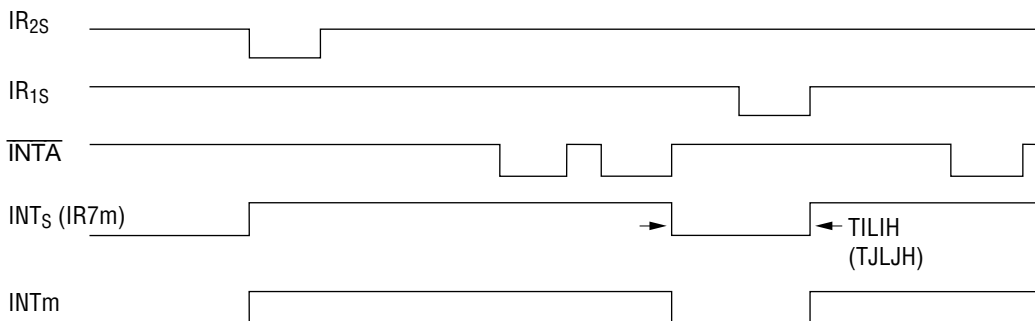
〔図1〕システム構成



〔図2〕バグ動作タイムチャート

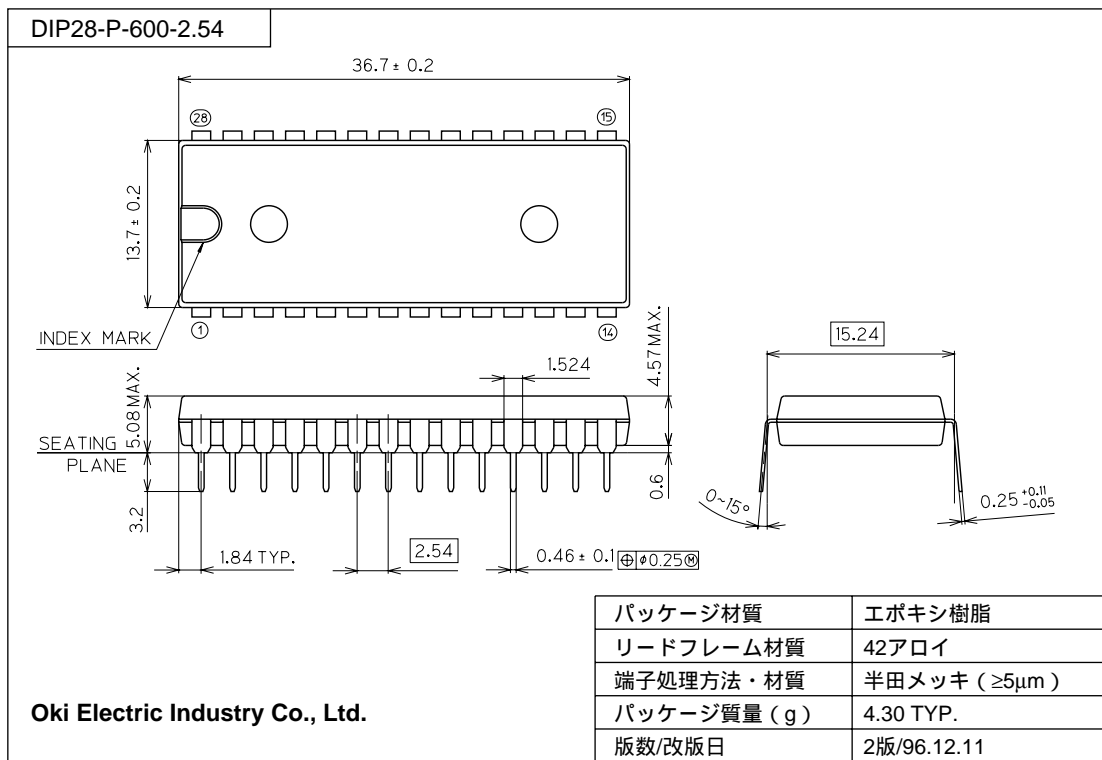


〔図3〕正常動作タイムチャート

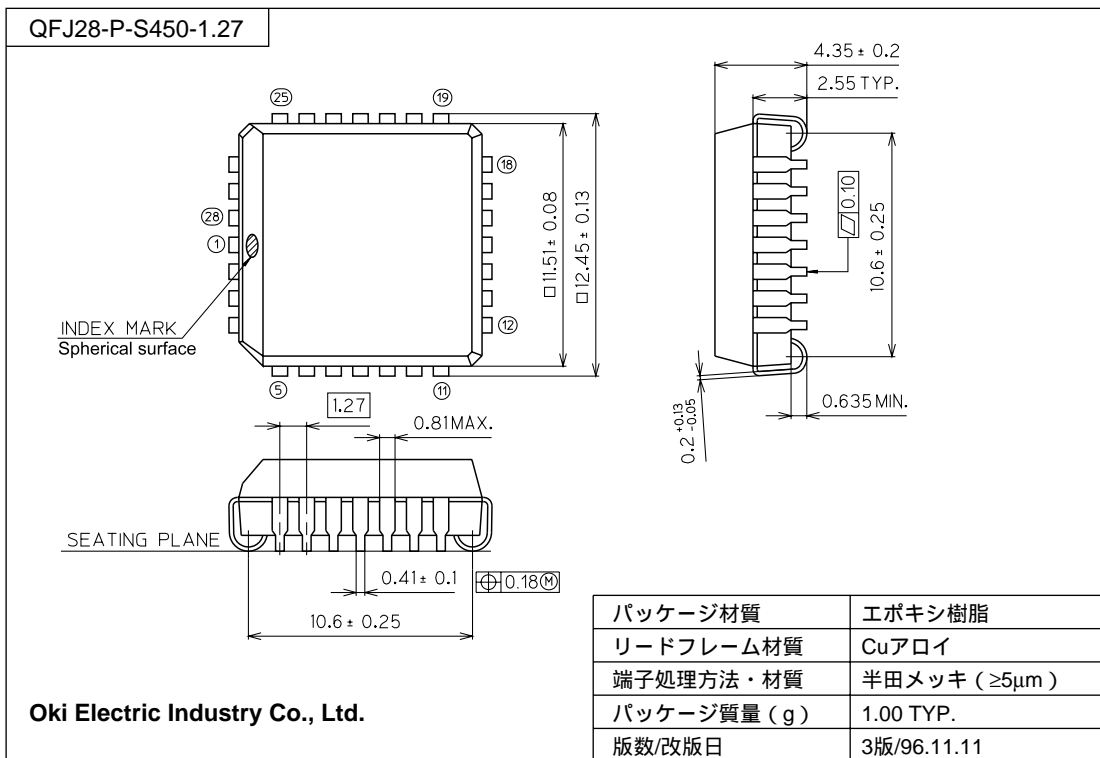


■ パッケージ寸法図

(単位 : mm)



(単位 : mm)



表面実装型パッケージ実装上のご注意

SOP、QFP、TSOP、TQFP、LQFP、SOJ、QFJ (PLCC)、SHP、BGA等は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件 (リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせください。

1. 本書に記載された内容は、製品改善及び技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、その情報が最新のものであることをご確認ください。
2. 本書に記載された動作概要及び応用回路例は、本製品の標準的な動作や使い方を説明するためのものです。したがって、実際に本製品を使用される場合には、外部諸条件を考慮のうえ回路・実装設計をしてください。
3. 設計に際しましては、最大定格、動作電源電圧範囲、放熱特性など保証範囲内でお使いください。保証値を超えての使用など本製品の誤った使用または不適切な使用等に起因する本製品の具体的な運用結果につきましては、当社は責任を負いかねますのでご了承ください。
4. 本製品及び本書に記載された情報や図面等の使用に関して、当社は、第三者の工業所有権・知的所有権及びその他の権利に対する保証または実施権の許諾を行うものではありません。したがって、その使用に起因する第三者の権利侵害に対し、当社は責任を負いかねますのでご了承ください。
5. 当社は品質、信頼性の向上に努めておりますが、部品の性格上、ある確率の欠陥、故障が不可避だと考えられます。当社製品をお使いの場合には、このような故障が生じましても直接人命を脅かしたり、身体または財産に危害を生じさせないよう、装置やシステム上で十分な安全設計をお願いします。
6. 本書記載の製品は、一般電子機器（事務機器、通信機器、計測機器、家電製品など）に使用されることを意図しております。特別な品質・信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、身体または財産に危害を及ぼす恐れのある装置やシステム（交通機器、安全装置、航空・宇宙機器、原子力制御、生命維持装置を含む医療機器など）に使用をお考えのお客様は、必ず事前に当社販売窓口までご相談願います。
7. 本書に記載された製品には、「外国為替及び外国貿易管理法」に基づく戦略物資等に該当するものがあります。したがって、該当製品またはその一部を輸出する場合には、同法に基づく日本国政府の輸出許可が必要となりますので、その申請手続きをお取りください。
8. 本書に記載された内容を、当社に無断で転載または複製することはご遠慮ください。

Copyright 2001 OKI ELECTRIC INDUSTRY CO., LTD.

OKI 沖電気工業株式会社

お問い合わせ先

本社別館 〒108-8551 東京都港区芝浦4丁目10番3号（本社別館） 東京（03）5445-6027
シリコンソリューションカンパニー営業本部（ダイヤルイン）

FAX（03）5445-6058
<http://www.oki.co.jp/semi/>

東北支社	〒980-0811	仙台市青葉区一番町3丁目1番1号（仙台富士ビル）	仙台（022）225-6605（代）
松本支店	〒390-0815	松本市深志2丁目5番2号（松本県信東邦生命ビル）	松本（0263）36-7951（代）
中部支社	〒460-0003	名古屋市中区錦1丁目11番20号（大永ビル）	名古屋（052）201-7008（代）
北陸支社	〒920-0981	金沢市片町1丁目5番20号（金沢福井ビル）	金沢（0762）22-2600（代）
関西支社	〒541-0042	大阪市中央区今橋4丁目2番1号（大阪富士ビル）	大阪（06）226-1325（代）
中国支社	〒730-0013	広島市中央区八丁堀15番10号（セントラルビル）	広島（082）221-2209（代）
四国支社	〒760-0017	高松市番町1丁目7番5号（安田生命高松ビル）	高松（087）822-1312（代）
松山支店	〒790-0003	松山市三番町3丁目9番4号（四銀安田ビル）	松山（089）943-3733（代）
九州支社	〒810-0001	福岡市中央区天神2丁目13番7号（長銀ビル）	福岡（092）771-9116（代）