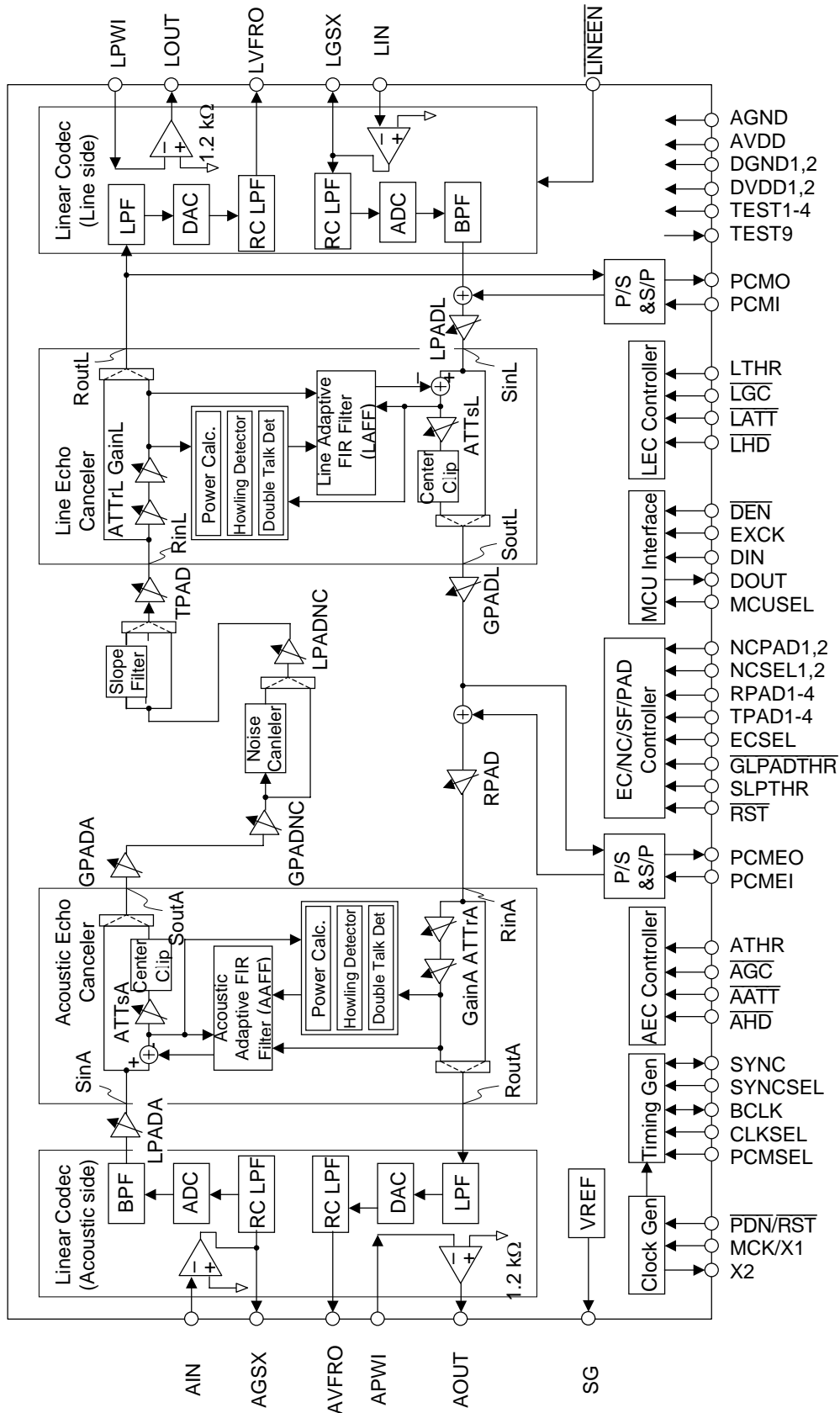
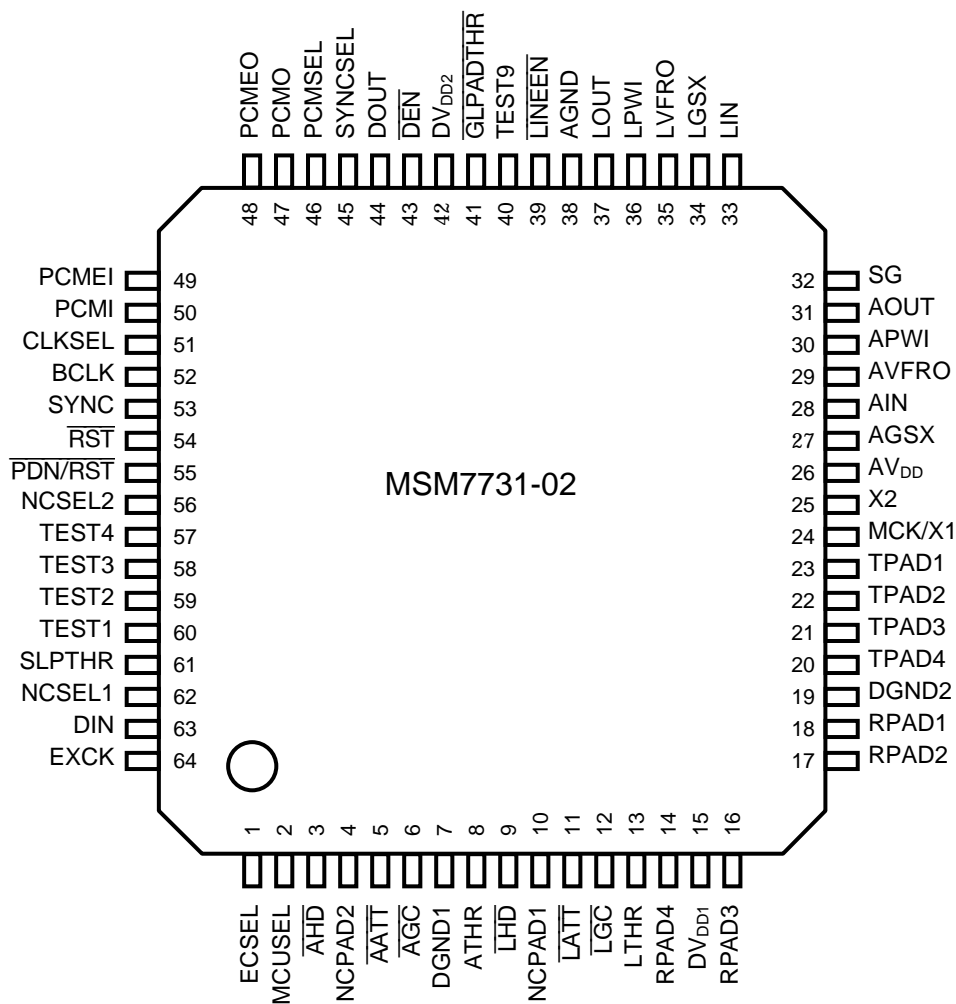




ブロック図



端子配置図 (上面図)



## 端子機能説明

- AIN, AGSX  
音響側アナログ入力及びレベル調整用端子です。AIN 端子は内部アンプの反転入力に、また AGSX 端子はアンプの出力に接続されています。レベル調整は下記(図 1)を参照して下さい。なおパワーダウン/リセット時に AGSX 端子は、ハイインピーダンスになります。
- AVFRO, AOUT, APWI  
音響側アナログ出力及びレベル調整用端子です。AVFRO 端子は音声出力で 20 k $\Omega$ を直接駆動することが可能です。また AOUT 端子はアナログ出力で、1.2 k $\Omega$ の負荷を直接駆動することが可能です。レベル調整は下記(図 1)を参照して下さい。なお、パワーダウン/リセット時にこれら出力端子は、ハイインピーダンスになります。
- LIN, LGSX  
回線側アナログ入力及びレベル調整用端子です。LIN 端子は内部アンプの反転入力に、また LGSX 端子はアンプの出力に接続されています。レベル調整は下記(図 1)を参照して下さい。なおパワーダウン/リセット時に LGSX 端子は、ハイインピーダンスになります。LIN を使用しない場合は、LIN 端子と LGSX 端子を短絡して下さい。
- LVFRO, LOUT, LPWI  
回線側アナログ出力及びレベル調整用端子です。LVFRO 端子は音声出力で 20 k $\Omega$ を直接駆動することが可能です。また LOUT 端子はアナログ出力で、1.2 k $\Omega$ の負荷を直接駆動することが可能です。レベル調整は下記(図 1)を参照して下さい。なお、パワーダウン/リセット時にこれら出力端子はハイインピーダンスになります。LOUT を使用しない場合は、LPWI 端子と LOUT 端子を短絡して下さい。
- LINEEN  
回線側コーデックのパワーダウン制御端子です。デジタル“0”で通常動作、デジタル“1”で回線側コーデックのみパワーダウン状態になります。回線側コーデックを使用しない場合は、パワーダウン状態にして LIN 端子と LGSX 端子、LPWI 端子と LOUT 端子を短絡して下さい。これにより低消費電力化が図れます。なおパワーダウン時に出力端子はハイインピーダンスになります。また、この端子の設定を変更した場合は、PDN/RST 端子または PDN/RST ビット(CR0-B7)によりリセットを必ず行って下さい。この端子はコントロールレジスタの CR0-B5 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。

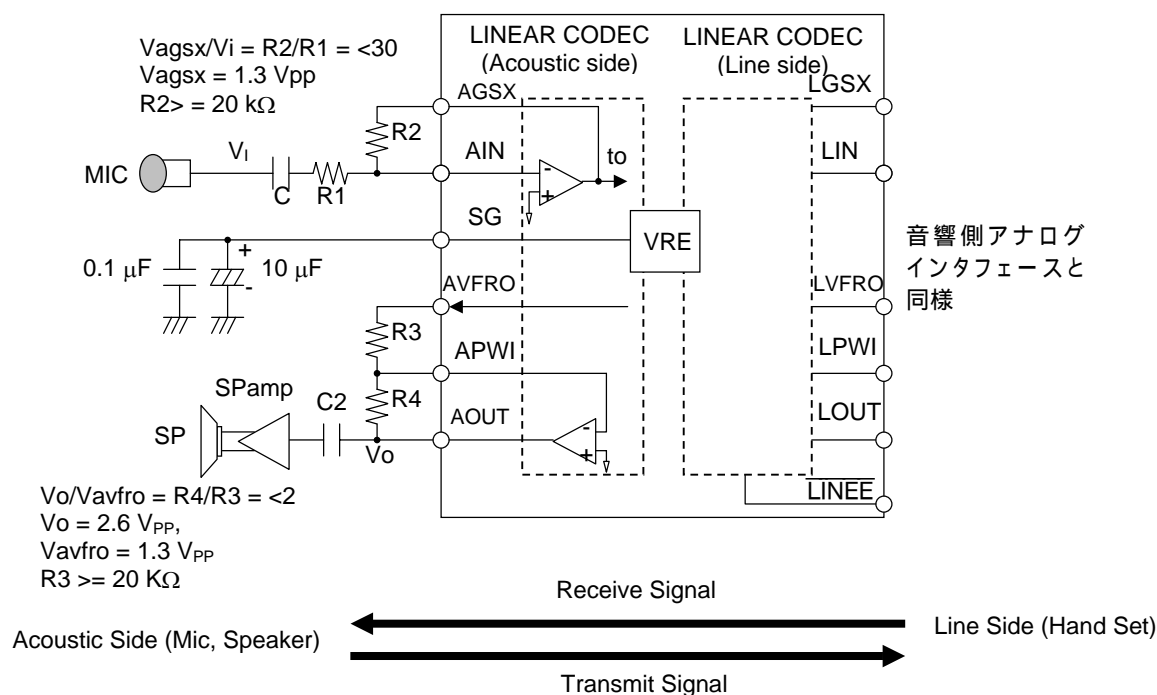


図1 アナログ・インタフェース

- AGND  
アナログ用グラウンド端子です。
- DGND1, 2  
デジタル用グラウンド端子です。
- AV<sub>DD</sub>  
アナログ用+3 V 電源端子です。
- DV<sub>DD1, 2</sub>  
デジタル用+3 V 電源端子です。
- SG  
アナログ信号グラウンド電位の出力端子です。出力電圧値は約 1.4 V で AGND 端子との間にバイパスコンデンサ 10  $\mu$ F と 0.1  $\mu$ F (セラミックタイプ) を入れて下さい。またパワーダウン/リセット時には、この出力は 0 V になります。
- PDN/RST  
パワーダウン/リセット制御入力端子です。デジタル“0”でこの LSI はパワーダウン状態になります。この時、コントロールレジスタの各ビット、内部変数およびエコーキャンセラ、ノイズキャンセラの係数はリセットされます。パワーダウン/リセット解除後、本 LSI はイニシャルモードに入ります (コントロールレジスタ CR0 説明参照)。通常動作時にはこの端子をデジタル“1”に設定して下さい。またこの端子は、コントロールレジスタの CR0-B7 との OR (端子は負論理) により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。

- MCK/X1  
マスタクロック入力端子です。クロック周波数は 19.2 MHz です。入力クロックは SYNC 信号、BCLK 信号と非同期でもかまいません。外部クロック使用例図 2 (a)、および発振回路例図 2 (b)を参照して下さい。
- X2  
水晶振動子の出力端子です。既存の外部クロックを使用する場合は、開放にして、クロックを MCK 端子に入力して下さい。発振回路例図 2 (b)を参照して下さい。

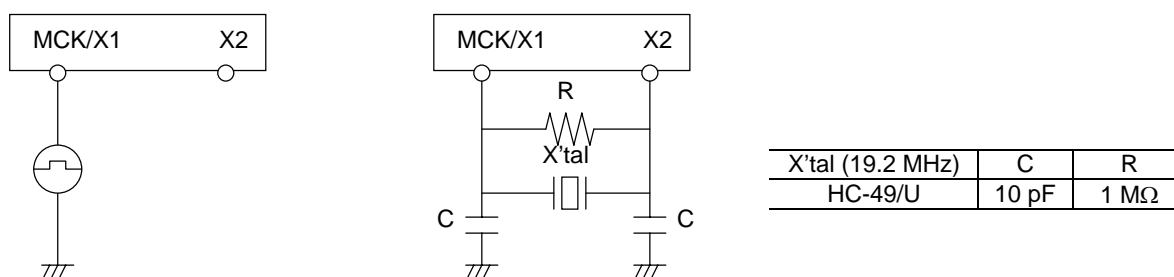


図 2 (a) 外部クロック使用例

図 2 (b) 発振回路例

- SYNC  
デジタルデータ通信用 8 kHz 同期信号入出力端子です。この端子の入出力切り替えは CLKSEL 端子で行います。CLKSEL 端子で内部クロックモードを選択すると、BCLK 信号と同期した 8 kHz のクロックを出力しデジタルデータ通信を行います。また、CLKSEL 端子で外部クロックモードを選択すると入力端子となり、BCLK 信号と同期した 8 kHz のクロック入力が必要になり、この入力クロックによりデジタルデータ通信を行います。また、この端子により自動パワーダウン制御が可能です。この端子を、デジタル“1”またはデジタル“0”に固定することにより本 LSI はパワーダウン状態になります。このパワーダウン状態は、コントロールレジスタ・SYPDN (CR11-B0)により 2 種類のモードが選択可能です。パワーダウンモードについては、コントロールレジスタ CR11 の説明を参照して下さい。
- BCLK  
デジタルデータ通信用のシフトクロック入出力端子です。この端子の入出力切り替えは、CLKSEL 端子で行います。CLKSEL 端子で内部クロックモードを選択すると、SYNC 信号と同期した 64 kHz または 128 kHz のクロックを出力しデジタルデータ通信を行います。64 kHz と 128 kHz の切り替えは PCMSEL 端子で行います。PCMSEL ビット(CR11-B1)の設定に関わらず、PCMSEL 端子がデジタル“1”の場合は 64 kHz、デジタル“0”の場合は 128 kHz のクロックを出力します。また、CLKSEL 端子で外部クロックモードを選択すると入力端子となり、SYNC 信号と同期したクロックの入力が必要です。この時のクロック周波数は 64 ~ 2048 kHz です。

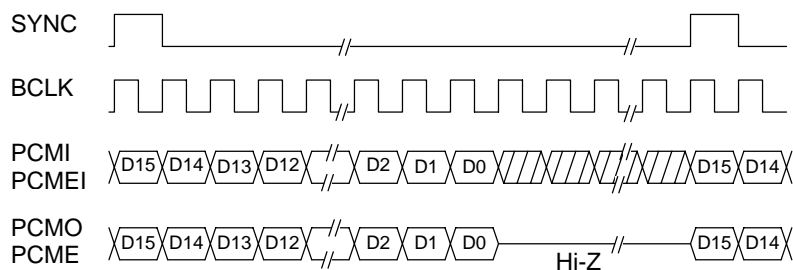
- **CLKSEL**  
 SYNC、BCLK 信号の内部/外部クロックモード選択端子です。デジタル“0”で内部クロックモードが選択されます。この時、SYNC、BCLK 端子は出力端子となり、それぞれ内部で発生したクロックを出力しデジタルデータ通信を行います。またデジタル“1”では外部クロックモードが選択され、SYNC、BCLK 端子は入力端子となります。この時は、外部より入力された SYNC、BCLK クロックでデジタルデータ通信を行います。デジタルデータ通信を使用しない場合は、この端子をデジタル“0”の内部クロックモードに設定して下さい。また、この端子の設定を変更した場合は、PDN/RST 端子または PDN/RST ビット(CR0-B7)によりリセットを必ず行って下さい。
- **PCMI**  
 回線側のデジタル受信信号入力端子です。この入力信号は、BCLK 信号の立ち上がりでシフトされ入力されます。デジタルデータの先頭は SYNC 信号の立ち上がりで識別されます。また符号形式は、PCMSEL 端子または PCMSEL ビット(CR11-B1)により  $\mu$ -law PCM/16 ビット・リニア (2' コンプリメント) の選択が可能です。この端子を使用しない場合は、 $\mu$ -law PCM 選択時はデジタル“1”に、16 ビット・リニア選択時はデジタル“0”に設定して下さい。また同期形式は、SYNCSEL 端子により Normal-sync/Short-frame-sync の選択が可能です。タイミングは図 3 を参照して下さい。このデジタル入力信号は内部でコーデックデジタル出力信号と加算されます。コーデック使用時はオーバフローの注意が必要です。
- **PCMO**  
 回線側のデジタル送信信号出力端子です。この出力信号は、BCLK 信号、SYNC 信号の立ち上がりに同期して出力されます。この端子は、出力以外の時間ではハイインピーダンスになります。またパワーダウン/リセット時およびイニシャルモード時にもハイインピーダンスになります。符号形式は、PCMSEL 端子または PCMSEL ビット(CR11-B1)により  $\mu$ -law PCM/16 ビット・リニア (2' コンプリメント) の選択が可能です。また同期形式は、SYNCSEL 端子により Normal-sync/Short-frame-sync の選択が可能です。タイミングは図 3 を参照して下さい。
- **PCMEI**  
 メッセージ信号入力端子です。音響側スピーカにメッセージ等を出力する時にご利用下さい。この入力信号は、BCLK 信号の立ち上がりでシフトされ入力されます。デジタルデータの先頭は SYNC 信号の立ち上がりで識別されます。またデジタル符号形式は PCMSEL 端子または PCMSEL ビット(CR11-B1)により  $\mu$ -law PCM/16 ビット・リニア (2' コンプリメント) の選択が可能です。この端子を使用しない場合は、 $\mu$ -law PCM 選択時はデジタル“1”に、16 ビット・リニア選択時はデジタル“0”に設定して下さい。また同期形式は、SYNCSEL 端子により Normal-sync/Short-frame-sync の選択が可能です。タイミングは、PCMI 端子と同じです。図 3 を参照して下さい。このデジタル入力信号は内部でエコーキャンセラ出力信号と加算されます。通話時にはオーバフローの注意が必要です。
- **PCMEO**  
 メモ録音用出力端子です。メモ機能等にご利用下さい。この出力信号は、BCLK 信号、SYNC 信号の立ち上がりに同期して出力されます。この端子は、出力以外の時間ではハイインピーダンスになります。またパワーダウン/リセット時およびイニシャルモード時にもハイインピーダンスになります。符号形式は、PCMSEL 端子または PCMSEL ビット(CR11-B1)により  $\mu$ -law PCM/16 ビット・リニア (2' コンプリメント) の選択が可能です。また同期形式は、SYNCSEL 端子により Normal-sync/Short-frame-sync の選択が可能です。タイミングは、PCMO 端子と同じです。図 3 を参照して下さい。
- **SYNCSEL**  
 デジタルデータ通信の同期タイミング選択端子です。デジタル“0”で Normal-sync タイミング、デジタル“1”で Short-frame-sync タイミングとなります。タイミングは図 3 を参照して下さい。また、この端子の設定を変更した場合は、PDN/RST 端子または PDN/RST ビット(CR0-B7)によりリセットを必ず行って下さい。

- PCMSEL

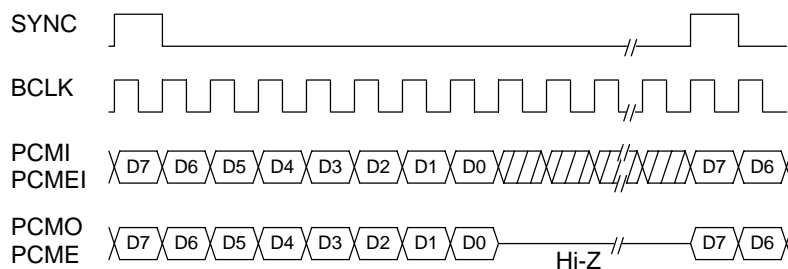
デジタルデータ通信の符号形式選択端子です。デジタル“1”で $\mu$ -law PCM 符号形式、デジタル“0”で 16 ビットリニア (2' コンプリメント) 符号形式が選択されます。また BCLK 信号が内部クロック選択時の出力クロック周波数を決定します。デジタルインタフェースを使用しない場合は、この端子をデジタル“0”の 16 ビットリニア符号形式に設定して下さい。また、この端子の設定を変更した場合は、PDN/RST 端子または PDN/RST ビット (CR0-B7) によりリセットを必ず行って下さい。この端子は PCMSEL ビット (CR11-B1) との OR により処理されますが、内部クロックモード選択時の BCLK 端子出力周波数に関しては本端子設定のみに依存し、PCMSEL ビットの設定には依存しませんのでご注意下さい。端子設定とコントロールレジスタについての項を参照して下さい。

- SLPTHR

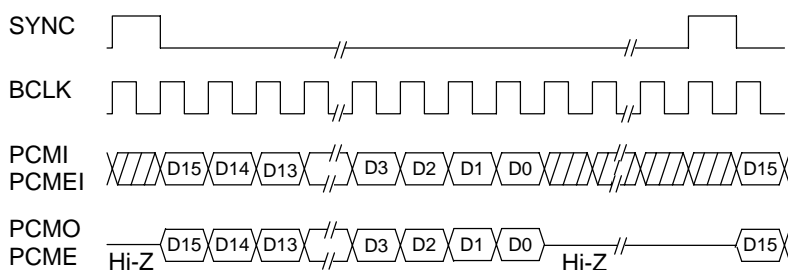
送信スローフィルタのスルーモード制御端子です。スルーモードでは、フィルタを停止しデータをスルーで出力します。デジタル“0”でノーマルモード (スローフィルタ動作)、デジタル“1”でスルーモードになります。スローフィルタは低周波のノイズを軽減し通話品質の改善をします。スローフィルタ周波数特性を参照して下さい。また、この端子の取り込みタイミングは SYNC 信号の立ち上がり同期して取り込みますので、250  $\mu$ s 以上の間状態を保持して下さい。詳細は電気的特性を参照して下さい。この端子はコントロールレジスタの CR1-B1 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。



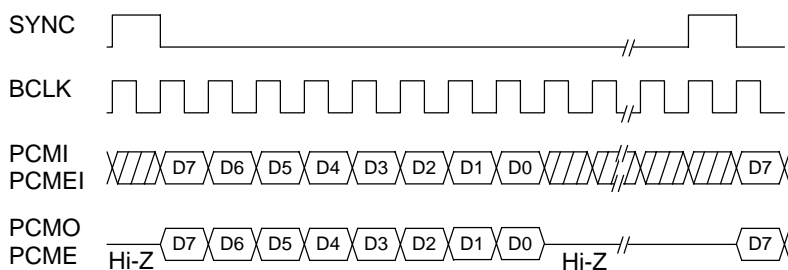
(a) 16 ビット・リニア符号形式タイミング・チャート (Normal-sync)



(b)  $\mu$ -law PCM 符号形式タイミング・チャート (Normal-sync)



(c) 16 ビット・リニア符号形式タイミング・チャート (Short-frame-sync)



(d)  $\mu$ -law PCM 符号形式タイミング・チャート (Short-frame-sync)

図3 デジタルインタフェース・タイミング

- ECSEL  
 エコーキャンセラのモード選択端子です。デジタル“1”で Single エコーキャンセラモード、デジタル“0”で Dual エコーキャンセラモードが選択されます。この端子の設定を変更した場合は、PDN/RST 端子または PDN/RST ビット(CR0-B7)によりリセットを必ず行って下さい。Single エコーキャンセラモードを選択した場合、回線側エコーキャンセラ制御は不要となります。この端子はコントロールレジスタの CR0-B0 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。
- LTHR/ATHR L~: 回線                    A~: 音響  
 エコーキャンセラのスルーモード制御端子です。スルーモードでは、SinL/A, RinL/A のデータを SoutL/A, RoutL/A にそれぞれエコー係数を保持したままスルーで出力します。デジタル“0”でノーマルモード(エコーキャンセラ動作)、デジタル“1”でスルーモードになります。なおスルーモード時は、HD, HLD, ATT, GC の機能は無効になります。また、この端子の取り込みタイミングは SYNC 信号の立ち上がりに同期して取り込みますので、250  $\mu$ s 以上の間状態を保持して下さい。この端子はコントロールレジスタの CR4, 5-B7 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。
- LHD/AHD  
 ハンズフリー等の音響系で発生するハウリングを検出し、消去を行う機能の ON/OFF 制御端子です。デジタル“0”で ON、デジタル“1”で OFF になります。この機能は LTHR/ATHR がノーマルモードの時、有効になります。また、この端子の取り込みタイミングは SYNC 信号の立ち上がりに同期して取り込みますので、250  $\mu$ s 以上の間状態を保持して下さい。この端子はコントロールレジスタの CR4, 5-B4 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。
- LATT  
 エコーキャンセラの RinL 入力、SoutL 出力に用意された減衰器(ATTsL, ATTrL)によりハウリングを防止させる ATT 機能の ON/OFF 制御端子です。デジタル“0”で ON、デジタル“1”で OFF になります。RinL のみに入力があった場合は SoutL の ATTsL が挿入されます。SinL のみに入力があった場合および SinL, RinL 両方に入力があった場合は RinL 入力の ATTrL が挿入されます。ATT 値はそれぞれ 6 dB です。この機能は LTHR がノーマルモードの時、有効になります。また、この端子の取り込みタイミングは SYNC 信号の立ち上がりに同期して取り込みますので、250  $\mu$ s 以上の間状態を保持して下さい。この端子はコントロールレジスタの CR4-B1 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。
- AATT  
 エコーキャンセラの RinA 入力、SoutA 出力に用意された減衰器(ATTsA, ATTrA)によりハウリングを防止させる ATT 機能の減衰量選択端子です。デジタル“0”で 6 dB、デジタル“1”で 12 dB になります。RinA のみに入力があった場合は SoutA の ATTsA が挿入されます。SinA のみに入力があった場合および SinA, RinA 両方に入力があった場合は RinA 入力の ATTrA が挿入されます。この機能は ATHR がノーマルモードの時、有効になります。また、この端子の取り込みタイミングは SYNC 信号の立ち上がりに同期して取り込みますので、250  $\mu$ s 以上の間状態を保持して下さい。この端子はコントロールレジスタの CR5-B1 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。
- LGC/AGC  
 エコーキャンセラの RinL/A 入力に用意されたゲインコントローラ(GainL/A)により入力レベルの制御やハウリングを防止させるゲインコントロール機能の ON/OFF 制御端子です。RinL/A 入力レベルが-10 dBm0 から効きはじめ 0 ~ -8.5 dB の可変範囲で入力レベルを調整します。デジタル“0”で ON、デジタル“1”で OFF になります。この機能は LTHR/ATHR がノーマルモードの時、有効になります。また、この端子の取り込みタイミングは SYNC 信号の立ち上がりに同期して取り込みますので、250  $\mu$ s 以上の間状態を保持して下さい。この端子はコントロールレジスタの CR4, 5-B0 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。

- GLPADTHR

エコーキャンセラの SinL/A 入力に用意された減衰器 (LPADL/A)、SoutL/A 出力に用意された増幅器 (GPADL/A) のモード制御端子です。デジタル“0”でスルーモード、デジタル“1”でノーマルモード (PAD 動作) になります。レベルの設定は CR10 にて行い、それぞれ  $\pm 18, 12, 6, 0$  dB が設定可能です。デフォルトは  $\pm 12$  dB です。エコー・リターン・ロス (エコーの戻り値) が増幅系の場合、LPAD によりエコー・リターン・ロスが減衰系になるように LPAD レベルを設定して下さい。また GPAD レベルは LPAD レベルと同等のプラス側レベルを設定することをお奨めします。この端子の設定を変更した場合は、RST 端子または RST ビット (CR0-B6) により係数リセットを必ず行って下さい。また、この端子の取り込みタイミングは SYNC 信号の立ち上がり同期して取り込みますので、250  $\mu$ s 以上の間状態を保持して下さい。詳細は電気的特性を参照して下さい。この端子はコントロールレジスタの CR1-B2 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。

- RST

エコーキャンセラ、ノイズキャンセラの係数リセット制御入力端子です。デジタル“0”でリセット状態になります。この時、エコーキャンセラ、ノイズキャンセラのフィルタ係数はリセットされます。コントロールレジスタは保持したままで、リセット処理中は無音になります。通常動作時にはこの端子をデジタル“1”に設定して下さい。この端子はエコー経路が変化する場合 (通話中の回線切り替え時等) または再通話時に使用して下さい。また、この端子の取り込みタイミングは SYNC 信号の立ち上がり同期して取り込みますので、250  $\mu$ s 以上の間状態を保持して下さい。詳細は電気的特性を参照して下さい。この端子はコントロールレジスタの CR0-B6 との OR (端子は負論理) により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。

- NCSEL1, NCSEL2

ノイズキャンセラのノイズ消去量選択端子です。スルーモードでは、ノイズキャンセラを停止しデータをスルーで出力します。ノーマルモードでは、ノイズキャンセラは通常動作します。ノーマルモード時のノイズ消去量の選択はイニシャルモード解除後に行われますので、通常動作中のノイズ消去量の変更は無効になります。ノイズ消去量を変更する場合は PDN/RST 端子または PDN/RST ビット (CR0-B7) によりリセットを行って下さい。また通常動作中のスルーモードへの変更、およびノーマルモードへの復帰は可能です。NCSEL1 端子はコントロールレジスタの CR1-B0、また NCSEL2 端子はコントロールレジスタの CR12-B2 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。  
注意) ノイズ消去量とノイズキャンセル後の音質はトレードオフの関係になりますので、音質と合わせて消去量を選択して下さい。

NCSEL2	NCSEL1	NC モード	消去量 (dB)	音質
0	0	ノーマルモード	17	良
1	1	ノーマルモード	13.5	
1	0	ノーマルモード	8	最良
0	1	スルーモード	—	—

- NCPAD1, NCPAD2

ノイズキャンセラの入出力ゲイン調整端子です。このゲイン調整は、ノイズキャンセル後の音質調整に有効です。ノイズキャンセラの入力レベルが大きい程、音質は良くなります。また、この端子の取り込みタイミングは SYNC 信号の立ち上がりに同期して取り込みますので、250  $\mu$ s 以上の間状態を保持して下さい。詳細は電気的特性を参照して下さい。NCPAD1 端子はコントロールレジスタの CR4-B2、また NCPAD2 端子はコントロールレジスタの CR5-B2 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。

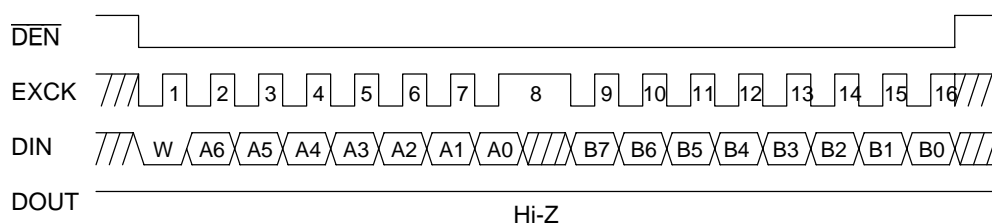
NCPAD2	NCPAD1	GPADNC (dB)	LPADNC (dB)
0	0	0	0
0	1	6	-6
1	0	12	-12
1	1	18	-18

- DEN, EXCK, DIN, DOUT

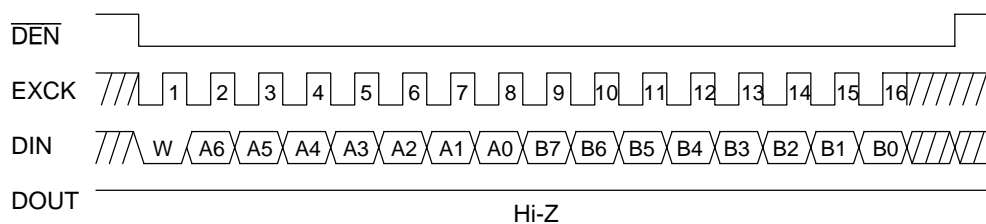
マイコン・インタフェース用シリアル・コントロール・ポートです。本 LSI は内部に 13 バイトのコントロールレジスタが用意されており、外部の MCU よりこれらの端子を用いてデータのライト/リードを行います。DEN 端子はイネーブル信号入力、EXCK 端子はデータシフト用クロック信号入力、DIN 端子はアドレスおよびデータ入力、DOUT 端子はデータ出力端子です。マイコン・インタフェースを使用しない場合は、DEN 端子をデジタル“1”、EXCK、DIN 端子をデジタル“0”に設定し、また MCUSEL 端子を用い MCU インタフェースを未使用に設定して下さい。入出力タイミングを図 4 に示します。

- MCUSEL

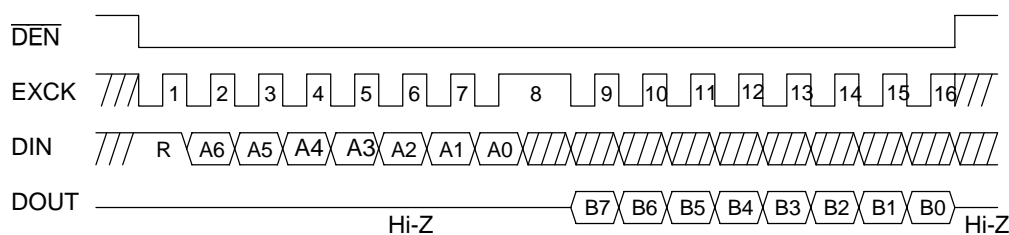
マイコン・インタフェースの使用/未使用選択端子です。デジタル“0”でマイコン・インタフェース使用、デジタル“1”で未使用となります。マイコン・インタフェースを使用しない場合は、必ずデジタル“1”に設定して下さい。この端子は、コントロールレジスタの CR0-B1 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。



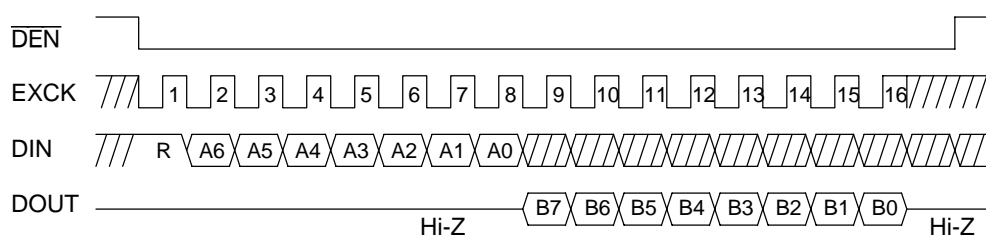
(a) データ書込みタイミング 1・チャート (8 ビット MCU)



(b) データ書込みタイミング 2・チャート (16 ビット MCU)



(c) データ読み出しタイミング 1・チャート (8 ビット MCU)



(d) データ読み出しタイミング 2・チャート (16 ビット MCU)

図 4 マイコン・インタフェース入出力タイミング

- RPAD4, RPAD3, RPAD2, RPAD1  
受信信号ゲイン調整および MUTE 設定端子です。設定は表 1 を参照して下さい。コントロールレジスタにより制御する時はこれらの端子をデジタル“0”に設定して下さい。また、この端子の取り込みタイミングは SYNC 信号の立ち上がり同期して取り込みますので、250  $\mu$ s 以上の間状態を保持して下さい。詳細は電気的特性を参照して下さい。この端子はコントロールレジスタの CR2-B3, 2, 1, 0 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。
- TPAD4, TPAD3, TPAD2, TPAD1  
送信信号ゲイン調整および MUTE 設定端子です。設定は表 1 を参照して下さい。コントロールレジスタにより制御する時はこれらの端子をデジタル“0”に設定して下さい。また、この端子の取り込みタイミングは SYNC 信号の立ち上がり同期して取り込みますので、250  $\mu$ s 以上の間状態を保持して下さい。詳細は電気的特性を参照して下さい。この端子はコントロールレジスタの CR3-B3, 2, 1, 0 との OR により処理されます。端子設定とコントロールレジスタについての項を参照して下さい。

表 1 RPAD/TPAD 設定表

RPAD4	RPAD3	RPAD2	RPAD1	TPAD4	TPAD3	TPAD2	TPAD1	レベル
0	1	1	1	0	1	1	1	21 dB
0	1	1	0	0	1	1	0	18 dB
0	1	0	1	0	1	0	1	15 dB
0	1	0	0	0	1	0	0	12 dB
0	0	1	1	0	0	1	1	9 dB
0	0	1	0	0	0	1	0	6 dB
0	0	0	1	0	0	0	1	3 dB
0	0	0	0	0	0	0	0	0 dB
1	1	1	1	1	1	1	1	-3 dB
1	1	1	0	1	1	1	0	-6 dB
1	1	0	1	1	1	0	1	-9 dB
1	1	0	0	1	1	0	0	-12 dB
1	0	1	1	1	0	1	1	-15 dB
1	0	1	0	1	0	1	0	-18 dB
1	0	0	1	1	0	0	1	-21 dB
1	0	0	0	1	0	0	0	MUTE

- TEST1-4  
テスト用入力端子です。これらの端子をデジタル“0”に設定して下さい。
- TEST9  
テスト用出力端子です。

## 絶対最大定格

項目	記号	条件	定格値	単位
電源電圧	$V_{DD}$	—	-0.3 ~ +5.0	V
アナログ・デジタル入力電圧	$V_{IN}$	—	-0.3 ~ $V_{DD}+0.3$	V
アナログ・デジタル出力電圧	$V_{OUT}$	—	-0.3 ~ $V_{DD}+0.3$	V
保存温度	$T_{STG}$	—	-55 ~ +150	°C

## 推奨動作条件

項目	記号	条件	Min.	Typ.	Max.	単位
電源電圧	$V_{DD}$	—	2.7	—	3.6	V
動作温度範囲	$T_a$	—	-40	25	85	°C
高レベル入力電圧	$V_{IH}$	SYNC, BCLK 入力端子	$0.5 \cdot V_{DD}$	—	$V_{DD}$	V
		MCK/X1 入力端子	$0.65 \cdot V_{DD}$			
		上記以外のデジタル入力端子	$0.45 \cdot V_{DD}$			
低レベル入力電圧	$V_{IL}$	MCK/X1 入力端子	0	—	$0.35 \cdot V_{DD}$	V
		上記以外のデジタル入力端子			$0.16 \cdot V_{DD}$	
デジタル入力立上り時間	$t_{IR}$	全デジタル入力端子	—	—	20	ns
デジタル入力立下り時間	$t_{IF}$	全デジタル入力端子	—	—	20	ns
マスタクロック周波数	$f_{MCK}$	MCK/X1	-100 ppm	19.2	100 ppm	MHz
マスタクロック・デューティ比	$d_{MCK}$	MCK/X1	40	50	60	%
ビットクロック周波数	$f_{BCK}$	BCLK(入力時)	64	—	2048	kHz
ビットクロック・デューティ比	$d_{BCK}$	BCLK(入力時)	40	50	60	%
同期信号周波数	$f_{SYNC}$	SYNC(入力時)	-100 ppm	8	100 ppm	kHz
同期信号幅	$t_{WS}$	SYNC(入力時)	1 BCLK	—	100	μs
送受信同期タイミング	$t_{BS}$	BCLK to SYNC(入力時)	100	—	—	ns
	$t_{SB}$	SYNC to BCLK(入力時)	100	—	—	ns
デジタル出力負荷	$R_{DL}$	DOOUT, PCMO, PCME0	1	—	—	kΩ
	$C_{DL1}$	DOOUT, PCMO, PCME0	—	—	50	pF
	$C_{DL2}$	SYNC, BCLK(出力時)	—	—	20	pF
SG用バイパスコンデンサ	$C_{SG}$	SG-AG 間	10+0.1	—	—	μF

## 電気的特性

## 直流特性

(V<sub>DD</sub> = 2.7 ~ 3.6 V, Ta = -40 ~ +85°C)

項目	記号	条件	Min.	Typ.	Max.	単位
電源電流 1	I <sub>DD1</sub>	動作時、無信号 (V <sub>DD</sub> = 3.0 V 時)	—	35	50	mA
電源電流 2	I <sub>DD2</sub>	パワーダウン時 (V <sub>DD</sub> = 3.0 V 時、MCK = 0 V)	—	0.02	1	mA
入力リーク電流	I <sub>IH</sub>	V <sub>I</sub> = V <sub>DD</sub>	—	—	2	μA
	I <sub>IL</sub>	V <sub>I</sub> = 0 V	—	—	2	μA
高レベルデジタル出力電圧	V <sub>OH</sub>	0.4mA (X2 は除く)	0.7*V <sub>DD</sub>	—	V <sub>DD</sub>	V
低レベルデジタル出力電圧	V <sub>OL</sub>	I <sub>L</sub> = 3.2 mA (X2 は除く)	0	0.2	0.4	V
デジタル出力リーク電流	I <sub>O</sub>	DOOUT, PCMO, PCMEO	—	—	10	μA
入力容量	C <sub>IN</sub>	—	—	5	—	pF

## アナログインタフェース

(V<sub>DD</sub> = 2.7 ~ 3.6 V, Ta = -40 ~ +85°C)

項目	記号	条件	Min.	Typ.	Max.	単位
入力抵抗	R <sub>INA</sub>	AIN, APWI	10	—	—	MΩ
	R <sub>INL</sub>	LIN, LPWI	10	—	—	MΩ
出力抵抗負荷	R <sub>LA1</sub>	AGSX, AVFRO	20	—	—	kΩ
	R <sub>LA2</sub>	AOUT	1.2	—	—	kΩ
	V <sub>LL1</sub>	LGSX, LVFRO	20	—	—	kΩ
	V <sub>LL2</sub>	LOUT	1.2	—	—	kΩ
出力容量負荷	C <sub>LA1</sub>	AGSX, AVFRO, AOUT	—	—	100	pF
	C <sub>LL1</sub>	LGSX, LVFRO, LOOUT	—	—	100	pF
出力電圧レベル (*1)	V <sub>OA1</sub>	AGSX, AVFRO RL = 20 kΩ	—	—	1.3	V <sub>PP</sub>
	V <sub>OA2</sub>	AOUT RL = 1.2 kΩ	—	—	2.6	V <sub>PP</sub>
	V <sub>OL1</sub>	LGSX, LVFRO RL = 20 kΩ	—	—	1.3	V <sub>PP</sub>
	V <sub>OL2</sub>	LOUT RL = 1.2 kΩ	—	—	2.6	V <sub>PP</sub>
オフセット電圧	V <sub>OFA1</sub>	AVFRO	-100	—	100	mV
	V <sub>OFA2</sub>	AOUT	-20	—	20	mV
	V <sub>OFL1</sub>	LVFRO	-100	—	100	mV
	V <sub>OFL2</sub>	LOUT	-20	—	20	mV
SG 出力電圧	V <sub>SG</sub>	SG	—	1.4	—	V
SG 出力インピーダンス	R <sub>SG</sub>	SG	—	40	80	kΩ

注記: \*1. 0.320 V<sub>rms</sub> = 0 dBm0, +3.14 dBm0 = 1.30 V<sub>pp</sub>

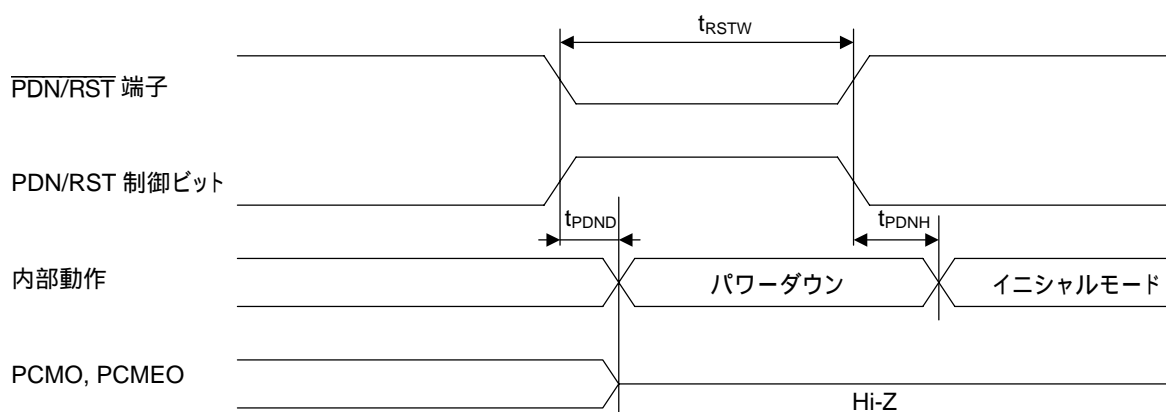
## デジタルインタフェース (1/3)

(V<sub>DD</sub> = 2.7 ~ 3.6 V, Ta = -40 ~ +85°C)

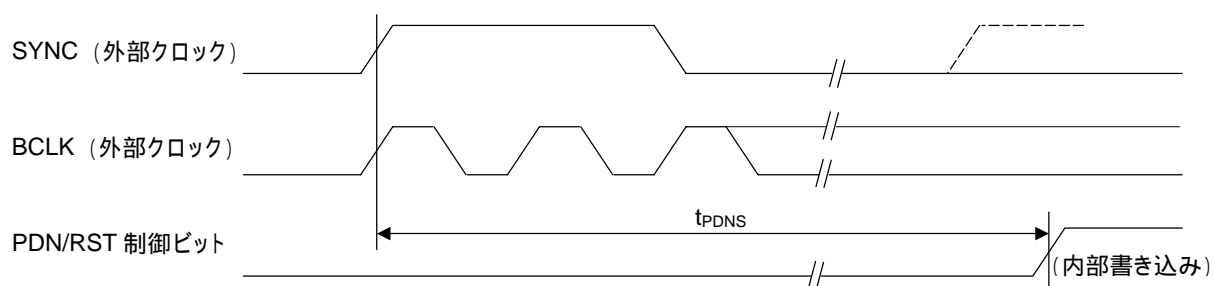
項目	記号	条件	Min.	Typ.	Max.	単位
パワーダウン/リセット信号パルス幅	t <sub>RSTW</sub>	PDN/RST 端子	1	—	—	μs
		PDN/RST 制御ビット	1.6	—	—	
パワーダウン/リセット開始時間	t <sub>PDND</sub>	PDN/RST 端子及び制御ビット	—	—	50	ns
パワーダウン/リセット終了時間	t <sub>PDNH</sub>	PDN/RST 端子及び制御ビット	—	—	200+	ms
パワーダウン/リセット内部セット時間	t <sub>PDNS</sub>	SYNC 端子	140	—	180	μs
制御パルス幅	t <sub>PARW</sub>	(*2)	250	—	—	μs
制御開始時間	t <sub>PARD</sub>		—	—	250	μs
制御終了時間	t <sub>PARH</sub>		—	—	250	μs

: 水晶振動子起動時間

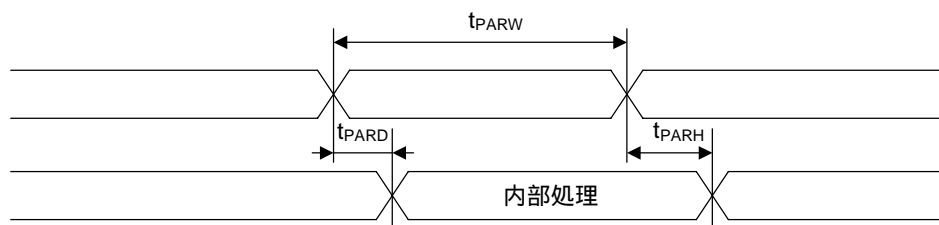
## • PDN/RST タイミング



## • PDN/RST セットタイミング



- 制御タイミング (\*2)



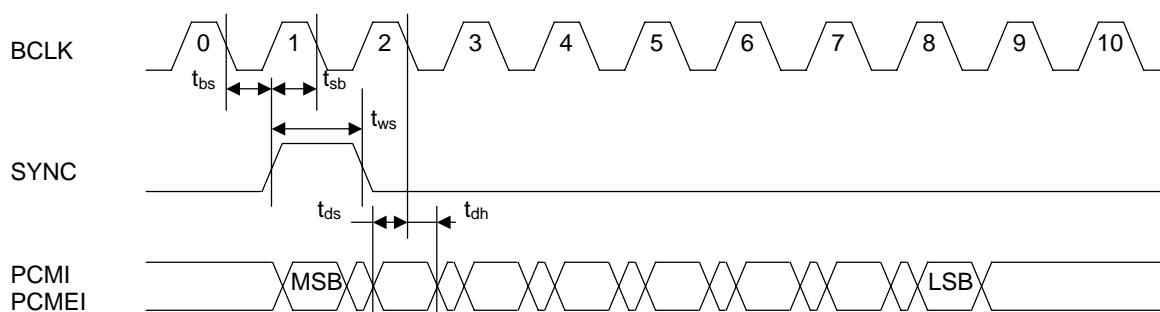
注記: \*2.  $\overline{\text{LINEEN}}$ ,  $\overline{\text{SLPTHR}}$ ,  $\overline{\text{NCPAD2-1}}$ ,  $\overline{\text{NCSEL2-1}}$ ,  $\overline{\text{GLPADTHR}}$ ,  $\overline{\text{TPAD6-1}}$ ,  $\overline{\text{RPAD6-1}}$ ,  $\overline{\text{RST}}$ ,  $\overline{\text{ATHR}}$ ,  $\overline{\text{AATT}}$ ,  $\overline{\text{AHL D}}$ ,  $\overline{\text{AHD}}$ ,  $\overline{\text{AGC}}$ ,  $\overline{\text{LTHR}}$ ,  $\overline{\text{LATT}}$ ,  $\overline{\text{LHL D}}$ ,  $\overline{\text{LHD}}$ ,  $\overline{\text{LGC}}$  端子及び制御ビット

## デジタルインタフェース (2/3)

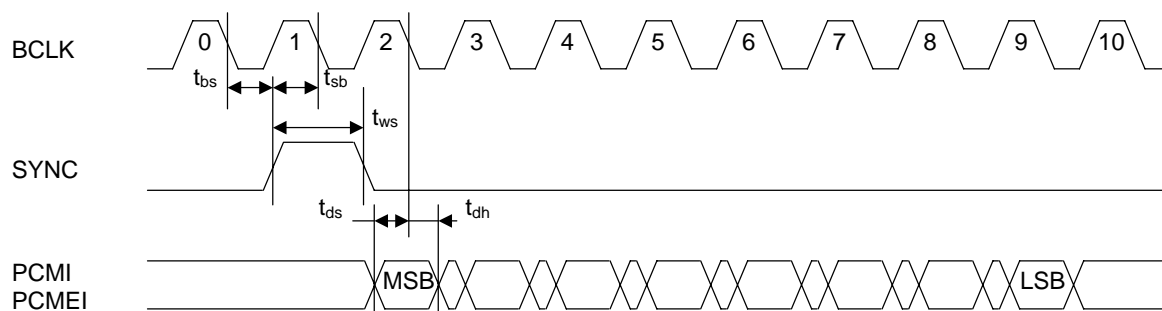
(V<sub>DD</sub> = 2.7 ~ 3.6 V, Ta = -40 ~ +85°C)

項目	記号	条件	Min.	Typ.	Max.	単位
ビットクロック周波数	f <sub>BCK</sub>	C <sub>DL</sub> = 20 pF (出力時、PCM)	—	64	—	kHz
		C <sub>DL</sub> = 20 pF (出力時、リニア)	—	128	—	kHz
ビットクロック・デューティ比	d <sub>BCK</sub>	C <sub>DL</sub> = 20 pF (出力時)	40	50	60	%
同期信号周波数	f <sub>SYNC</sub>	C <sub>DL</sub> = 20 pF (出力時)	—	8	—	kHz
同期信号・デューティ比	d <sub>SYNC</sub>	C <sub>DL</sub> = 20 pF (出力時)	40	50	60	%
送受信同期タイミング	t <sub>BS</sub>	BCLK to SYNC (出力時)	100	—	—	ns
	t <sub>SB</sub>	SYNC to BCLK (出力時)	100	—	—	ns
入力セットアップ時間	t <sub>DS</sub>	—	100	—	—	ns
入力ホールド時間	t <sub>DH</sub>	—	100	—	—	ns
デジタル出力遅延時間	t <sub>SDX</sub>	R <sub>DL</sub> = 1 kΩ, C <sub>DL</sub> = 50 pF	—	—	100	ns
	t <sub>XD1</sub>	R <sub>DL</sub> = 1 kΩ, C <sub>DL</sub> = 50 pF	—	—	100	ns
デジタル出力ホールド時間	t <sub>XD2</sub>	R <sub>DL</sub> = 1 kΩ, C <sub>DL</sub> = 50 pF	—	—	100	ns
	t <sub>XD3</sub>	R <sub>DL</sub> = 1 kΩ, C <sub>DL</sub> = 50 pF	—	—	100	ns

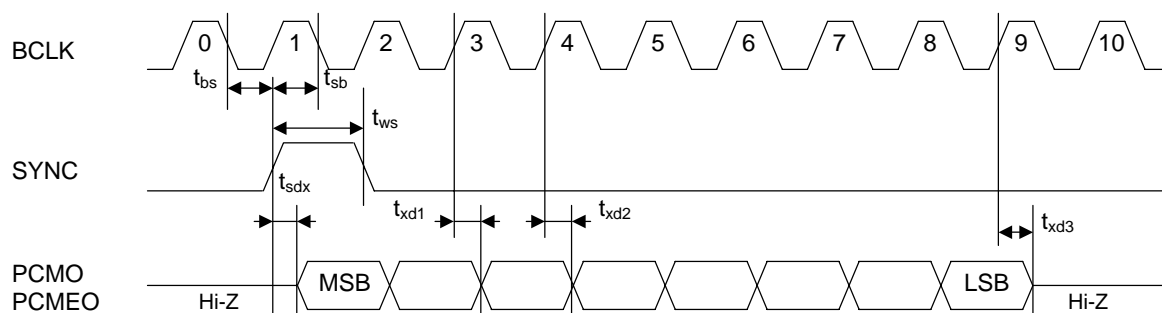
- デジタル入力タイミング (Normal-sync)



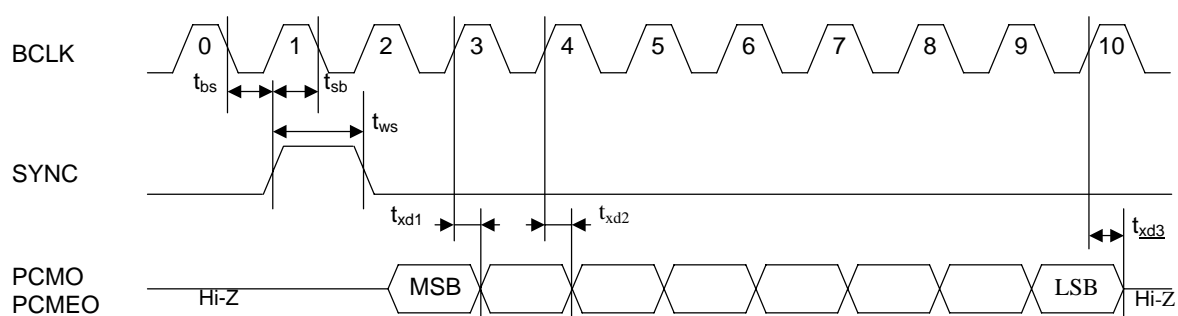
- デジタル入力タイミング (Short-frame-sync)



- デジタル出力タイミング (Normal-sync)



- デジタル出力タイミング (Short-frame-sync)

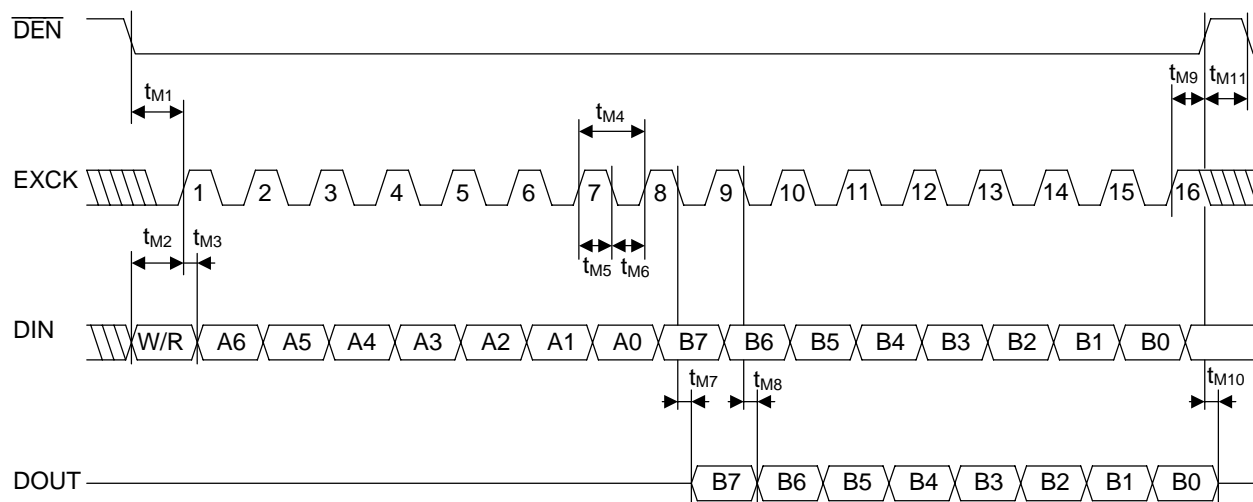


## デジタルインタフェース (3/3)

(V<sub>DD</sub> = 2.7 ~ 3.6 V, Ta = -40 ~ +85°C)

項目	記号	条件	Min.	Typ.	Max.	単位
マイコンインタフェース デジタル入出力 タイミング特性	t <sub>M1</sub>	—	20	—	—	ns
	t <sub>M2</sub>	—	20	—	—	ns
	t <sub>M3</sub>	—	50	—	—	ns
	t <sub>M4</sub>	—	100	—	—	ns
	t <sub>M5</sub>	—	50	—	—	ns
	t <sub>M6</sub>	—	50	—	—	ns
	t <sub>M7</sub>	R <sub>DL</sub> = 1 kΩ, C <sub>DL</sub> = 20 pF	—	—	30	ns
	t <sub>M8</sub>	R <sub>DL</sub> = 1 kΩ, C <sub>DL</sub> = 20 pF	0	—	—	ns
	t <sub>M9</sub>	—	50	—	—	ns
	t <sub>M10</sub>	R <sub>DL</sub> = 1 kΩ, C <sub>DL</sub> = 20 pF	—	—	30	ns
	t <sub>M11</sub>	—	100	—	—	ns
EXCK クロック周波数	f <sub>EXCK</sub>	—	—	—	10	MHz

マイコンインターフェース入出力タイミング



## 交流特性（回線側コーデック/音響側コーデック）

 $(V_{DD} = 2.7 \sim 3.6 \text{ V}, T_a = -40 \sim +85^\circ\text{C})$ 

項目	記号	条件			Min.	Typ.	Max.	単位
		周波数 (Hz)	レベル (dBm0)	その他				
送信周波数特性	LossT1	0 ~ 60	0	(*3)	25	—	—	dB
	LossT2	300 ~ 3000			-0.15	—	0.2	
	LossT3	1020			基準値			
	LossT4	3300			-0.15	—	0.8	
	LossT5	3400			0	—	0.8	
	LossT6	3968.75			13	—	—	
受信周波数特性	LossR1	0 ~ 3000	0	(*3)	-0.15	—	0.2	dB
	LossR2	1020			基準値			
	LossR3	3300			-0.15	—	0.8	
	LossR4	3400			0	—	0.8	
	LossR5	3968.75			13	—	—	
送信信号対雑音比	SD T1	1020	3	(*3, *4)	35	—	—	dB
	SD T2		0		35	—	—	
	SD T3		-30		35	—	—	
	SD T4		-40		28	—	—	
	SD T5		-45		23	—	—	
受信信号対雑音比	SD R1	1020	3	(*3, *4)	35	—	—	dB
	SD R2		0		35	—	—	
	SD R3		-30		35	—	—	
	SD R4		-40		28	—	—	
	SD R5		-45		23	—	—	
送信レベル間損失誤差	GT T1	1020	3	(*3)	-0.2	—	0.2	dB
	GT T2		-10		基準値			
	GT T3		-40		-0.2	—	0.2	
	GT T4		-50		-0.5	—	0.5	
	GT T5		-55		-1.2	—	1.2	
受信レベル間損失誤差	GT R1	1020	3	(*3)	-0.2	—	0.2	dB
	GT R2		-10		基準値			
	GT R3		-40		-0.2	—	0.2	
	GT R4		-50		-0.5	—	0.5	
	GT R5		-55		-1.2	—	1.2	
無通話時雑音	N <sub>IDLT</sub>	—	—	(*3, *4)	—	—	-68 (-75.7)	dBm0p (dBmp)
	N <sub>IDLR</sub>	—	—	(*3, *4)	—	—	-72 (79.7)	dBm0p (dBmp)
絶対レベル	A <sub>VT</sub>	1020	0	A/LGSX (*3)	0.285	0.32	0.359	Vrms
	A <sub>VR</sub>			A/LVFRO (*3)	0.285	0.32	0.359	Vrms
電源雑音除去比	P <sub>SRRT</sub>	雑音周波数 : 0 ~ 50 kHz	雑音レベル : 50 mV <sub>PP</sub>	(*3)	30	—	—	dB
	P <sub>SRRR</sub>				30	—	—	dB

注記 : \*3. CODEC 入出力信号の Gain = 1

\*4. P-メッセージフィルタ使用

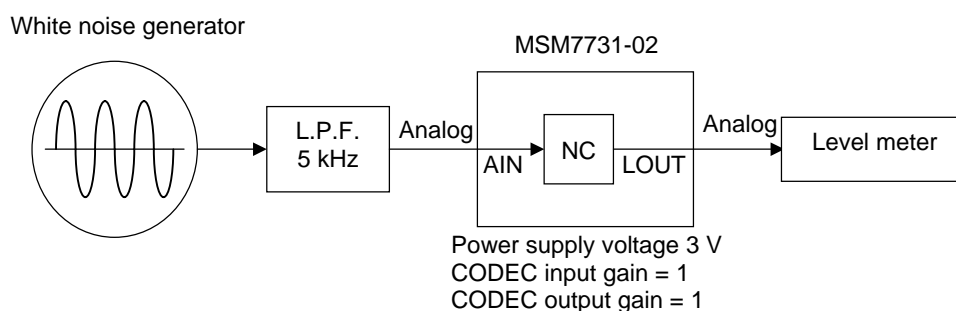
0.320 Vrms = 0 dBm0 = -7.7 dBm

## ノイズキャンセラ特性

 $(V_{DD} = 2.7 \sim 3.6 \text{ V}, T_a = -40 \sim +85^\circ\text{C})$ 

項目	記号	条件	Min.	Typ.	Max.	単位
ノイズ減衰量	$N_{RES}$	ホワイトノイズ、音声帯域	13	17	—	dB

## Measurement System Block Diagram

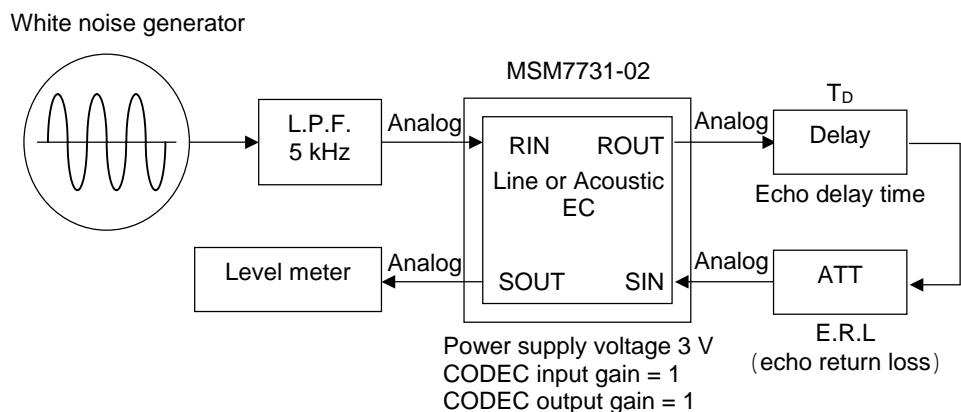


## エコーキャンセラ特性

 $(V_{DD} = 2.7 \sim 3.6 \text{ V}, T_a = -40 \sim +85^\circ\text{C})$ 

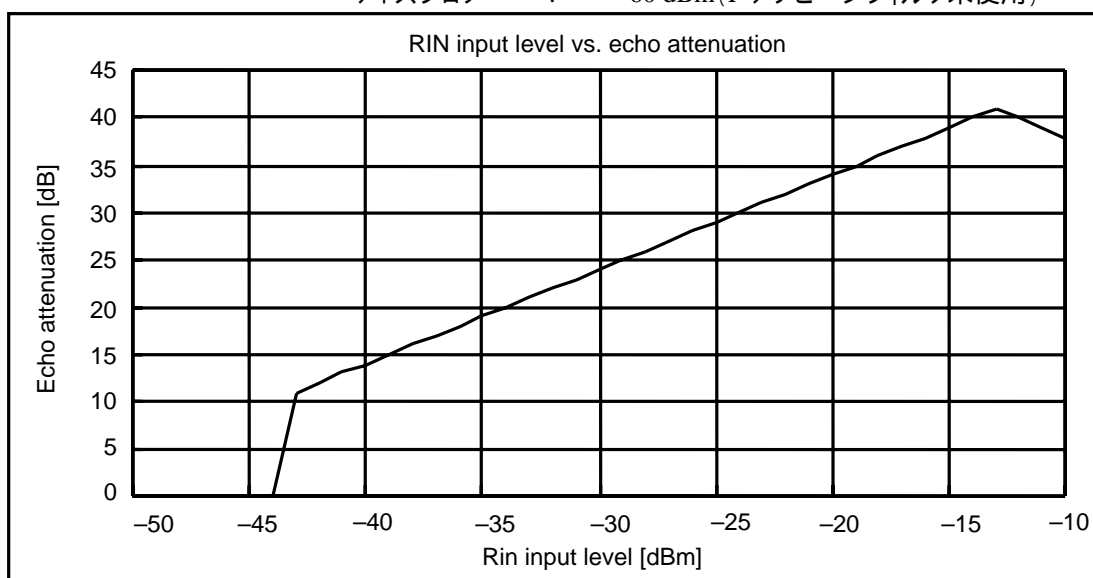
項目	記号	条件	Min.	Typ.	Max.	単位
エコー減衰量	$E_{RES}$	音響側	—	35	—	dB
		回線側 (コーデック, 16 ビット・リニア使用時)				
		回線側 ( $\mu$ -law PCM 使用時)				
消去可能エコー遅延時間	$T_{ACOUD}$	Single モード	—	—	59	ms
	$T_{ACOUD}$	Dual モード (音響側)	—	—	$59 \cdot T_{lined}$	ms
	$T_{LINED}$	Dual モード (回線側)	—	—	27	ms

## Measurement System Block Diagram



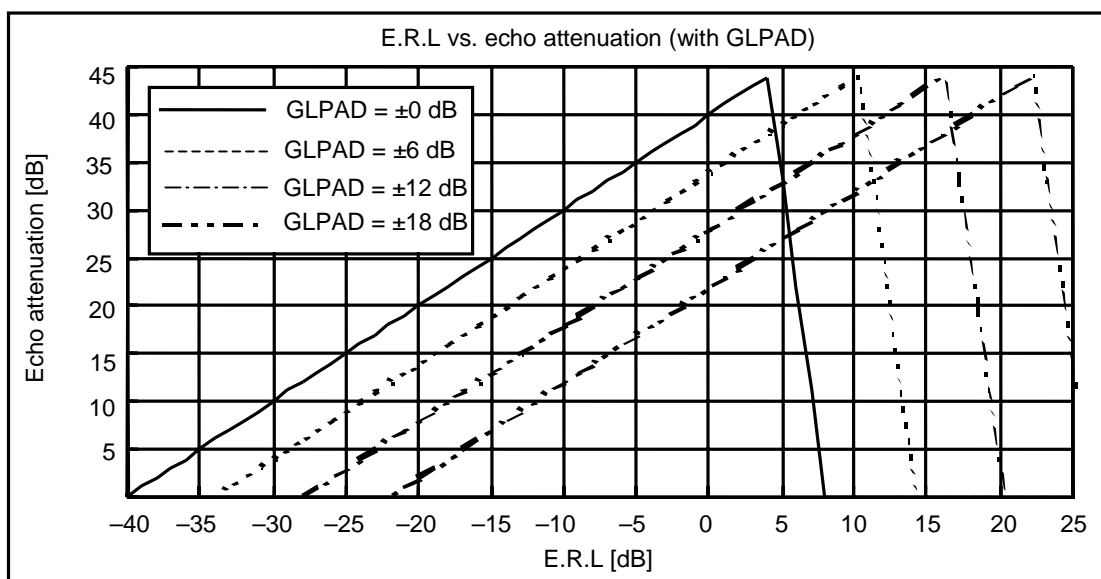
• Rin 入力レベル 対 エコー減衰量

(測定条件)	Rin 信号	:	5 kHz 帯域ホワイトノイズ
	E.R.L	:	-6 dB
	遅延時間	:	4 ms
	ATT, GC	:	OFF
	ノイズフロア	:	-60 dBm(P-メッセージフィルタ未使用)

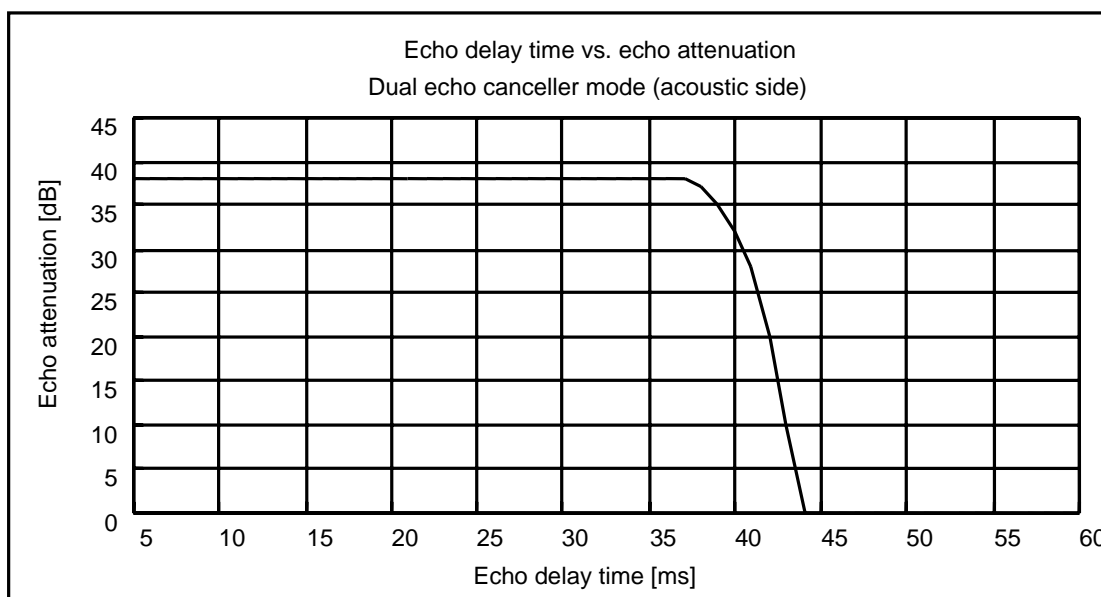


• E.R.L 対 エコー減衰量 (GLPAD 挿入)

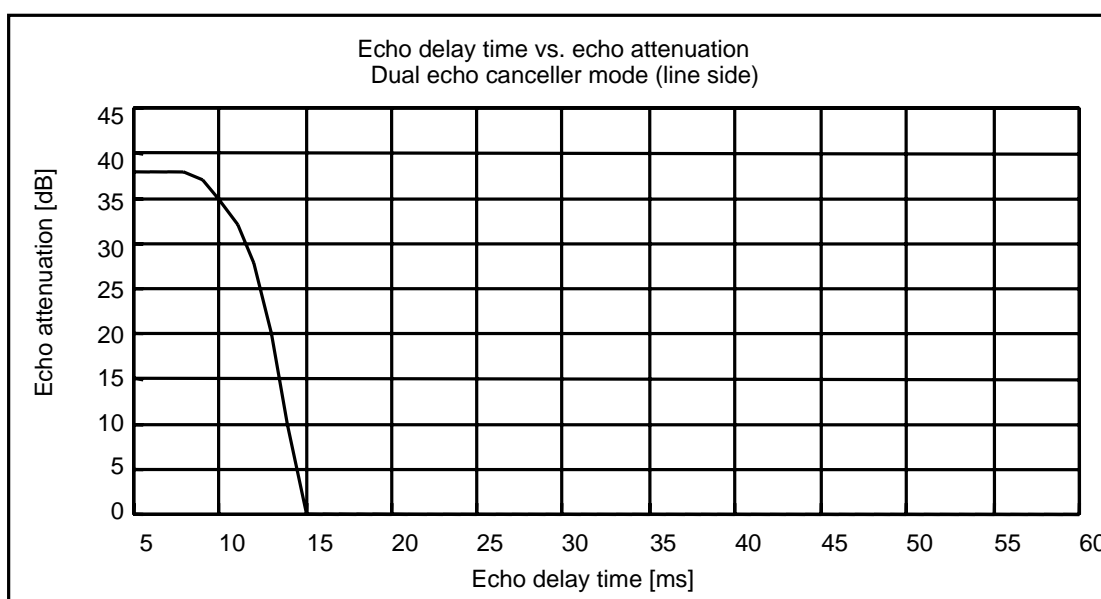
(測定条件)	Rin 信号	:	5 kHz 帯域ホワイトノイズ
	Rin 入力レベル	:	-20 dBm (GLPAD = ±0 dB 挿入時)
		:	-26 dBm (GLPAD = ±6 dB 挿入時)
		:	-32 dBm (GLPAD = ±12 dB 挿入時)
		:	-38 dBm (GLPAD = ±18 dB 挿入時)
	遅延時間	:	4 ms
	ATT, GC	:	OFF
	ノイズフロア	:	-60 dBm(P-メッセージフィルタ未使用)



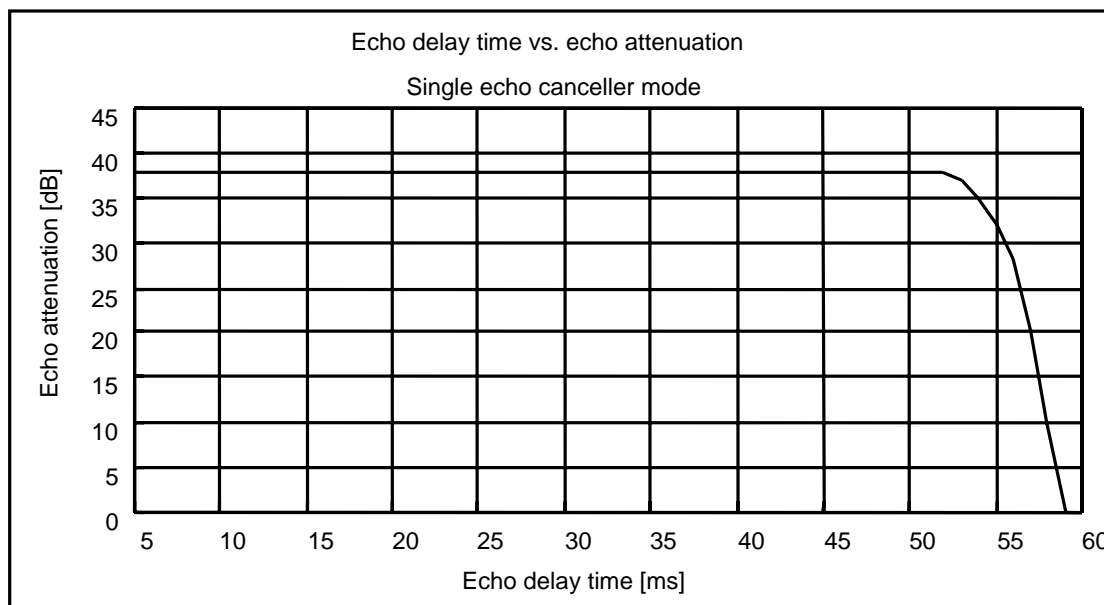
- エコー遅延時間 対 エコー減衰量 (Dual エコーキャンセラモード/音響側)  
 (測定条件) Rin 信号 : 5 kHz 帯域ホワイトノイズ  
 Rin 入力レベル : -16 dBm  
 E.R.L : -6 dB  
 ATT, GC : OFF  
 ノイズフロア : -60 dBm (P-メッセージフィルタ未使用)



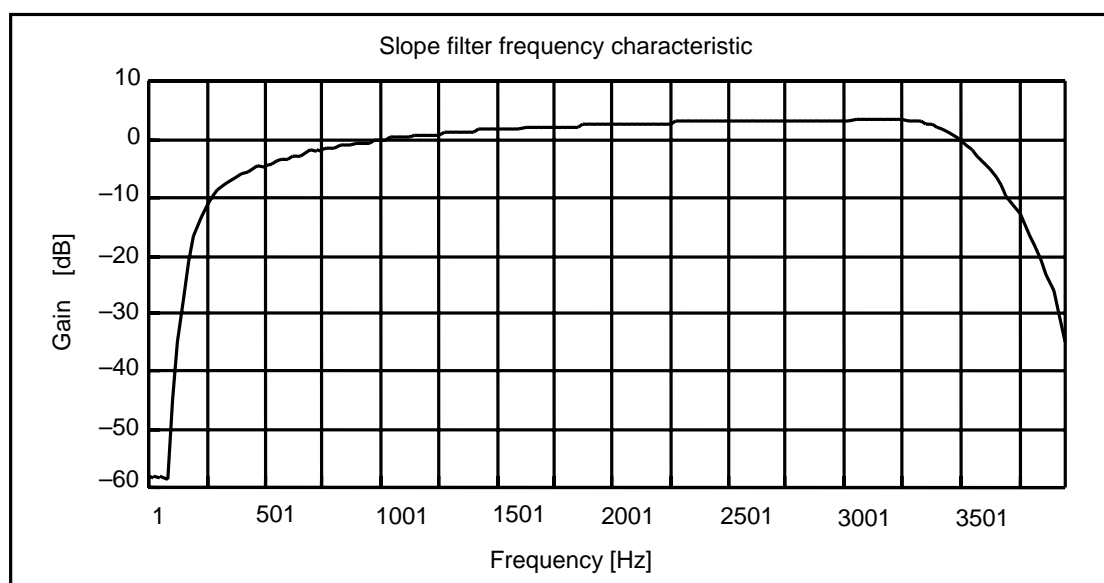
- エコー遅延時間 対 エコー減衰量 (Dual エコーキャンセラモード/回線側)  
 (測定条件) Rin 信号 : 5 kHz 帯域ホワイトノイズ  
 Rin 入力レベル : -16 dBm  
 E.R.L : -6 dB  
 ATT, GC : OFF  
 ノイズフロア : -60 dBm (P-メッセージフィルタ未使用)



- エコー遅延時間 対 エコー減衰量 (Single エコーキャンセラモード)  
 (測定条件) Rin 信号 : 5 kHz 帯域ホワイトノイズ  
 Rin 入力レベル : -16 dBm  
 E.R.L : -6 dB  
 ATT, GC : OFF  
 ノイズフロア : -60 dBm (P-メッセージフィルタ未使用)



- スローフィルタ周波数特性 (CODEC 周波数特性含む)  
 (測定条件) Rin 入力レベル : -16 dBm  
 ノイズフロア : -60 dBm (P-メッセージフィルタ未使用)



- エコーキャンセラ特性 データ-1 (Line Echo, ホワイトノイズ)
 

(測定条件)	Rin 信号	:	5 kHz 帯域ホワイトノイズ
	Rin 入力レベル	:	-20 dBm
	E.R.L	:	0 dB
	ATT, GC	:	OFF
	ノイズフロア	:	-60 dBm (P-メッセージフィルタ未使用)

 エコー減衰量 = 40 dB
- エコーキャンセラ特性 データ-2 (Line Echo, 音声)
 

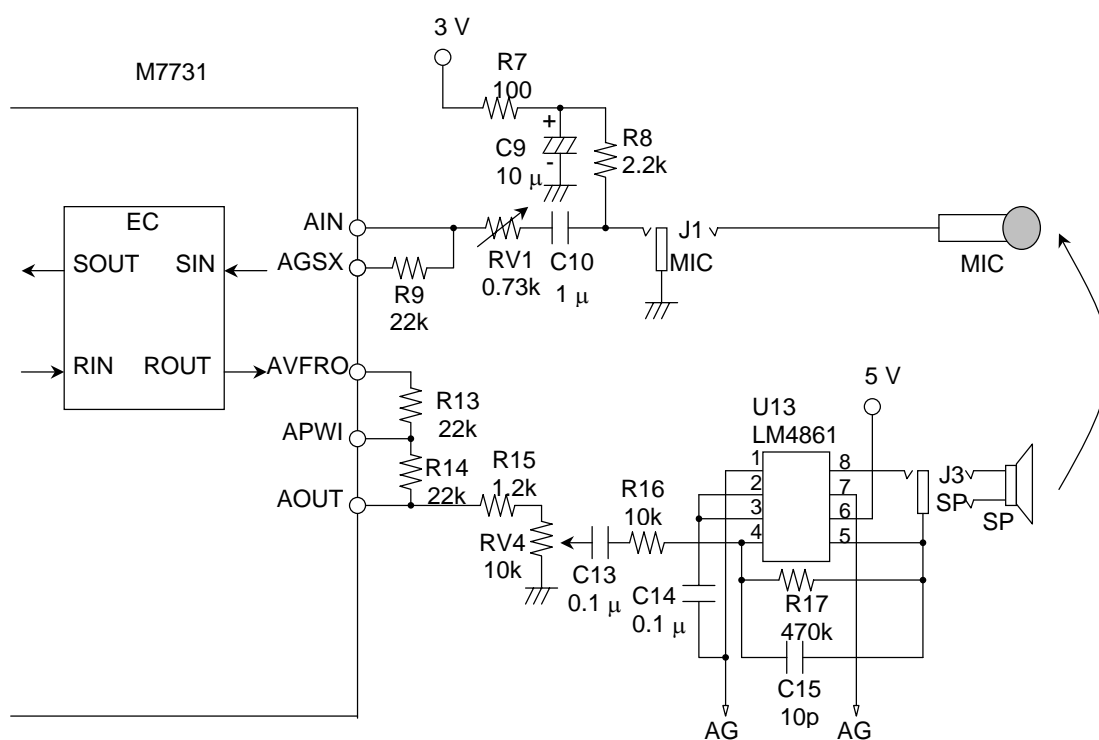
(測定条件)	Rin 信号	:	音声
	Rin 入力レベル	:	約-20 dBm
	E.R.L	:	0 dB
	ATT, GC	:	OFF
	ノイズフロア	:	-60 dBm (P-メッセージフィルタ未使用)

 エコー減衰量 = 34 dB
- エコーキャンセラ特性 データ-3 (Acoustic Echo, 音声)
 

(測定条件)	Rin 信号	:	音声
	Rin 入力レベル	:	約-20 dBm
	スピーカー出力レベル	:	80 dB (A) (at 1m)
	マイク、スピーカーの距離	:	5 cm
	GC	:	OFF
	ATT, Noise Canceller	:	ON
	ノイズフロア	:	-60 dBm (P-メッセージフィルタ未使用)

 エコー減衰量 = 34 dB

Measurement System Block Diagram (Acoustic Echo)



## 機能説明

## コントロールレジスタ

コントロールレジスタのレジスタマップを表 2 に示します。

表 2 コントロール・レジスタ・マップ

Reg Name	Address								Contents								R/W
	A6	A5	A4	A3	A2	A1	A0	B7	B6	B5	B4	B3	B2	B1	B0		
CR0	0	0	0	0	0	0	0	*PDN/RST	*RST	*#LINEEN	#CLKEN	#PCMEN	#PCMEEN	OPE *#MCUSEL	OPE *#ECSEL	R/W	
CR1	0	0	0	0	0	0	1	#DMWR	—	—	—	—	*GLPADTHR	*SLPTHR	*#NCSEL1	R/W	
CR2	0	0	0	0	0	1	0	—	—	RPAD6	RPAD5	*RPAD4	*RPAD3	*RPAD2	*RPAD1	R/W	
CR3	0	0	0	0	0	1	1	—	—	TPAD6	TPAD5	*TPAD4	*TPAD3	*TPAD2	*TPAD1	R/W	
CR4	0	0	0	0	1	0	0	*LTHR	—	LHLD	*LHD	LCLP	*NCPAD1	*LATT	*LGC	R/W	
CR5	0	0	0	0	1	0	1	*ATHR	—	AHLD	*AHD	ACLCP	*NCPAD2	*AATT	*AGC	R/W	
CR6	0	0	0	0	1	1	0	A15	A14	A13	A12	A11	A10	A9	A8	R/W	
CR7	0	0	0	0	1	1	1	A7	A6	A5	A4	A3	A2	A1	A0	R/W	
CR8	0	0	0	1	0	0	0	D15	D14	D13	D12	D11	D10	D9	D8	R/W	
CR9	0	0	0	1	0	0	1	D7	D6	D5	D4	D3	D2	D1	D0	R/W	
CR10	0	0	0	1	0	1	0	GPADA2	GPADA1	LPADA2	LPADA1	GPADL2	GPADL1	LPADL2	LPADL1	R/W	
CR11	0	0	0	1	0	1	1	READY	—	—	—	—	—	*#PCMSEL	#SYDPN	R/W	
CR12	0	0	0	1	1	0	0	—	—	—	—	—	*#NCSEL2	—	—	R/W	

注記 \* : ポート(端子)との併用制御コントロールビット  
 — : 予約ビット、初期値("0")を変更しないで下さい。  
 # : イニシャルモード時のみ変更可能なコントロールビット。



## B2·····PCME 入出力制御

0: ON

1: OFF

OFF の時、PCME0 出力端子はハイインピーダンスとなります。また、PCME1 入力端子はアイドルパターン入力として内部処理されます。メッセージ送出およびメモ録音等に使用しない場合、この制御で低消費化を図れます。本ビットはパワーダウンリセットおよびイニシャルモード時のみ設定/変更可能です。

## B1, 0····動作モード選択

## (0, 0) : イニシャルモード

リセット/パワーダウン解除後、約 200 ms で本モードに入ります。

本モードでのみ内部デフォルト格納メモリ変更および CR0-B5 ~ 0, CR1-B7・0, CR11-B1・0, CR12-B2 の設定が可能です。また本モードではデジタル信号出力端子はハイインピーダンス、デジタル通信入力端子はアイドルパターン入力として内部処理され、エコーキャンセラ、ノイズキャンセラは動作しません。また MCUSEL 端子がデジタル“1”の時は本モードをスキップします。本モードは下記モードに設定することにより解除されます。図 5 のフローチャートを参照して下さい。

## (1, 0) : Dual エコーキャンセラモード

音響エコーキャンセラ、回線エコーキャンセラ、およびその他の機能がコントロールレジスタの制御により動作可能になります。図 6 を参照して下さい。本モードでの消去可能エコー遅延時間の初期値は以下の設定です。

音響側エコーキャンセラ消去可能時間: 44 ms

回線側エコーキャンセラ消去可能時間: 15 ms

## (1, 1) : Single エコーキャンセラモード

音響エコーキャンセラ、およびその他の機能がコントロールレジスタの制御により動作可能になります。本モードでは、回線エコーキャンセラ制御は不要です。図 7 を参照して下さい。本モードでの消去可能エコー遅延時間の初期値は以下の設定です。

音響側エコーキャンセラ消去可能時間: 59 ms

## (その他) : 予約ビット (使用不可)

(注) MCUSEL 端子と B1、ECSEL 端子と B0 は内部で OR をとり処理されます。

イニシャルモード解除後のイニシャルモードへの復帰は、パワーダウンリセットにより行って下さい。

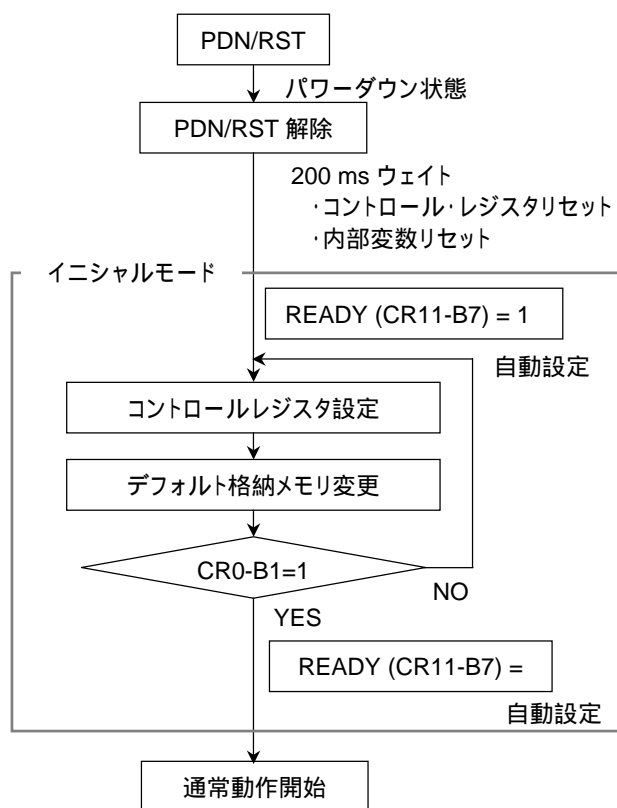


図5 イニシャルモード・フローチャート

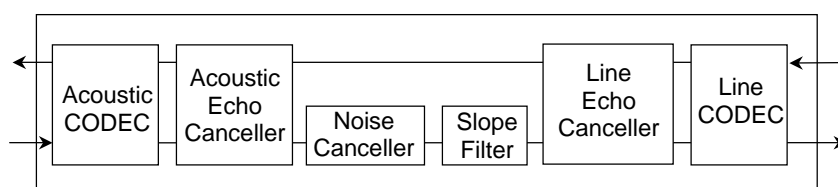


図6 Dual エコーキャンセラモード

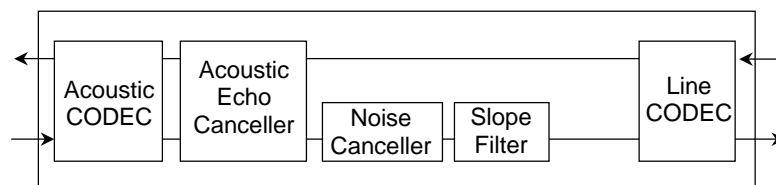


図7 Single エコーキャンセラモード

## (2) CR1

	B7	B6	B5	B4	B3	B2	B1	B0
CR1	DMWR	—	—	—	—	GLPADTHR	SLPTHR	NCSEL1
初期値	0	0	0	0	0	0	0	0

B7……内部データメモリライト制御      0: 書き込み禁止      1: 書き込み  
内部データメモリにおいて、CR6(A15～A8)、CR7(A7～A0)に設定されたアドレスに CR8(D15～D8)、CR9(D7～D0)に設定されたデータを書き込みます。書き込みはイニシャルモード時のみ可能です。詳細は内部データメモリアクセス方法を参照して下さい。

B6, 5, 4, 3…予約ビット      初期値変更禁止

B2……エコーキャンセラ入出力 PAD 制御      0: スルーモード      1: ノーマルモード  
エコーキャンセラの SinL/A 入力に用意された減衰器(LPADL/A)、SoutL/A 出力に用意された増幅器(GPADL/A)を制御します。レベル設定は CR10 で行い、それぞれ±18, 12, 6, 0 dB が設定可能です。デフォルトは±12 dB です。エコーリターンロス(エコーの戻り値)が増幅系の場合に使用して下さい。このビットの設定を変更した場合は、RST 端子または RST ビット(CR0-B6)により係数リセットを必ず行って下さい。また、このビットは SYNC 信号の立ち上がり同期して読み取りますので、250 μs 以上の間状態を保持して下さい。本ビットは内部で GLPADTHR 端子と OR をとり処理されます。

B1……スローフィルタ制御      0: ノーマルモード (スローフィルタ動作)      1: スルーモード  
送信スローフィルタの動作を制御します。スルーモードではフィルタを停止しデータをスルーで出力します。スローフィルタは低周波のノイズを軽減し通話品質の改善をします。スローフィルタ周波数特性を参照して下さい。また、このビットは SYNC 信号に同期して読み取りますので、250 μs 以上の間状態を保持して下さい。本ビットは内部で SLPTHR 端子と OR をとり処理されます。

B0……ノイズ消去量選択制御  
ノイズキャンセラのノイズ消去量を選択します。スルーモードでは、ノイズキャンセラを停止しデータをスルーで出力します。ノーマルモードでは、ノイズキャンセラは通常動作します。ノーマルモード時のノイズ消去量の選択はイニシャルモード解除後に行われませんので、通常動作中のノイズ消去量の変更は無効になります。ノイズ消去量を変更する場合は PDN/RST 端子または PDN/RST ビット(CR0-B7)によりリセットを行って下さい。また通常動作中のスルーモードへの変更、およびノーマルモードへの復帰は可能です。本ビットは NCSEL1 端子と OR をとり処理されます。(CR12-B2: NCSEL2 参照)

注意) ノイズ消去量とノイズキャンセル後の音質はトレードオフの関係になりますので、音質と合わせて消去量を選択して下さい。

NCSEL2	NCSEL1	NC モード	消去量 (dB)	音質
0	0	ノーマルモード	17	良 ↕ 最良
1	1	ノーマルモード	13.5	
1	0	ノーマルモード	8	
0	1	スルーモード	—	—

## (3) CR2 (受信側レベル制御)

	B7	B6	B5	B4	B3	B2	B1	B0
CR2	—	—	RPAD6	RPAD5	RPAD4	RPAD3	RPAD2	RPAD1
初期値	0	0	0	0	0	0	0	0

B7, 6…予約ビット

初期値変更禁止

B5, 4, 3, 2, 1, 0…受信レベル設定 (RPAD)

受信信号ゲイン調整および MUTE 設定ビットです。MUTE レベルの設定値は端子制御と異なるので注意して下さい。また、このビットは SYNC 信号の立ち上がり同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。本レジスタを使用する時は RPAD4-1 端子をデジタル “0” に設定して下さい。

(0,0,1,0,1,0)	: 30 dB
(0,0,1,0,0,1)	: 27 dB
(0,0,1,0,0,0)	: 24 dB
(0,0,0,1,1,1)	: 21 dB
(0,0,0,1,1,0)	: 18 dB
(0,0,0,1,0,1)	: 15 dB
(0,0,0,1,0,0)	: 12 dB
(0,0,0,0,1,1)	: 9 dB
(0,0,0,0,1,0)	: 6 dB
(0,0,0,0,0,1)	: 3 dB
(0,0,0,0,0,0)	: 0 dB
(1,1,1,1,1,1)	: -3 dB
(1,1,1,1,1,0)	: -6 dB
(1,1,1,1,0,1)	: -9 dB
(1,1,1,1,0,0)	: -12 dB
(1,1,1,0,1,1)	: -15 dB
(1,1,1,0,1,0)	: -18 dB
(1,1,1,0,0,1)	: -21 dB
(1,1,1,0,0,0)	: -24 dB
(1,1,0,1,1,1)	: -27 dB
(1,1,0,1,1,0)	: -30 dB
(1,1,0,1,0,1)	: -33 dB
(1,1,0,1,0,0)	: -36 dB
(1,1,0,0,1,1)	: -39 dB
(1,1,0,0,1,0)	: -42 dB
(1,1,0,0,0,1)	: -45 dB
(1,1,0,0,0,0)	: -48 dB
(1,0,1,1,1,1)	: -51 dB
(1,0,1,1,1,0)	: -54 dB
(1,0,1,1,0,1)	: -57 dB
(1,0,1,1,0,0)	: -60 dB
(1,0,1,0,1,1)	: MUTE

## (4) CR3 (送信側レベル制御)

	B7	B6	B5	B4	B3	B2	B1	B0
CR3	—	—	TPAD6	TPAD5	TPAD4	TPAD3	TPAD2	TPAD1
初期値	0	0	0	0	0	0	0	0

B7, 6…予約ビット

初期値変更禁止

B5, 4, 3, 2, 1, 0…送信レベル設定 (TPAD)

送信信号ゲイン調整および MUTE 設定ビットです。MUTE レベルの設定値は端子制御と異なるので注意して下さい。また、このビットは SYNC 信号の立ち上がり同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。本レジスタを使用する時は TPAD4-1 端子をデジタル “0” に設定して下さい。

(0,0,1,0,1,0)	: 30 dB
(0,0,1,0,0,1)	: 27 dB
(0,0,1,0,0,0)	: 24 dB
(0,0,0,1,1,1)	: 21 dB
(0,0,0,1,1,0)	: 18 dB
(0,0,0,1,0,1)	: 15 dB
(0,0,0,1,0,0)	: 12 dB
(0,0,0,0,1,1)	: 9 dB
(0,0,0,0,1,0)	: 6 dB
(0,0,0,0,0,1)	: 3 dB
(0,0,0,0,0,0)	: 0 dB
(1,1,1,1,1,1)	: -3 dB
(1,1,1,1,1,0)	: -6 dB
(1,1,1,1,0,1)	: -9 dB
(1,1,1,1,0,0)	: -12 dB
(1,1,1,0,1,1)	: -15 dB
(1,1,1,0,1,0)	: -18 dB
(1,1,1,0,0,1)	: -21 dB
(1,1,1,0,0,0)	: -24 dB
(1,1,0,1,1,1)	: -27 dB
(1,1,0,1,1,0)	: -30 dB
(1,1,0,1,0,1)	: -33 dB
(1,1,0,1,0,0)	: -36 dB
(1,1,0,0,1,1)	: -39 dB
(1,1,0,0,1,0)	: -42 dB
(1,1,0,0,0,1)	: -45 dB
(1,1,0,0,0,0)	: -48 dB
(1,0,1,1,1,1)	: -51 dB
(1,0,1,1,1,0)	: -54 dB
(1,0,1,1,0,1)	: -57 dB
(1,0,1,1,0,0)	: -60 dB
(1,0,1,0,1,1)	: MUTE

## (5) CR4 (回線エコーキャンセラ設定)

	B7	B6	B5	B4	B3	B2	B1	B0
CR4	LTHR	—	LHLD	$\overline{\text{LHD}}$	LCLP	NCPAD1	$\overline{\text{LATT}}$	$\overline{\text{LGC}}$
初期値	0	0	0	0	0	0	0	0

B7……スルーモード制御      1: スルーモード      0: ノーマルモード(エコーキャンセル動作)  
 回線エコーキャンセラのスルーモード制御ビットで RinL, SinL のデータを RoutL, SoutL にそれぞれエコー係数を保持したままスルーで出力します。なおスルーモード時は、LHD, LHLD, LATT, LGC の機能は無効になります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu\text{s}$  以上の間状態を保持して下さい。本ビットは内部で LTHR 端子と OR をとり処理されます。

B6……予約ビット      初期値変更禁止

B5……係数更新制御      1: 係数固定      0: 係数更新  
 回線エコーキャンセラの適応 FIR フィルタ(AFF)の係数更新の有無を選択します。この機能は LTHR がノーマルモードの時、有効になります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu\text{s}$  以上の間状態を保持して下さい。

B4……ハウリングディテクタ制御      1: OFF      0: ON  
 ハンズフリー等の音響系で発生するハウリングを検出し、消去を行う機能の制御です。この機能は LTHR がノーマルモードの時、有効になります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu\text{s}$  以上の間状態を保持して下さい。本ビットは内部で LHD 端子と OR をとり処理されます。

B3……センタークリップ制御      1: ON      0: OFF  
 回線エコーキャンセラの SoutL 出力が  $-57 \text{ dBm0}$  以下の時、強制的に正の最小値にはりつけるセンタークリップ機能です。この機能は LTHR がノーマルモードの時、有効になります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu\text{s}$  以上の間状態を保持して下さい。

B2……NCPAD 制御  
 ノイズキャンセラの入出力ゲイン調整を行います。このゲイン調整は、ノイズキャンセル後の音質調整に有効です。ノイズキャンセラの入力レベルが大きい程、音質は良くなります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu\text{s}$  以上の間状態を保持して下さい。本ビットは内部で NCPAD1 端子と OR をとり処理されます。(CR5-B2;NCPAD2 参照)

NCPAD2	NCPAD1	GPADNC (dB)	LPADNC (dB)
0	0	0	0
0	1	6	-6
1	0	12	-12
1	1	18	-18



## (6) CR5 (音響エコーキャンセラ設定)

	B7	B6	B5	B4	B3	B2	B1	B0
CR5	ATHR	—	AHLD	AHD	ACLP	NCPAD2	AATT	AGC
初期値	0	0	0	0	0	0	0	0

B7……スルーモード制御      1: スルーモード      0: ノーマルモード(エコーキャンセル動作)  
音響エコーキャンセラのスルーモード制御ビットで RinA, SinA のデータを RoutA, SoutA にそれぞれエコー係数を保持したままスルーで出力します。なおスルーモード時は、AHD, AHLD, AATT, AGC の機能は無効になります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。本ビットは内部で ATHR 端子と OR をとり処理されます。

B6……予約ビット      初期値変更禁止

B5……係数更新制御      1: 係数固定      0: 係数更新  
音響エコーキャンセラの適応 FIR フィルタ(AFF)の係数更新の有無を選択します。この機能は ATHR がノーマルモードの時、有効になります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。

B4……ハウリングディテクタ制御      1: OFF      0: ON  
ハンズフリー等の音響系で発生するハウリングを検出し、消去を行う機能の制御です。この機能は ATHR がノーマルモードの時、有効になります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。本ビットは内部で AHD 端子と OR をとり処理されます。

B3……センタークリップ制御      1: ON      0: OFF  
音響エコーキャンセラの SoutA 出力が -57 dBm0 以下の時、強制的に正の最小値にはりつけるセンタークリップ機能です。この機能は ATHR がノーマルモードの時、有効になります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。

B2……NCPAD 制御  
ノイズキャンセラの入出力ゲイン調整を行います。このゲイン調整は、ノイズキャンセル後の音質調整に有効です。ノイズキャンセラの入力レベルが大きい程、音質は良くなります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。本ビットは内部で NCPAD2 端子と OR をとり処理されます。(CR4-B2: NCPAD1 参照)

NCPAD2	NCPAD1	GPADNC (dB)	LPADNC (dB)
0	0	0	0
0	1	6	-6
1	0	12	-12
1	1	18	-18

B1.....アッテネータ制御      1: ATT 12 dB      0: ATT 6 dB

音響エコーキャンセラの RinA 入力、SoutA 出力に用意された減衰器 (ATTsA, ATTrA) によりハウリングを防止させる ATT 機能の減衰値を選択します。RinA のみに入力があった場合は SoutA の ATT (ATTsA) が挿入されます。SinA のみに入力があった場合および SinA、RinA 両方に入力があった場合は RinA 入力の ATT (ATTrA) が挿入されます。ATT 値はそれぞれ約 6 dB または 12 dB が選択可能です。この機能は ATHR がノーマルモードの時、有効になります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。本ビットは内部で AATT 端子と OR をとり処理されます。

B0.....ゲインコントローラ制御      1: GC OFF      0: GC ON

音響エコーキャンセラの RinA 入力に用意されたゲインコントローラ (GainA) により RinA 入力レベルの制御やハウリングの防止を行うゲインコントロール機能の ON/OFF を選択します。RIN のレベルが -10 dBm0 から効きはじめる 0 ~ -8.5 dB の範囲でレベルを制御します。この機能は ATHR がノーマルモードの時、有効になります。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。本ビットは内部で AGC 端子と OR をとり処理されます。

## (7) CR6 (内部データメモリ書き込み用レジスタ)

	B7	B6	B5	B4	B3	B2	B1	B0
CR6	A15	A14	A13	A12	A11	A10	A9	A8
初期値	0	0	0	0	0	0	0	0

## B7-0.....メモリ上位アドレス制御

メモリ上位アドレス設定レジスタです。書き込み方法は内部メモリレジスタ・アクセス方法を参照して下さい。

## (8) CR7 (内部データメモリ書き込み用レジスタ)

	B7	B6	B5	B4	B3	B2	B1	B0
CR7	A7	A6	A5	A4	A3	A2	A1	A0
初期値	0	0	0	0	0	0	0	0

## B7-0.....メモリ下位アドレス制御

メモリ下位アドレス設定レジスタです。書き込み方法は内部メモリレジスタ・アクセス方法を参照して下さい。

## (9) CR8 (内部データメモリ書き込み用レジスタ)

	B7	B6	B5	B4	B3	B2	B1	B0
CR8	D15	D14	D13	D12	D11	D10	D9	D8
初期値	0	0	0	0	0	0	0	0

## B7-0.....メモリ上位データ制御

メモリ上位データ設定レジスタです。書き込み方法は内部メモリレジスタ・アクセス方法を参照して下さい。

## (10) CR9 (内部データメモリ書き込み用レジスタ)

	B7	B6	B5	B4	B3	B2	B1	B0
CR9	D7	D6	D5	D4	D3	D2	D1	D0
初期値	0	0	0	0	0	0	0	0

## B7-0.....メモリ下位データ制御

メモリ下位データ設定レジスタです。書き込み方法は内部メモリレジスタ・アクセス方法を参照して下さい。

## (11) CR10 (エコーキャンセラ入出力レベル設定)

	B7	B6	B5	B4	B3	B2	B1	B0
CR10	GPADA2	GPADA1	LPADA2	LPADA1	GPADL2	GPADL1	LPADL2	LPADL1
初期値	0	0	0	0	0	0	0	0

## B7, 6・・・音響側出力レベル制御

音響エコーキャンセラ出力 SoutA のゲイン用 PAD のレベル制御です。PAD の ON/OFF 制御は GLPADTHR 端子または GLPADTHR コントロールレジスタ (CR1-B2) で行います。設定値は、LPADA2,1 レベルと同等のプラス側レベルを設定することをお奨めします。このビットの設定を変更した場合は、RST 端子または RST ビット (CR0-B6) により係数リセットを必ず行って下さい。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。

(0,1) : +18 dB

(0,0) : +12 dB

(1,1) : +6 dB

(1,0) : 0 dB

## B5, 4・・・音響側入力レベル制御

音響エコーキャンセラ入力 SinA のロス用 PAD のレベル制御です。PAD の ON/OFF 制御は GLPADTHR 端子または GLPADTHR コントロールレジスタ (CR1-B2) で行います。設定値はエコー・リターン・ロス (エコーの戻り値) が減衰系になるようにレベルを設定して下さい。このビットの設定を変更した場合は、RST 端子または RST ビット (CR0-B6) により係数リセットを必ず行って下さい。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。

(0,1) : -18 dB

(0,0) : -12 dB

(1,1) : -6 dB

(1,0) : 0 dB

## B3, 2・・・回線側出力レベル制御

回線エコーキャンセラ出力 SoutL のゲイン用 PAD のレベル制御です。PAD の ON/OFF 制御は GLPADTHR 端子または GLPADTHR コントロールレジスタ (CR1-B2) で行います。設定値は、LPADL2,1 レベルと同等のプラス側レベルを設定することをお奨めします。このビットの設定を変更した場合は、RST 端子または RST ビット (CR0-B6) により係数リセットを必ず行って下さい。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。

(0,1) : +18 dB

(0,0) : +12 dB

(1,1) : +6 dB

(1,0) : 0 dB

**B1, 0... 回線側入力レベル制御**

回線エコーキャンセラ入力 SinL のロス用 PAD のレベル制御です。PAD の ON/OFF 制御は GLPADTHR 端子または GLPADTHR コントロールレジスタ(CR1-B2)で行います。設定値はエコー・リターン・ロス(エコーの戻り値)が減衰系になるようにレベルを設定して下さい。このビットの設定を変更した場合は、RST 端子または RST ビット(CR0-B6)により係数リセットを必ず行って下さい。また、このビットは SYNC 信号に同期して読み取りますので、250  $\mu$ s 以上の間状態を保持して下さい。

(0,1) : -18 dB

(0,0) : -12 dB

(1,1) : -6 dB

(1,0) : 0 dB

## (12) CR11 (SYNC-PDWN 制御レジスタ)

	B7	B6	B5	B4	B3	B2	B1	B0
CR11	READY	—	—	—	—	—	PCMSEL	SYPDN
初期値	0	0	0	0	0	0	0	0

B7……データ書き込み表示 1: 書き込み可能 0: 書き込み禁止  
 パワーダウン/リセット解除後、本 LSI はイニシャルモードに入ります。イニシャルモード時のみ本ビットは“1”となり内部データメモリアクセスが可能になります。本ビットをチェックすることにより外部 MCU で書き込み可能状態にあるかを検出できます。

B6-2……予約ビット 初期値変更禁止

B1……PCM 符号形式制御 1:  $\mu$ -law PCM 0: 16 ビットリニア  
 デジタルデータ通信の符号形式選択ビットです。デジタル“1”で  $\mu$ -law PCM 符号形式、デジタル“0”で 16 ビットリニア(2' コンプリメント)符号形式が選択されます。尚 BCLK 信号が内部クロック選択時の出力クロック周波数は、本ビットの設定に因らず PCMSEL 端子の設定に依存しますのでご注意ください。デジタルインタフェースを使用しない場合は、このビットをデジタル“0”の 16 ビットリニア符号形式に設定して下さい。この設定は PCMSEL 端子と OR 処理されますので端子により制御する時はこのビットをデジタル“0”に設定して下さい。本ビットはパワーダウン/リセットおよびイニシャルモード時のみ設定/変更可能です。

B0……SYNC-PDWN 制御 1: PDN/RST パワーダウン 0: PDWN パワーダウン  
 SYNC 信号をデジタル“1”またはデジタル“0”に固定することにより自動的にパワーダウン状態になる機能の制御ビットです。この機能は CLKSEL 端子により外部クロックモードが選択された時に有効になります。パワーダウンは、以下の 2 種類が選択可能です。  
 ・PDN/RST パワーダウン  
 SYNC 信号が 8 kHz 以上変化しない場合、本 LSI は自動的にコントロールレジスタ・PDN/RST (CR0-B7) にデジタル“1”内部書き込みを行い、パワーダウン/リセット状態になります。通常動作への復帰は、PDN/RST 端子または PDN/RST ビット(CR0-7)によりリセットを行うことで復帰します。復帰後の状態は、電源投入後のリセット時と同等です。  
 ・PDWN パワーダウン  
 SYNC 信号が 8 kHz 以上変化しない場合、本 LSI は自動的にパワーダウン状態になります。パワーダウン時、アナログ出力は“0”出力(無音)、SG 出力は約 1.4 V を保持します。通常動作への復帰は、SYNC 信号の立ち上がりを検出して復帰します。復帰後の状態は、内部変数およびエコーキャンセラ、ノイズキャンセラのフィルタ係数がリセットされます。コントロールレジスタの各ビットは保持され、約 200 ms 後通常動作になります。

	PDN/RST パワーダウン	PDWN パワーダウン
SYPDN (CR11-B0)	1	0
SYNC 停止後の内部処理	PDN/RST (CR0-B7) = 1	無音制御
パワーダウン解除方法	PDN/RST 端子又はビット	SYNC 立ち上がりエッジ
パワーダウン解除後	・リセット コントロールレジスタ各ビット 内部変数 エコーキャンセラ・フィルタ係数 ノイズキャンセラ・フィルタ係数	・リセット 内部変数 エコーキャンセラ・フィルタ係数 ノイズキャンセラ・フィルタ係数 ・保持 コントロールレジスタ各ビット
消費電流	標準 0.02 mA	TBD (10 mA 予定)

## (13) CR12 (予約レジスタ)

	B7	B6	B5	B4	B3	B2	B1	B0
CR12	—	—	—	—	—	NCSEL2	—	—
初期値	0	0	0	0	0	0	0	0

B7, 6, 5, 4, 3 予約ビット

初期値変更禁止

## B2……ノイズ消去量選択制御

ノイズキャンセラのノイズ消去量を選択します。スルーモードでは、ノイズキャンセラを停止しデータをスルーで出力します。ノーマルモードでは、ノイズキャンセラは通常動作します。ノーマルモード時のノイズ消去量の選択はイニシャルモード解除後に行われますので、通常動作中のノイズ消去量の変更は無効になります。ノイズ消去量を変更する場合はPDN/RST 端子または PDN/RST ビット(CR0-B7)によりリセットを行って下さい。また通常動作中のスルーモードへの変更、およびノーマルモードへの復帰は可能です。本ビットはNCSEL2 端子とOR をとり処理されます。(CR1-B0: NCSEL1 参照)

注意) ノイズ消去量とノイズキャンセル後の音質はトレードオフの関係になりますので、音質と合わせて消去量を選択して下さい。

NCSEL2	NCSEL1	NC モード	消去量 (dB)	音質
0	0	ノーマルモード	17	良 ↕ 最良
1	1	ノーマルモード	13.5	
1	0	ノーマルモード	8	
0	1	スルーモード	—	—

B1, 0……予約ビット

初期値変更禁止

### 端子設定とコントロールレジスタについて

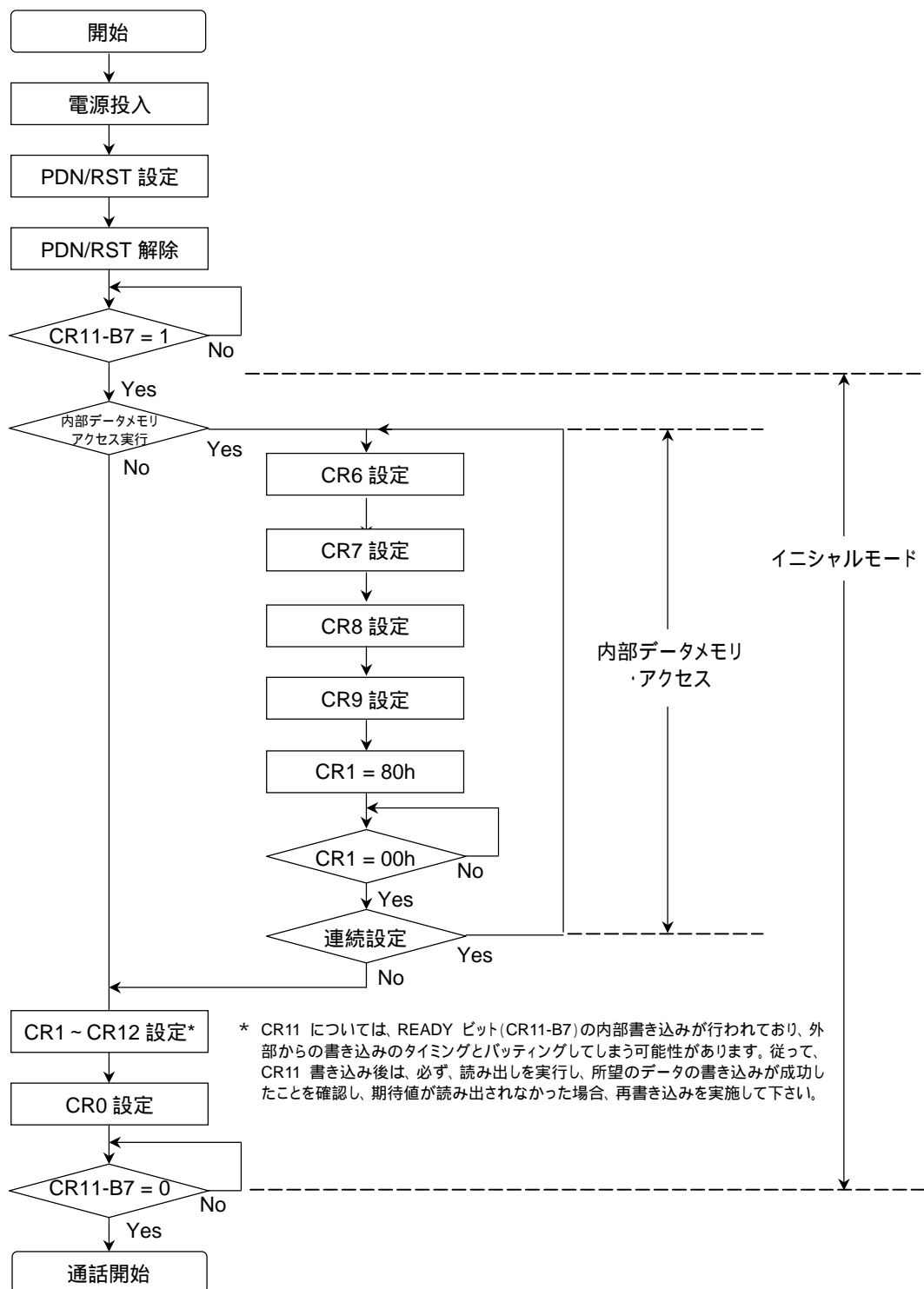
本 LSI は同一機能を端子またはコントロールレジスタで併用制御可能です。これは、LSI 内部で OR 処理を行い実現させるため、例えば端子により制御する場合はコントロールレジスタの設定が重要になります。以下に端子制御する場合のコントロールレジスタの値、またコントロールレジスタ制御する場合の端子の設定を表します。端子により制御する時のコントロールレジスタ設定は PDN/RST 端子または PDN/RST ビット (CR0-B7) によりリセットを行った時に設定される初期値です。

**表 3 端子とコントロールレジスタの関係**

機能名	コントロールレジスタにより制御する時の端子設定	端子により制御する時のコントロールレジスタ設定
LINEEN	デジタル “0”	0
PDN/RST	デジタル “1”	0
PCMSEL	デジタル “0”	0
ECSEL	デジタル “0”	0
LTHR/ATHR	デジタル “0”	0
LHD/AHD	デジタル “0”	0
LATT/AATT	デジタル “0”	0
LGC/AGC	デジタル “0”	0
GLPADTHR	デジタル “0”	0
SLPTHR	デジタル “0”	0
RST	デジタル “1”	0
MCUSEL	デジタル “0”	0
RPAD4-1	デジタル “0”	0
TPAD4-1	デジタル “0”	0
NCSEL1, 2	デジタル “0”	0
NCPAD1, 2	デジタル “0”	0

## マイコンによる制御方法

シリアル・マイコン・インタフェースによるマイコン制御を行う場合の制御方法を以下に示します。



### 内部データメモリ・アクセス方法

エコーキャンセラ・消去可能遅延時間、アッテネータ減衰量、ノイズキャンセラ・ノイズ消去量のデフォルト値をイニシャルモード時(CR0-B1 ~ 0 = "00")に変更することが可能です。

下記手順を参照して下さい。

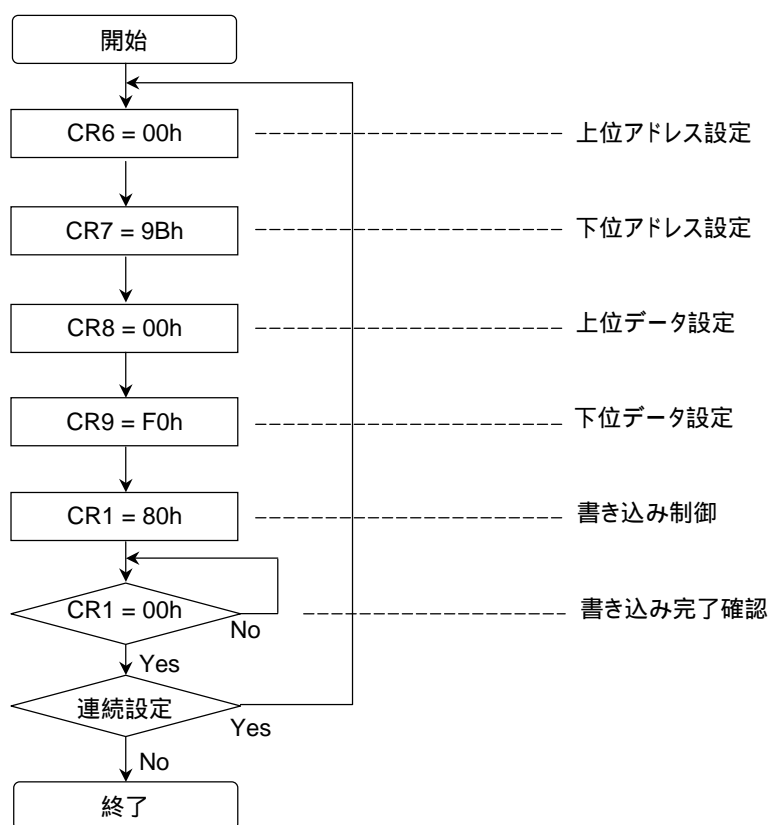
1. デフォルト値格納メモリアドレスを設定します。(CR6, 7)
2. 変更値(データ)を設定します。(CR8, 9)
3. 書き込みコマンドを設定します。(CR1-B7 = "1")

書き込み終了後、書き込みコマンド(CR1-B7)は"0"クリアされます。

また、連続書き込み可能です。

(例) Single エコーキャンセラモードの音響エコーキャンセラ消去可能遅延時間を 30 ms に変更する。

アドレス: 009Bh、データ: 00F0h



尚、本 LSI を以下の設定にてご使用頂いている場合、外部から供給される SYNC、及び、BCLK が停止すると、PDWN パワーダウン状態に遷移します。その後、SYNC、及び、BCLK の入力が開くと、自ら PDWN パワーダウン状態を脱し、通常動作に復帰しますが、CR6 ~ CR9 を用いた内部データメモリアクセスの手法により初期値の変更を施したもの(内部変数)は、クリアされ、初期値に戻りますのでご注意願います。尚、CR0 ~ CR5、CR10 ~ CR12 に設定された値は通常動作復帰時にも保持されます。

- ・ CLKSEL 端子 = デジタル"1" (外部クロックモード)
- ・ CR12-B0(SYPDN ビット) = "0"

## エコーキャンセラ消去遅延時間

エコーキャンセラの消去可能遅延時間を以下に示します。

## (1) Single エコーキャンセラモード

- ・音響エコーキャンセラ  
デフォルト 59 ms  
変更可能範囲 0.5 ~ 59 ms (0.5 ms ステップ)
- ・回線エコーキャンセラ 動作停止

## (2) Dual エコーキャンセラモード(音響、回線エコーキャンセラ動作)

条件 音響側遅延時間 + 回線側遅延時間 59 ms

- ・音響エコーキャンセラ  
デフォルト 44 ms  
変更可能範囲 0.5 ~ 58.5 ms (0.5 ms ステップ)
- ・回線エコーキャンセラ  
デフォルト 15 ms  
変更可能範囲 0.5 ~ 27 ms (0.5 ms ステップ)

格納メモリアドレスを以下に示します。

## (1) Single エコーキャンセラモード

音響エコーキャンセラ遅延時間格納メモリアドレス 009Bh

## (2) Dual エコーキャンセラモード(音響、回線エコーキャンセラ動作)

音響エコーキャンセラ遅延時間格納メモリアドレス 0099h

回線エコーキャンセラ遅延時間格納メモリアドレス 009Ah

遅延時間の計算方法を以下に示します。

遅延時間(秒) × 8000 = 遅延時間データ (HEX)

例) 30 ms  
 $0.03 \times 8000 = 240$  (DEC)  
 $= 00F0$  (HEX)

エコーキャンセラ・モード	エコーキャンセラ	アドレス	デフォルト時間	デフォルト・データ	変更可能範囲
Dual エコーキャンセラ	音響側	0099h	44 ms	0160h	0.5 ~ 58.5 ms
	回線側	009Ah	15 ms	0078h	0.5 ~ 27.0 ms
Single エコーキャンセラ	音響側	009Bh	59 ms	01D8h	0.5 ~ 59.0 ms
	回線側	—	—	—	—

注意: Dual エコーキャンセラモード条件

音響側エコーキャンセラ遅延時間 + 回線側エコーキャンセラ遅延時間 59 ms

: 設定遅延時間条件

0.5 ms ステップ (刻み幅)

## ノイズ消去量

ノイズ消去量と音質はトレードオフの要素になります。すなわち消去量を上げると音質が悪くなり、消去量を下げると音質がよくなります。本チップでは下記の組み合わせが選択可能です。音質に合わせて消去量を選択して下さい。また、内部データメモリ・アクセス方法により下記の組み合わせを選択する場合は、NCSEL1/NCSEL2 の端子及びビットを

NCSEL1 端子及びビット(CR1-B0) = 0

NCSEL2 端子及びビット(CR12-B2) = 0

に設定して下さい。

ノイズ消去量 [dB] アドレス	データ 1	データ 2	音質
	01C8h	01C2h	
17 (デフォルト)	2000h	0005h	良 ↑            ↓ 最良
14	3333h	0005h	
13.5	3333h	0004h	
12	4666h	0005h	
11	4666h	0003h	
10	5999h	0005h	
10	6CCCh	0005h	
9	6666h	0005h	
8	5999h	0002h	
8	2000h	0001h	
8	3333h	0001h	
7	4666h	0001h	
7	5999h	0001h	
6	6666h	0001h	

### アッテネータ機能の減衰量

エコーキャンセラのアッテネータ機能 (ATTsL/ATTrL, ATTsA/ATTTrA) の減衰量 (ATT 値) は、下記の組合せが選択可能です。エコー消去量と合わせて選択して下さい。減衰量選択に際し、以下の点に注意して下さい。

1. 減衰量を上げると半二重 (Half Duplex) に近くなります。
2. 減衰量を上げると語尾/語頭の音切れが発生します。
3. 減衰量を上げると背景ノイズの音量変化が顕著に現れます。(ATTs/ATTTr の切り替わりによる)

また、内部データメモリ・アクセス方法により下記の組み合わせを選択する場合は、AATT、および LATT の端子およびビットを以下のように設定してください。

ECSEL 端子 = 1 の場合、または、ECSEL 端子 = 0 かつ CR0-B1、0 = (1, 1) の場合

・ AATT 端子及びビット (CR5-B1) = 0 ; LATT 端子及びビット (CR4-B1) = "Don't care"

ECSEL 端子 = 0 で、かつ、CR0-B1、0 = (1, 0) の場合

・ AATT 端子及びビット (CR5-B1) = 0 ; LATT 端子及びビット (CR4-B1) = 0

尚、ATTsA と ATTTrA の減衰量を別々な値に設定すること、および、ATTsL と ATTrL を別々な値に設定することはできませんが、ATTsA と ATTsL の減衰量、および、ATTTrA と ATTrL の減衰量は、常に同じ値に設定されます。

ATTTrA / ATTrL 減衰量 [dB]	データ1	ATTTrA / ATTrL 減衰量 [dB]	データ1
アドレス	0199h	アドレス	0199h
0	7FFFh	8	32F5h
1	7214h	9	2D6Ah
2	65ACh	10	287Ah
3	5A9Dh	11	2413h
4	50C3h	12	2000h
5	47FAh	18	1000h
6*	4000h	24	0800h
7	392Ch		

\* デフォルト

ATTsA / ATTsL 減衰量 [dB]	データ2	データ3	データ4	データ5	ATTsA / ATTsL 減衰量 [dB]	データ2	データ3	データ4	データ5
アドレス	019Ch	019Fh	01A2h	01A5h	アドレス	019Ch	019Fh	01A2h	01A5h
0	7FFFh	7FFFh	7FFFh	7FFFh	8	4000h	34F5h	34F5h	32F5h
1	7214h	7214h	7214h	7214h	9	4000h	2F6Ah	2F6Ah	2D6Ah
2	65ACh	65ACh	65ACh	65ACh	10	4000h	2A7Ah	2A7Ah	287Ah
3	5A9Dh	5A9Dh	5A9Dh	5A9Dh	11	4000h	2613h	2613h	2413h
4	50C3h	50C3h	50C3h	50C3h	12	4000h	2200h	2200h	2000h
5	47FAh	47FAh	47FAh	47FAh	18	4000h	2000h	1200h	1000h
6*	4200h	4200h	4200h	4000h	24	4000h	2000h	1000h	0800h
7	4000h	3B2Ch	3B2Ch	392Ch					

\* デフォルト

### 外付けスピーカアンプのゲイン調整方法

MSM7731 のエコーキャンセラは、エコーキャンセラ出力 (例: AVFRO) からエコーキャンセラ入力 (例: AGSX) のエコー経路で出力波形の飽和 (クリッピング) が生じると、著しくエコー消去量が下がります。即ち、外付けスピーカアンプ等でゲインを上げすぎ、出力波形がクリッピングを起こすとエコー消去量は下がります。

#### 調整方法 1

ゲイン調整は以下の点に注意して行って下さい。

1. エコーキャンセラ出力端子 (AVFRO/LVFRO 端子)  
常に  $1.3 \text{ V}_{pp}$  以下 (標準レベルを  $-20 \text{ dBm}_0$ ) になるように AGSX/LGSX ゲインまたは RPAD/TPAD を調整する。
2. 外付けスピーカアンプ出力端子  
常に最大出力振幅以下になるように調節する。

#### 調整方法 2

調整方法 1 ではスピーカ出力 (音量) が小さすぎるため、音声信号のクリッピングが生じても出力を大きくしたい場合の調整方法を以下に示します。この調整方法は、エコー経路ではクリッピングを起こさずに、エコーキャンセラ受信入力でクリッピングを起こし音量調整を行う方法です。

1. 外付けスピーカアンプのゲイン決定

MSM7731 のアナログ最大出力振幅と外付けスピーカアンプ最大出力振幅からスピーカアンプのゲインを決定する。

(例) MSM7731 AVFRO 最大出力振幅 =  $1.3 \text{ V}_{pp}$   
APWI と AOUT のゲイン = 1  
外付けスピーカアンプ最大出力振幅 =  $10 \text{ V}_{pp}$

外付けスピーカアンプゲイン

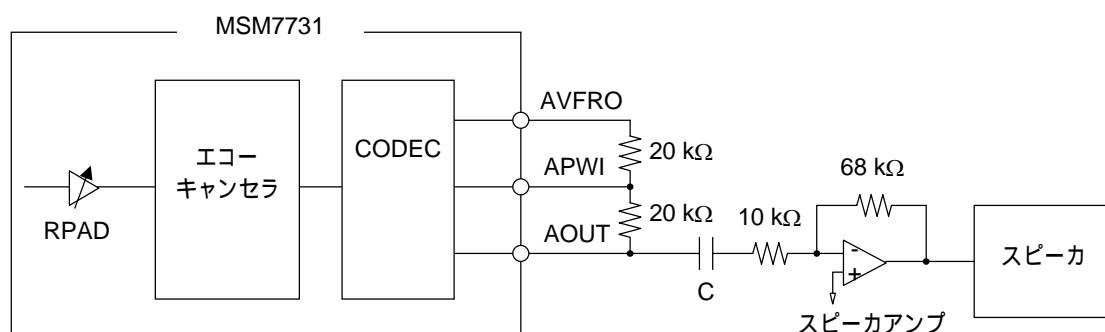
$$\begin{aligned} \text{ゲイン} &= \text{スピーカアンプ最大出力振幅} / \text{AVFRO 最大出力振幅} \\ &= 10 / 1.3 \\ &= 7.6 \text{ 以下} \end{aligned}$$

2. スピーカ出力の調整

エコーキャンセラの受信入力 (RPAD) で音量調整を行う。

下記に回路図を示します。

(例) MSM7731 AVFRO 最大出力振幅 =  $1.3 \text{ V}_{pp}$   
APWI と AOUT のゲイン = 1  
外付けスピーカアンプ最大出力振幅 =  $10 \text{ V}_{pp}$



## MSM7731-01 との違いについて

機能	制御法	MSM7731-01	MSM7731-02
ノイズ除去量選択	MCU 制御	・ イニシャルダウンドロードにより可変 ・ NCTHR ビットにより 17 dB、スルー選択可	・ イニシャルダウンドロードにより可変 ・ NCSEL1, 2 ビットにより 17 dB, 13.5 dB, 8 dB スルー選択可
	端子制御	・ NCTHR 端子により 17 dB、スルー選択可	・ NCSEL1, 2 端子により 17 dB, 13.5 dB, 8 dB スルー選択可
ノイズキャンセラ入出力ゲイン調整機能	MCU 制御	・ 無し	・ NCPAD1, 2 ビットにより±0 dB, ±6 dB, ±12 dB, ±18 dB 選択可
	端子制御	・ 無し	・ NCPAD1, 2 端子により±0 dB, ±6 dB, ±12 dB, ±18 dB 選択可
音響エコーキャンセラ・アッテネータ機能	MCU 制御	・ イニシャルダウンドロードにより可変 ・ AATT ビットにより 0 dB, 6 dB 選択可	・ イニシャルダウンドロードにより可変 ・ AATT ビットにより 6 dB, 12 dB 選択可
	端子制御	・ AATT 端子により 0 dB, 6 dB 選択可	・ AATT 端子により 6 dB, 12 dB 選択可
回線・音響エコーキャンセラ係数更新機能	MCU 制御	・ AHLD, LHLD ビットにより ON/OFF 選択可	・ AHLD, LHLD ビットにより ON/OFF 選択可
	端子制御	・ AHLD, LHLD 端子により ON/OFF 選択可	・ 常時更新(ON)
SYNC パワーダウン	MCU 制御	・ SYPDN ビットによりパワーダウン機能 (PDN/RST) の ON/OFF 選択可 (*1)	・ SYPDN ビットによりパワーダウン機能 (PDN/RST) の ON/OFF 選択可 (*1)
	端子制御	・ 無し	・ 常時動作(ON) パワーダウン (PDWN) (*1)

\*1: コントロールレジスタ CR11 の説明を参照して下さい。

## 1. 端子変更

(MSM7731-01)	(MSM7731-02)
NCTHR	NCSEL1
TEST8	NCSEL2
LHLD	NCPAD1
AHLD	NCPAD2

## 2. コントロールレジスタ変更

コントロールレジスタ	(MSM7731-01)	(MSM7731-02)
CR1-B0	NCTHR	NCSEL1
CR12-B2	X	NCSEL2
CR4-B2	LHLD	NCPAD1
CR5-B2	AHLD	NCPAD2
CR4-B5	X	LHLD
CR5-B5	X	AHLD

## 3. 機能変更

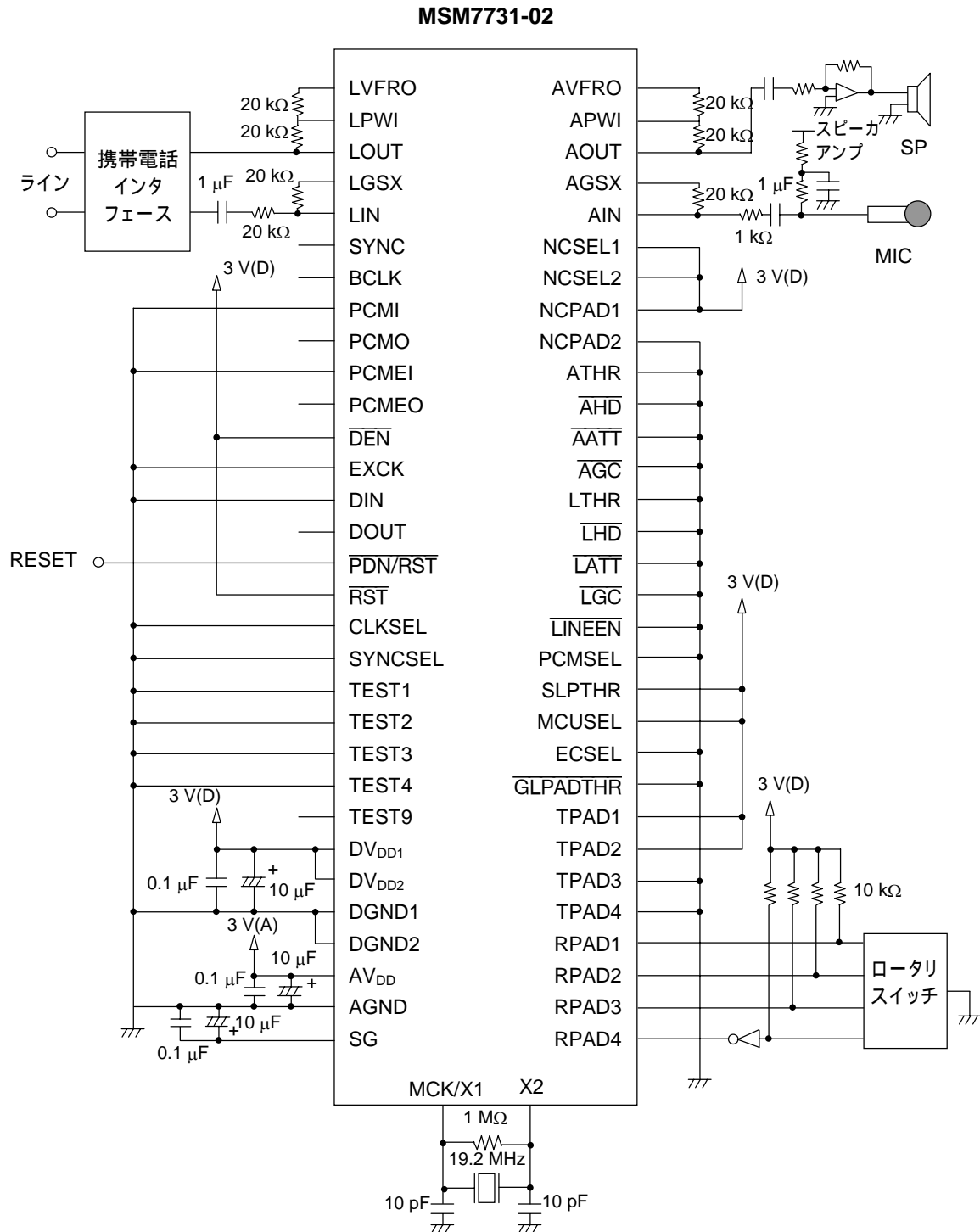
機能	(MSM7731-02)
ノイズ消去量選択機能	機能追加 (17 dB, 13.5 dB, 8 dB スルー選択可)
ノイズキャンセラ入出力ゲイン調整機能	機能追加 ( $\pm 0$ dB, $\pm 6$ dB, $\pm 12$ dB, $\pm 18$ dB 選択可)
音響エコーキャンセラ係数更新機能	端子制御不可
回線エコーキャンセラ係数更新機能	端子制御不可
音響エコーキャンセラアッテネータ機能	減衰量変更、OFF 機能削除 (6 dB, 12 dB 選択可)
SYNC パワーダウン機能	制御変更 (PDN/RST パワーダウン、PDWN パワーダウン)

## 使用上の注意

1. 本 LSI の誤動作および特性劣化を防ぐため、雑音 (特に高周波のスパイク性雑音やパルス性雑音) の小さい安定した電源を使用して下さい。
2. 電気的特性を保証するため、電源のバイパスコンデンサは高周波特性の良いコンデンサを使用し、LSI 端子の近傍に設置して下さい。
3. 電気的特性を保証するため、アナログ信号グランド (SG 端子) のバイパスコンデンサは高周波特性の良いコンデンサを使用し、LSI 端子の近傍に設置して下さい。
4. AGND, DGND1, 2 端子はできる限り短く低インピーダンスでシステムグランドと接続して下さい。
5. スピーカーアンプを外付けする場合は別電源としノイズが回り込まないように注意して下さい。
6. スピーカーアンプを外付けする場合は、スピーカーアンプの出力がオーバーフロー (飽和) しないよう注意してゲイン調整を行って下さい。スピーカーアンプの出力でオーバーフローが生じるとエコー減衰量が劣化します。
7. アナログ入力は、オーバーフローしないように  $1.3V_{pp}$  以下にレベル設定を行って下さい。 $1.3 V_{pp}$  以上の信号が入力されると、音声が歪みます。
8. E.R.L (エコー・リターン・ロス) は減衰系になるように設定して下さい。また、増幅系になる場合は GLPAD 機能を使用することを推奨します。  
E.R.L はエコーキャンセラ出力 (RoutA/RoutL) からエコーキャンセラ入力 (SinA/SinL) までのエコー量の減衰 (ロス) を言います。E.R.L 対エコー減衰量の特性格参照。
9. 推奨入力レベルは、 $-10 \sim -20$  dBm0 です。RIN 入力レベル対エコー減衰量の特性格参照。
10. 音量調整を行う場合は、エコーキャンセラの入力 (RinA/RinL) の位置で調整を行う事を推奨します。  
Dual エコーキャンセラモードの時 : TPAD, RPAD で音量調節を行う  
Single エコーキャンセラモードの時 : TPAD, RPAD もしくは、 $1.3 V_{pp}$  以下でアナログ入力 (LIN) で音量調節を行う
11. エコー経路が変化するような場合 (再通話時) は、PDN/RST 端子、PDN/RST ビット、RST 端子、RST ビットのいずれかにより、エコーキャンセラの係数リセットを行うことを推奨します。
12. 電源投入後は、必ず PDN/RST 端子により、リセットを行って下さい。
13. 本 LSI の能力を最大限ひきだすため  
AATT/LATT : ON  
AGC/LGC : ON  
SLPTHR : ノーマルモード (スロープフィルタ動作)  
NCTHR : ノーマルモード (ノイズキャンセラ動作)  
RPAD6-1 : 受信信号の音量調節 (ボリューム)  
TPAD6-1 : 送信信号の音量調節 (ボリューム)  
を使用することを推奨します。

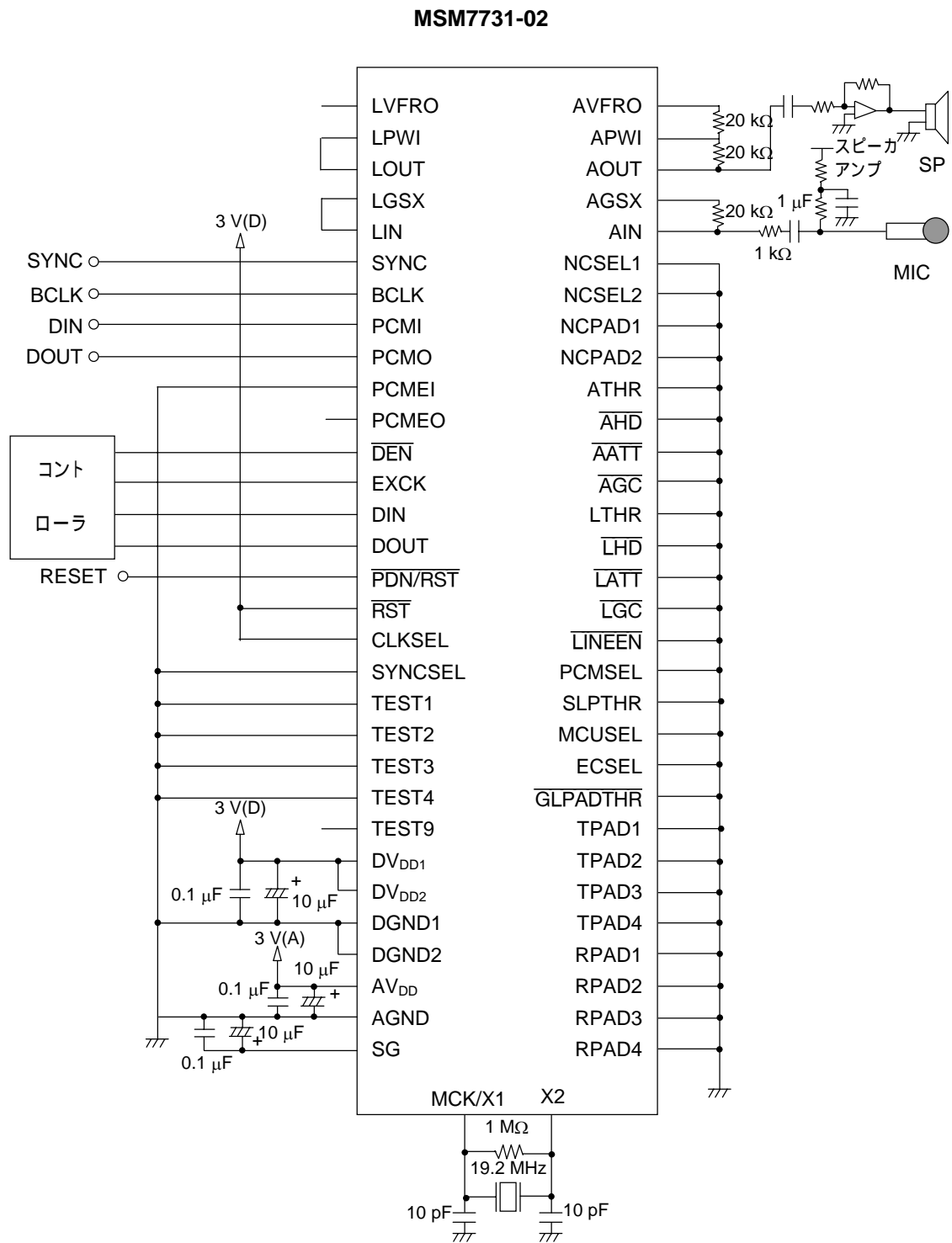
応用回路例 (1)

回線アナログインタフェース、端子制御の時  
 (NCSEL = 13.5 dB, NCPAD = ±6 dB, TPAD = 9 dB)



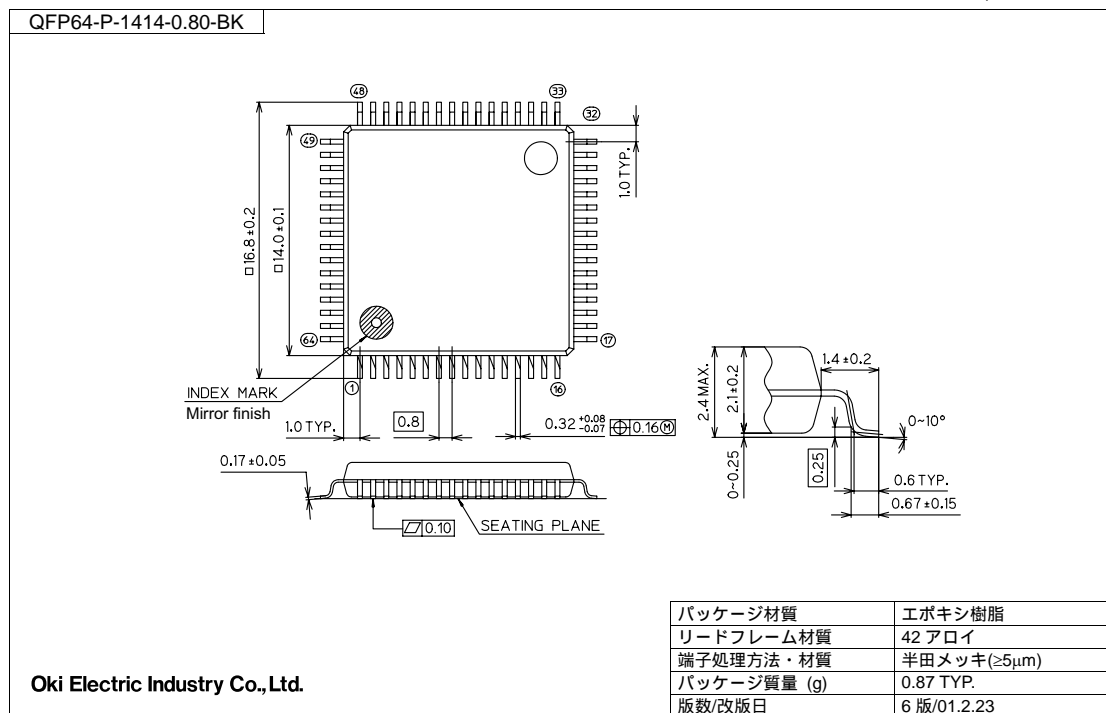
応用回路例 (2)

回路デジタルインタフェース、MCU 制御の時



## パッケージ寸法図

(単位 : mm)



注) 鉛フリーパッケージも対応可能です。別途お問い合わせ下さい。

## 表面実装型パッケージ実装上の注意

表面実装型パッケージは、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件(リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせ下さい。

## 改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
FJDL7731-02-03	2000.1	-	-	第 3 版発行
FJDL7731-02-04	2002.1.29	6	6	誤字訂正
		15	15	推奨動作条件中の同期信号幅仕様の単位訂正 (ns μs)
		20	20	デジタルインタフェース仕様中の EXCK クロック周波数の下限仕様削除
		44	44	マイコンによる制御方法中のチャート内に CR11 書き込み時の注記追加
		51	51	使用上の注意の 12 項の訂正
		-	55	改版履歴の追加
FJDL7731-02-05	2002.2.25	15	15	推奨動作条件の表(罫線)を一部変更
		16	16	直流特性中の高レベルデジタル出力電圧下限仕様の緩和
		47	48	アッテネータ機能の減衰量設定オプションの拡張
FJDL7731-02-06	2002.3.6	12	12	NCPAD2,1 端子の取り込みタイミングの補足記述追加
		18	18	「注記: *2.」中の NCTHR (MSM7731-01 での旧端子名) を NCPAD2-1 および NCSEL2-1 に誤記訂正
FJDL7731-02-07	2002.4.16	2	2	ブロック図中の一部端子名の脱落を修正
FJDL7731-02-08	2002.6.5	21	21	“マイコンインタフェース出力タイミング”の内容を一部変更
FJDL7731-02-09	2002.8.15	48	48	ATTsA / ATTsL 減衰量を 5dB とする場合のデータ 2 ~ データ 5 の値の誤記訂正
FJDL7731-02-10	2002.10.9	33	33	RPAD 設定ビットの行タイトルの脱字修正 B5, 4, 3, 2, 1    B5, 4, 3, 2, 1, 0
		34	34	TPAD 設定ビットの行タイトルの脱字修正 B5, 4, 3, 2, 1    B5, 4, 3, 2, 1, 0
		47	47	ノイズ消去量 = 10dB の設定をもう一種追加

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
FJDL7731-02-11	2002.12.13	6	6	使用水晶振動子例の推奨定数未確認の為、CX-91Fの記載を削除。
		6	6	BCLK 端子説明中の内部クロックモード選択時の出力周波数決定条件の誤記訂正。
		8	8	PCMSEL 端子説明に内部クロックモード選択時の出力周波数決定条件に関する注意書きを追加。
		15	15	下限保存温度の誤記訂正 : 55 55
		41	41	PCMSEL ビット説明中の内部クロックモード選択時の出力周波数決定条件の誤記訂正、及び、設定変更時の注意書きを平易に変更。
		45	45	外部クロックモードにおける PWDN パワーダウン解除時の内部変数初期化に関する注意書きを追記
FJDL7731-02-12	2003.4.7	15	15	絶対最大定格中の「デジタル入力電圧」「デジタル出力電圧」を「アナログ・デジタル入力電圧」「アナログ・デジタル出力電圧」に変更。
FJDL7731-02-13	2003.9.2	53	53	11 項の記述に RST を追加。
FJDL7731-03-14	2005.3.11	2	2	ブロック図の一部画像が欠けてしまっていたのを修正

## ご注意

1. 本書に記載された内容は、製品改善及び技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、その情報が最新のものであることをご確認ください。
2. 本書に記載された動作概要及び応用回路例は、本製品の標準的な動作や使い方を説明するためのものです。したがって、実際に本製品を使用される場合には、外部諸条件を考慮のうえ回路・実装設計をしてください。
3. **設計に際しましては、最大定格、動作電源電圧範囲、放熱特性など保証範囲内でお使いください。保証値を超えての使用など本製品の誤った使用または不適切な使用等に起因する本製品の具体的な運用結果につきましては、当社は責任を負いかねますのでご了承ください。**
4. 本製品及び本書に記載された情報や図面等の使用に関して、当社は、第三者の工業所有権・知的所有権及びその他の権利に対する保証または実施権の許諾を行うものではありません。したがって、その使用に起因する第三者の権利侵害に対し、当社は責任を負いかねますのでご了承ください。
5. 当社は品質、信頼性の向上に努めておりますが、部品の性格上、ある確率の欠陥、故障が不可避だと考えられます。当社製品をお使いの場合には、この様な故障が生じても直接人命を脅かしたり、身体または財産に危害を生じさせないよう、装置やシステム上で十分な安全設計をお願いします。
6. 本書記載の製品は、一般電子機器(事務機器、通信機器、計測機器、家電製品など)に使用されることを意図しております。特別な品質・信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、身体または財産に危害を及ぼす恐れのある装置やシステム(交通機器、安全装置、航空・宇宙機器、原子力制御、生命維持装置を含む医療機器など)に使用をお考えのお客様は、必ず事前に当社販売窓口までご相談願います。
7. 本書に記載された製品には、「外国為替及び外国貿易管理法」に基づく戦略物資等に該当するものがあります。したがって、該当製品またはその一部を輸出する場合には、同法に基づく日本国政府の輸出許可が必要となりますので、その申請手続きをお取りください。
8. 本書に記載された内容を、当社に無断で転載または複製することはご遠慮ください。

Copyright 2005 OKI ELECTRIC INDUSTRY CO., LTD.

**OKI 沖電気工業株式会社**

〒108-8551 東京都港区芝浦4丁目10番16号(5号館)  
シリコンソリューションカンパニー <http://www.okisemi.com/jp/>