

ML7021

エコーキャンセラ LSI

■ 概要

ML7021は、MSM7602の改良版であり消去可能なエコー遅延時間を減らし2100Hzトーン検出機能を追加しました。

ML7021は、通話経路に発生するエコー（音響系又は回線系）の消去を行う為の低電力CMOS LSIです。

エコーの消去は、デジタル信号処理により行われ、エコー経路を推定し擬似エコー信号を生成することでエコーを打ち消します。

ハウリング検出、ダブルトーク検出、アッテネータ機能、ゲインコントロール機能によるハウリングの防止やレベルの抑制、センタクリップ機能による低レベルノイズの抑制により、良好な通話を可能にしています。

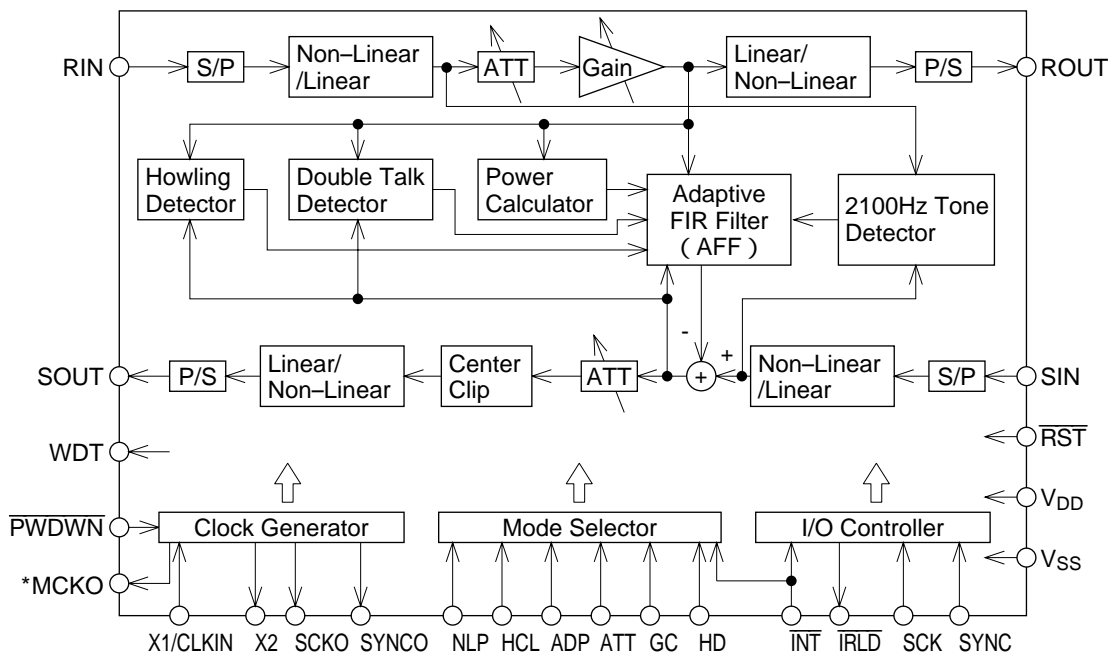
なお、ML7021の入出力インタフェースは μ -lawPCM対応になっております。

MSM7566/7704（3V）、MSM7543/7533（5V）などのシングルチップ・コーデックを使用することで経済的で効率の良いエコーキャンセラ・ユニットを構成することができます。

■ 特長

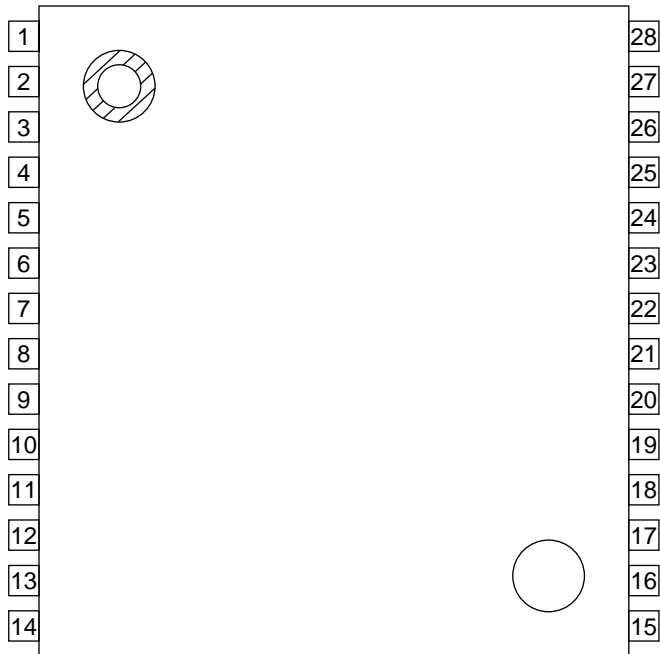
- トーンディセーブラ機能
- 消去可能なエコー遅延時間：
ML7021 ... シングルチップ用：8ms（max.）
- エコー減衰量：30dB（typ.）
- クロック周波数：19.2MHz
外部入力及び内部発振回路が用意されています。
- 電源電圧：2.7V～5.5V
- パッケージ：
28ピンプラスチックSSOP（SSOP28-P-485-0.65-K）（ML7021MB）

■ ブロック図



■ 端子接続（上面図）

28ピンプラスチックSSOP



端子	信号	端子	信号	端子	信号	端子	信号
1	NLP	8	SIN	15	V _{SS}	22	SYNCO
2	HCL	9	RIN	16	HD	23	SCKO
3	ADP	10	SCK	17	X1/CLKIN	24	$\overline{\text{RST}}$
4	V _{DD}	11	SYNC	18	X2	25	WDT
5	ATT	12	SOUT	19	V _{DD}	26	GC
6	$\overline{\text{INT}}$	13	ROUT	20	$\overline{\text{PWDWN}}$	27	V _{DD}
7	$\overline{\text{IRLD}}$	14	V _{SS}	21	V _{SS}	28	MCKO

■ 端子説明 (1/5)

端子番号	端子名	I/O	説明
1	NLP	I	<p>SOUT出力が - 54dBm0以下の信号を強制的に正の最小値にはりつけるセンタクリップ機能の制御端子です。 低レベルノイズの低減に効果があります。</p> <p>シングルチップ及びカスケード接続時のマスタチップ H：センタクリップON L：センタクリップOFF</p> <p>カスケード接続時のスレーブチップ L固定</p> <p>$\overline{\text{INT}}$信号の立下がり又は、$\overline{\text{RST}}$信号の立上がり同期して取り込まれます。</p>
2	HCL	I	<p>スルーモード制御端子です。 RIN、SINのデータがROUT、SOUTにそれぞれスルーで出力されます。</p> <p>同時に適応FIRフィルタの係数がクリアされます。</p> <p>シングルチップ及びカスケード接続時のマスタチップ H：スルーモード L：ノーマルモード（エコーキャンセル動作）</p> <p>カスケード接続時のスレーブチップ マスタと同じ</p> <p>$\overline{\text{INT}}$信号の立下がり又は、$\overline{\text{RST}}$信号の立上がり同期して取り込まれます。</p>
3	ADP	I	<p>適応FIRフィルタ（AFF）の係数更新を停止し係数を固定させるAFF係数制御端子です。 一度収束したAFF係数を保持させる際に使用します。</p> <p>シングルチップ及びカスケード接続時のマスタチップ H：係数固定モード L：ノーマルモード（係数更新）</p> <p>カスケード接続時のスレーブチップ L固定</p> <p>$\overline{\text{INT}}$信号の立下がり又は、$\overline{\text{RST}}$信号の立上がり同期して取り込まれます。</p>

(2/5)

端子番号	端子名	I/O	説明
5	ATT	I	<p>RIN入力、SOUT出力に用意された減衰器（ATT）によりハウリングを防止させるATT機能の制御端子です。</p> <p>RINのみに入力があった場合はSOUT出力のATTが挿入されます。RINに入力が無い場合及びSIN、RIN両方に入力があった場合はRIN入力のATTが挿入されます。</p> <p>ATTは必ずどちらかが入力され、ATT値は6dBです。</p> <p>シングルチップ及びカスケード接続時のマスタチップ H：ATT OFF L：ATT ON</p> <p>エコーキャンセラ動作を行う場合はLを推奨します。</p> <p>カスケード接続時のスレーブチップ L固定</p> <p>$\overline{\text{INT}}$信号の立下がり又は、$\overline{\text{RST}}$信号の立上がり同期して取り込まれます。</p>
6	$\overline{\text{INT}}$	I	<p>1サイクル（8kHz）の信号処理を開始するインタラプト信号の入力端子です。</p> <p>HからLに変化した立下がりを検出し、信号処理を開始します。</p> <p>シングルチップ及びカスケード接続時のマスタチップ $\overline{\text{IRLD}}$信号を接続して下さい。</p> <p>カスケード接続時のスレーブチップ マスタの$\overline{\text{IRLD}}$信号を接続して下さい。</p> <p>リセット後100μsは初期設定のため$\overline{\text{INT}}$入力は無効です。 制御端子接続例参照</p>
7	$\overline{\text{IRLD}}$	O	<p>SIN、RINのシリアル入力データを、内部レジスタにロードしたときに出力されるロード検出信号です。</p> <p>シングルチップ $\overline{\text{INT}}$端子に接続して下さい。</p> <p>カスケード接続時のマスタチップ マスタ及びすべてのスレーブの$\overline{\text{INT}}$端子に接続して下さい。</p> <p>カスケード接続時のスレーブチップ 開放にして下さい。 制御端子接続例参照</p>

(3/5)

端子番号	端子名	I/O	説 明
8	SIN	I	送信シリアルデータ入力端子です。 SYNC、SCKに同期したPCM信号を入力して下さい。 SCKの立下がりデータが取り込まれます。
9	RIN	I	受信シリアルデータ入力端子です。 SYNC、SCKに同期したPCM信号を入力して下さい。 SCKの立下がりデータが取り込まれます。
10	SCK	I	送受信シリアルデータ用クロックの入力端子です。 外部SCK又はSCKOを使用します。 PCM CODECの送受信クロック (64kHz ~ 2048kHz) を入力して下さい。
11	SYNC	I	送受信シリアルデータ用同期信号の入力端子です。 外部SYNC又はSYNCOを使用します。 PCM CODECの送受信同期信号 (8kHz) を入力して下さい。
12	SOUT	O	送信シリアルデータ出力端子です。 SYNC、SCKに同期したPCM信号を出力します。 データ出力の無い区間はハイインピーダンスになります。
13	ROUT	O	受信シリアルデータ出力端子です。 SYNC、SCKに同期したPCM信号を出力します。 データ出力の無い区間はハイインピーダンスになります。

(4/5)

端子番号	端子名	I/O	
16	HD	I	<p>ハンズフリーホン等の音響系で発生するハウリングを検出し、消去を行うハウリングディテクト機能の制御端子です。</p> <p>音響エコーの消去を行う際に使用します。</p> <p>シングルチップ及びカスケード接続時のマスタチップ</p> <p>L: ハウリングディテクタ ON</p> <p>H: ハウリングディテクタ OFF</p> <p>カスケード接続時のスレーブチップ</p> <p>L固定</p>
17	X1/CLKIN	I	<p>外部クロック又は水晶発振回路の入力端子です。</p> <p>基本クロック (17.5MHz ~ 20MHz) を入力して下さい。</p> <p>内部同期信号 (SYNCO、SCKO) を使用する場合は19.2MHz を使用して下さい。</p>
18	X2	O	<p>水晶発振回路の出力端子です。</p> <p>発振回路を構成する際に使用します。</p> <p>(内部クロック発振回路例参照)</p> <p>基本クロックを外部入力する場合は高周波特性の良い5pFのコンデンサをX2、GND間に接続して下さい。</p>
20	$\overline{\text{PVDWN}}$	I	<p>パワーダウンを行う際のパワーダウンモード制御端子です。</p> <p>L: パワーダウン</p> <p>H: 通常動作</p> <p>パワーダウン中はすべての入力端子が無効になり、出力端子は以下の状態になります。</p> <p>HiZ: SOUT、ROUT、PD0 ~ 15</p> <p>L: SYNCO、SCKO、MCKO</p> <p>H: $\overline{\text{OF1}}$、$\overline{\text{OF2}}$、X2</p> <p>直前状態を保持: WDT、$\overline{\text{IRLD}}$</p> <p>パワーダウン解除後はリセットを行って下さい。</p>
22	SYNCO	O	<p>8kHz同期信号の出力端子です。</p> <p>PCM CODECの送受信同期信号に使用します。</p> <p>SYNC端子及びPCM CODECの送受信同期信号端子に接続して下さい。</p> <p>外部SYNCを使用する場合は開放にして下さい。</p>
23	SCKO	O	<p>256kHzクロック信号の出力端子です。</p> <p>PCM CODECの伝送クロックに使用します。</p> <p>SCK端子及びPCM CODECの送受信クロック信号端子に接続して下さい。</p> <p>外部SCKを使用する場合は開放にして下さい。</p>

(5/5)

端子番号	端子名	I/O	説明
24	$\overline{\text{RST}}$	I	リセット信号の入力端子です。 L : リセット H : 通常動作 リセット後 ($\overline{\text{RST}}$ をLからHIに戻した後) 100 μ s は初期設定のため入力信号は無効です。 リセット中も基本クロックを入力して下さい。また、リセット中の出力端子は以下の状態となります。 HIZ : SOUT、ROUT、PD0~15 L : WDT H : $\overline{\text{OF1}}$ 、 $\overline{\text{OF2}}$ 影響無し : X2、SYNCO、SCKO、 $\overline{\text{IRLD}}$ 、MCKO 電源投入後は、安定したマスタクロック (CLKIN) の供給がなされるようになった後、1 μ s 以上の期間、本端子を"L"に固定し、その後、"H"にすることで LSI 内部レジスタの初期化を実行して下さい。
25	WDT	O	テスト用プログラム終了信号の出力端子です。 1サイクル (8kHz) 内の処理が終了したときに出力されます。 開放にして下さい。
26	GC	I	RIN入力に用意されたゲインコントローラによりRIN入力レベルの抑制や、ハウリングの防止を行うゲインコントロール機能の制御端子です。RIN入力レベルが-10dBm0以上で効きはじめ、-10~-1.5dBm0までは-10dBm0になるように制御され、0~8.5dBの減衰が行われます。 RIN入力レベルが-1.5dBm0以上の場合は常に8.5dBの減衰が行われます。 シングルチップ及びカスケード接続時のマスタチップ H : ゲインコントロール ON L : ゲインコントロール OFF エコーキャンセル動作を行う場合はHを推奨します。 カスケード接続時のスレーブチップL固定INT信号の立下がり又は、 $\overline{\text{RST}}$ 信号の立上がり同期して取り込まれます。
28	MCKO	O	基本クロック (19.2MHz) の出力端子です。

■ 絶対最大定格

項目	記号	条件	定格値	単位
電源電圧	V_{DD}	Ta = 25	- 0.3 ~ + 7	V
入力電圧	V_{IN}		- 0.3 ~ $V_{DD} + 0.3$	V
許容損失	P_D		1	W
保存温度	T_{STG}		- 55 ~ + 150	

■ 推奨動作条件

($V_{DD} = 2.7V \sim 3.6V$)

項目	記号	条件	Min.	Typ.	Max.	単位
電源電圧	V_{DD}		2.7	3.3	3.6	V
電源電圧	V_{SS}			0		V
"H"レベル入力電圧	V_{IH}	X1以外の端子	2.0		V_{DD}	V
		X1端子	2.2		V_{DD}	V
"L"レベル入力電圧	V_{IL}		0		0.5	V
動作温度	Ta		- 40	+ 25	+ 85	

($V_{DD} = 4.5V \sim 5.5V$)

項目	記号	条件	Min.	Typ.	Max.	単位
電源電圧	V_{DD}		4.5	5	5.5	V
電源電圧	V_{SS}			0		V
"H"レベル入力電圧	V_{IH}	X1, SCK以外の端子	2.4		V_{DD}	V
		X1, SCK端子	3.5		V_{DD}	V
"L"レベル入力電圧	V_{IL}		0		0.8	V
動作温度	Ta		- 40	+ 25	+ 85	

■ 電気的特性

● 直流特性

($V_{DD} = 2.7V \sim 3.6V$, Ta = - 40 ~ + 85)

項目	記号	条件	Min.	Typ.	Max.	単位
"H"レベル出力電圧	V_{OH}	$I_{OH} = 40\mu A$	2.2		V_{DD}	V
"L"レベル出力電圧	V_{OL}	$I_{OL} = 1.6mA$	0		0.4	V
"H"レベル入力電流	I_{IH}	$V_{IH} = V_{DD}$		0.1	1	μA
"L"レベル入力電流	I_{IL}	$V_{IL} = V_{SS}$	- 1	- 0.1		μA
"H"レベル出力リーク電流	I_{OZH}	$V_{OH} = V_{DD}$		0.1	1	μA
"L"レベル出力リーク電流	I_{OZL}	$V_{OL} = V_{SS}$	- 1	- 0.1		μA
電源電流(動作時)	I_{DDO}			20	30	mA
電源電流(静止時)	I_{DDS}	$\overline{PWDWN} = "L"$		10	50	μA
入力容量	C_I				15	pF
出力負荷容量	C_{LOAD}				20	pF

($V_{DD} = 4.5V \sim 5.5V$, $T_a = -40 \sim +85$)

項目	記号	条件	Min.	Typ.	Max.	単位
"H"レベル出力電圧	V_{OH}	$I_{OH} = 40\mu A$	4.2		V_{DD}	V
"L"レベル出力電圧	V_{OL}	$I_{OL} = 1.6mA$	0		0.4	V
"H"レベル入力電流	I_{IH}	$V_{IH} = V_{DD}$		0.1	10	μA
"L"レベル入力電流	I_{IL}	$V_{IL} = V_{SS}$	- 10	- 0.1		μA
"H"レベル出力リーク電流	I_{OZH}	$V_{OH} = V_{DD}$		0.1	10	μA
"L"レベル出力リーク電流	I_{OZL}	$V_{OL} = V_{SS}$	- 10	- 0.1		μA
電源電流(動作時)	I_{DDO}			30	45	mA
電源電流(静止時)	I_{DDS}	PWDWN = "L"		10	50	μA
入力容量	C_I				15	pF
出力負荷容量	C_{LOAD}				20	pF

● エコーキャンセラ特性 (特性図参照)

項目	記号	条件	Min.	Typ.	Max.	単位
エコー減衰量	L_{RES}	$R_{IN} = -10dBm0$ (帯域5kHzホワイトノイズ) E. R. L. (エコー・リターン・ロス) = 6dB $T_D = 8ms$ ATT, GC, NLP : OFF		30		dB
消去可能エコー遅延時間	T_D	$R_{IN} = -10dBm0$ (帯域5kHzホワイトノイズ) E. R. L. = 6dB ATT, GC, NLP : OFF			8	ms

● トーンディセーブラ特性

項目	項目	Min.	Typ.	Max.	単位
トーン検出特性	検出周波数	2075	2100	2125	Hz
	検出レベル	- 32			dBm0
	検出時間	380			ms
開放特性	検出レベル			- 32	dBm0

● 交流特性 (1/2)

(Ta = -40 ~ +85°C)

項目	記号	V _{DD} =2.7V~3.6V			V _{DD} =4.5V~5.5V			単位
		Min.	Typ.	Max.	Min.	Typ.	Max.	
クロック周波数	f _C	—	19.2	—	—	19.2	—	MHz
内部同期信号を使用しない場合		17.5	—	20	17.5	—	20	
クロック・サイクルタイム	t _{MCK}	—	52.08	—	—	52.08	—	ns
内部同期信号を使用しない場合		50	—	57.14	50	—	57.14	
クロック・デューティサイクル	t _{DMC}	40	—	60	40	—	60	ns
クロック"H"レベルパルス幅 f _C =19.2MHz	t _{MCH}	20.8	—	31.3	20.8	—	31.3	ns
クロック"L"レベルパルス幅 f _C =19.2MHz	t _{MCL}	20.8	—	31.3	20.8	—	31.3	ns
クロック立上がり時間	t _r	—	—	5	—	—	5	ns
クロック立下がり時間	t _f	—	—	5	—	—	5	ns
同期クロック出力時間	t _{DCM}	—	—	30	—	—	30	ns
内部同期クロック・周波数	f _{CO}	—	256	—	—	256	—	kHz
内部同期クロック・サイクルタイム	t _{CO}	—	3.9	—	—	3.9	—	μs
内部同期クロック・デューティサイクル	t _{DCO}	—	50	—	—	50	—	%
内部同期信号出力遅延時間	t _{DCC}	—	—	5	—	—	5	ns
内部同期信号周期	t _{CYO}	—	125	—	—	125	—	μs
内部同期信号出力幅	t _{WSO}	—	t _{CO}	—	—	t _{CO}	—	μs
送受信同期クロック・周波数	f _{SCK}	64	—	2048	64	—	2048	kHz
送受信同期クロック・サイクルタイム	t _{SCK}	0.488	—	15.6	0.488	—	15.6	μs
送受信同期クロック・デューティサイクル	t _{DSC}	40	50	60	40	50	60	%
送受信同期信号周期	t _{CYC}	123	125	—	123	125	—	μs
同期タイミング	t _{XS}	45	—	—	45	—	—	ns
	t _{SX}	45	—	—	45	—	—	ns
同期信号幅	t _{WSY}	t _{SCK}	—	t _{CYC} -t _{SCK}	t _{SCK}	—	t _{CYC} -t _{SCK}	μs
受信信号セットアップ時間	t _{DS}	45	—	—	45	—	—	ns
受信信号ホールド時間	t _{DH}	45	—	—	45	—	—	ns
受信データ入力時間	t _{ID}	—	7t _{SCK}	—	—	7t _{SCK}	—	μs
IRLD信号出力遅延時間	t _{DIC}	—	—	138	—	—	138	ns
IRLD信号出力幅	t _{WIR}	—	t _{SCK}	—	—	t _{SCK}	—	μs
シリアル出力遅延時間	t _{SD}	—	—	90	—	—	90	ns
	t _{XD}	—	—	90	—	—	90	ns
リセット信号入力幅	t _{WR}	1	—	—	1	—	—	μs
リセット開始時間	t _{DRS}	5	—	—	5	—	—	ns
リセット終了時間	t _{DRE}	—	—	52	—	—	52	ns
処理動作開始時間	t _{DIT}	100	—	—	100	—	—	μs

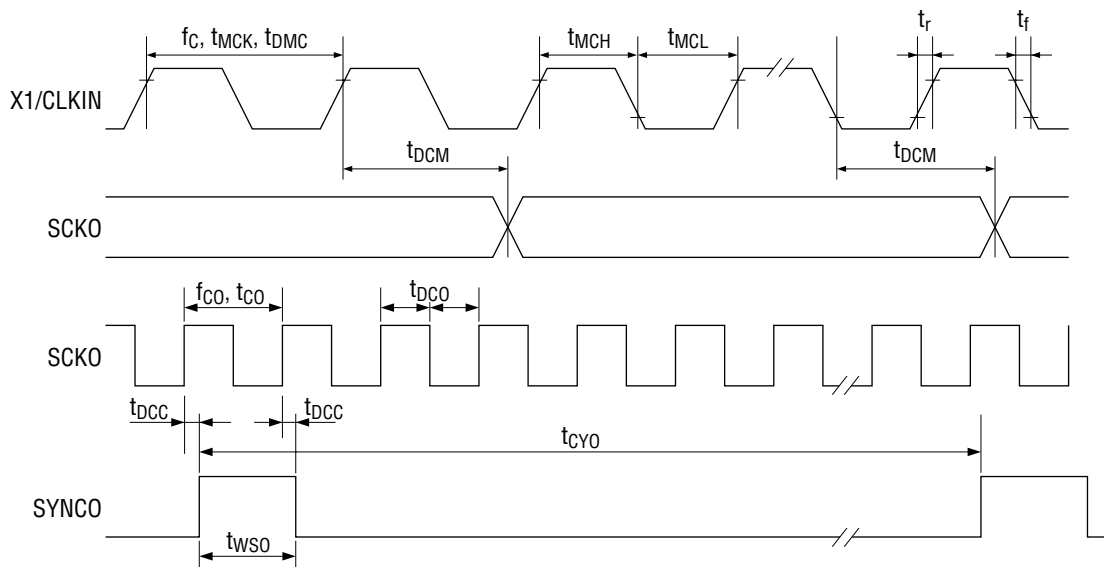
● 交流特性 (2/2)

(Ta = - 40 ~ + 85)

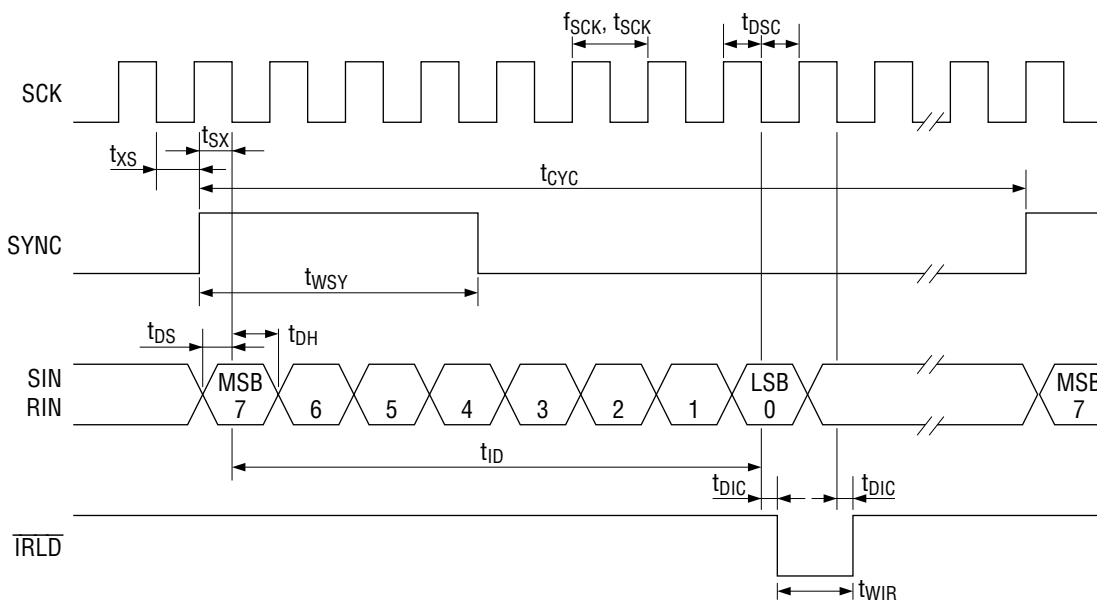
項 目	記号	V _{DD} = 2.7V ~ 3.6V			V _{DD} = 4.5V ~ 5.5V			単位
		Min.	Typ.	Max.	Min.	Typ.	Max.	
パワーダウン開始時間	t _{DPS}			111			111	ns
パワーダウン終了時間	t _{DPE}			15			15	ns
制御端子セットアップタイム ($\overline{\text{INT}}$)	t _{DTS}	20			20			ns
制御端子ホールドタイム ($\overline{\text{INT}}$)	t _{DTH}	120			120			ns
制御端子セットアップタイム ($\overline{\text{RST}}$)	t _{DSR}	20			20			ns
制御端子ホールドタイム ($\overline{\text{RST}}$)	t _{DHR}	10			10			ns

■ タイミングチャート

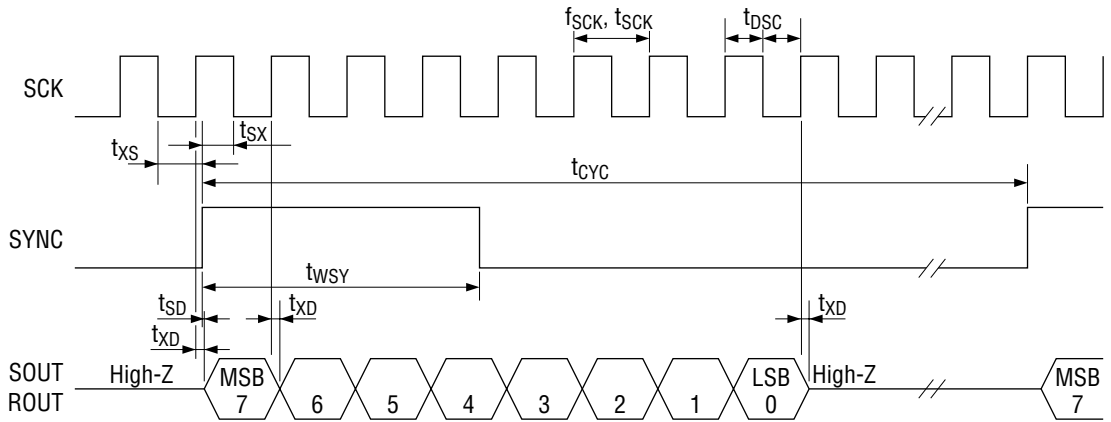
● クロックタイミング



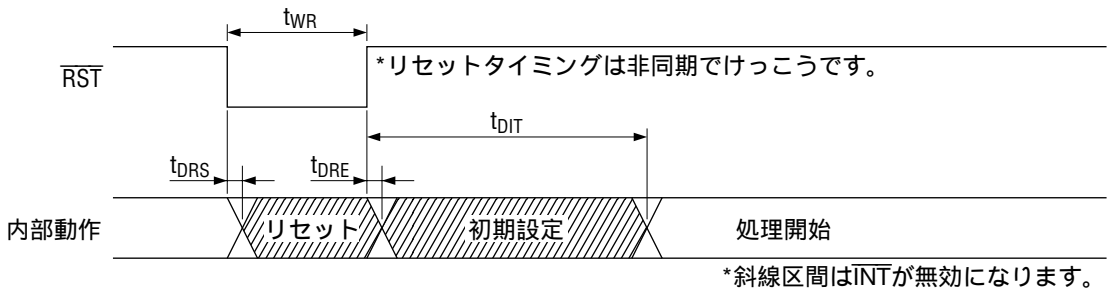
● シリアル入力タイミング



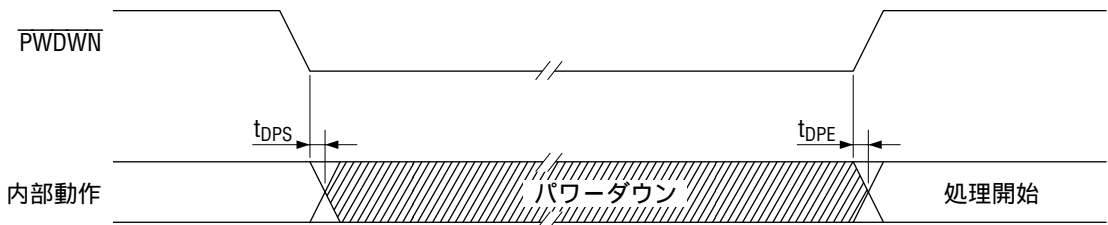
● シリアル出力タイミング



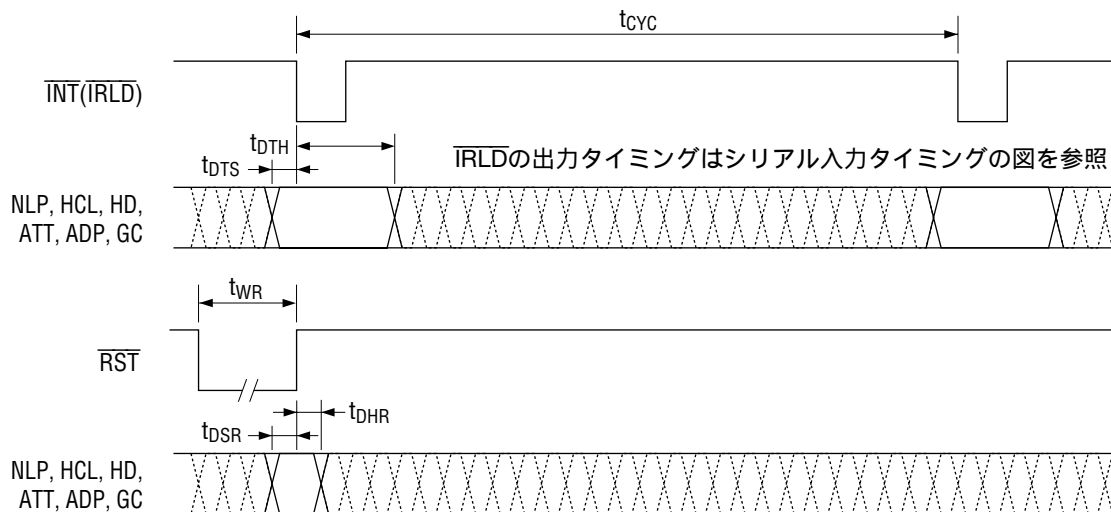
● リセット後の動作タイミング



● パワーダウンタイミング



● 制御端子の取り込みタイミング



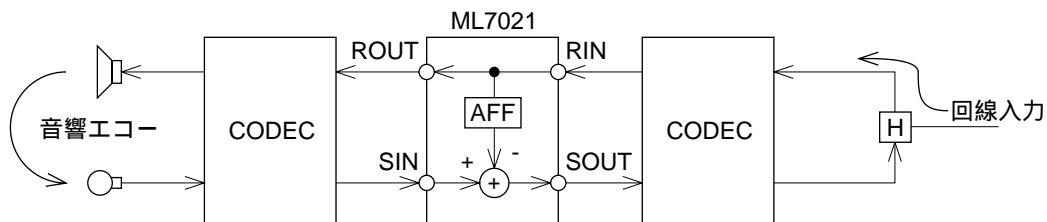
■ 動作説明

ML7021は、RIN信号をもとに、SINに戻ってくるエコーを消去します。

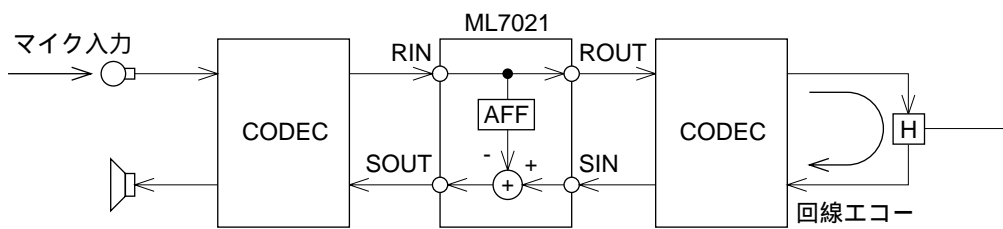
R側に基本信号、S側にエコーが発生する信号を接続して下さい。

● エコー対象による接続方法

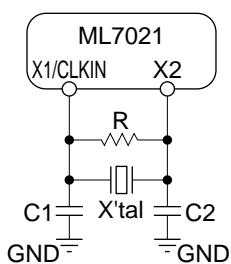
例1 音響エコーの消去を行う場合（回線入力による音響エコーに対応）



例2 回線エコーの消去を行う場合（マイク入力による回線エコーに対応）

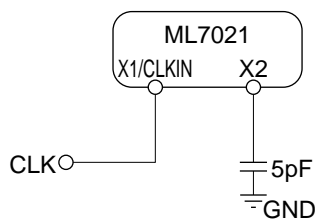


● 内部クロック発振回路例

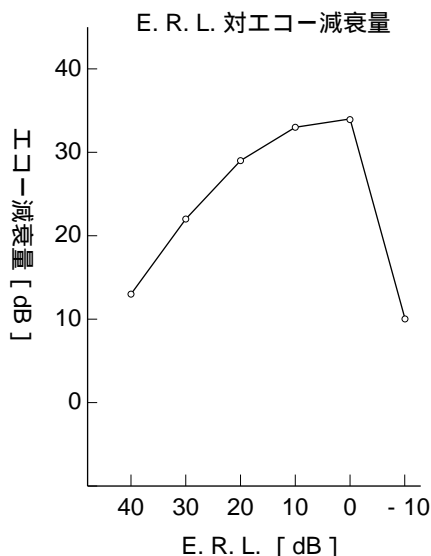


R : 1M Ω
 C1 : 27pF
 C2 : 27pF
 X'tal : 19.2MHz
 キンセキ社製 HC-49/U-A

● 外部クロック入力回路例

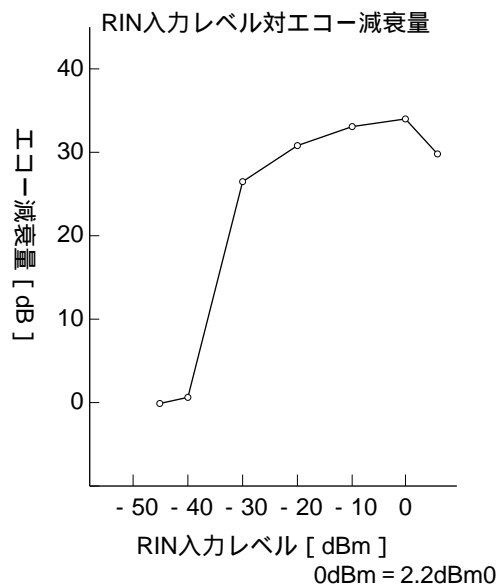


● エコーキャンセラ特性図



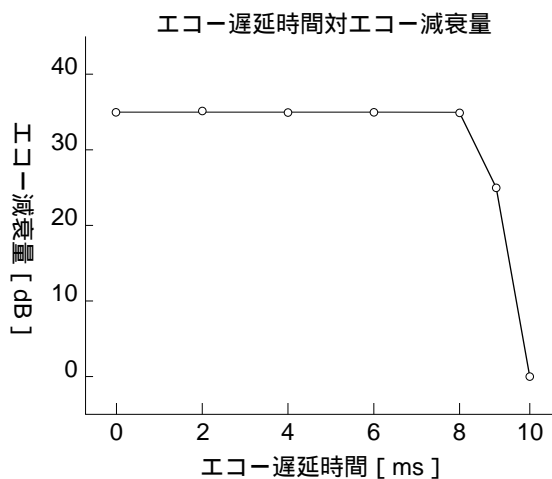
測定条件

RIN入力 = -10dBm 帯域5kHzホワイトノイズ
(0dBm = 2.2dBm0)
エコー遅延時間 T_D = 8ms
ATT, GC, NLP = OFF
電源電圧5V



測定条件

RIN入力: 帯域5kHzホワイトノイズ
エコー遅延時間 T_D = 8ms
E. R. L. = 6dB
ATT, GC, NLP = OFF
電源電圧5V



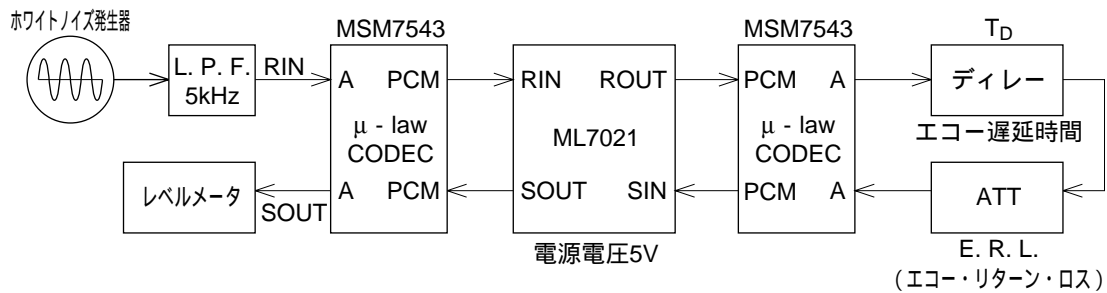
測定条件

RIN入力 = -10dBm
帯域5kHzホワイトノイズ
(0dBm = 2.2dBm0)
E. R. L. = 6dB
ATT, GC, NLP = OFF
電源電圧5V

注記:

本特性は5V系 μ -law CODEC (MSM7543) を使用しております。
3V系 μ -law CODEC (MSM7566) を使用した場合も基本的に特性は変わりませんが入出力レベルが変わりますので注意して下さい。(PCM CODECデータシート参照)
MSM7543 (送受信共) 0dBm0 = 0.6007Vrms = -2.2dBm (600 Ω)
MSM7566 (送信側) 0dBm0 = 0.35Vrms = -6.9dBm (600 Ω)
MSM7566 (受信側) 0dBm0 = 0.5Vrms = -3.8dBm (600 Ω)

● 測定系ブロック図



■ 使用上の注意

1. E. R. L. (エコー・リターン・ロス：エコーの戻り量) は減衰系になるように設定して下さい。増幅系になるとエコーが消去できません。
E. R. L.対エコー減衰量の特性図参照。
2. アナログ入力は、PCMCODECがオーバーフローしない様にレベルの設定を行って下さい。
3. 推奨入力レベルは、- 10 ~ - 20dBm0です。
RIN入力レベル対エコー減衰量の特性図参照。
4. 本エコーキャンセラは、トーン性信号 (DTMF信号等) を長時間入力すると、エコー減衰量が低下する場合があります。
また、HD端子 "L" (ハウリングディテクタON) で使用している場合、R側入力中にS側から、R側より大きなトーン性信号を入力すると誤動作を起こします。
常に片側入力であればトーン性信号であっても問題ありませんが、R側入力中にS側よりトーン性信号が入力される場合は、ADP端子またはHD端子またはHCL端子を "H" にする必要があります。
5. エコー経路が変化するような場合 (再通話時、通話中の回線切り替え時等) には、収束しにくいことがあります。
その時は、リセットを行うことで収束させることができます。
なお、リセット後にエコー経路の状態が変化すると再度収束しにくいことがあります。
エコー経路が変化するような場合には、その都度リセットを行うことを推奨します。
6. 電源投入時はP $\overline{\text{WDWN}}$ 端子を"H"にし、電源投入と同時に基本クロックを入力して下さい。
電源投入直後にパワーダウンを行う場合は、必ず基本クロックを10クロック以上入力した後にパワーダウンを行って下さい。
7. 電源投入後は、必ずリセットを行って下さい。
8. パワーダウン解除後 (P $\overline{\text{WDWN}}$ 端子を"L"から"H"に変化させた時) は必ずリセットを行って下さい。
9. 音響系エコーキャンセラとして使用した場合、エコー減衰量が30dB以下になることがあります。

■ 用語説明

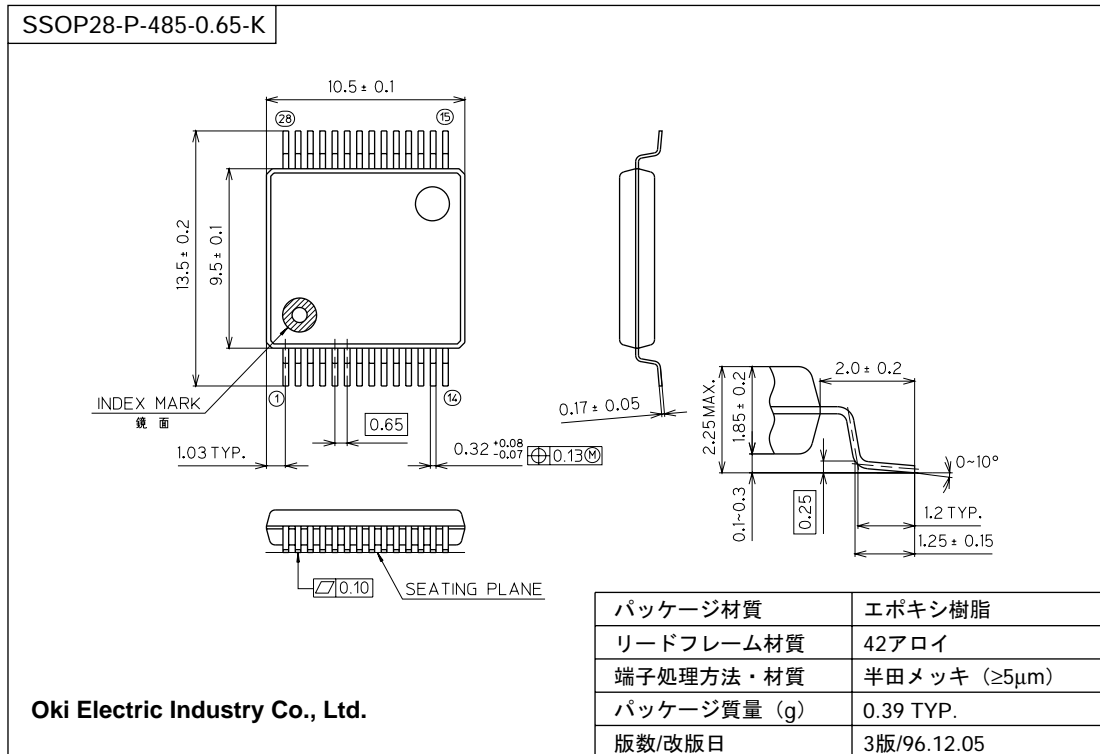
- アッテネータ機能：** RIN入力、SOUT出力に用意された減衰器により、ハウリング防止やレベルの抑制を行う機能です。 端子機能説明（ATT端子）参照
- エコー減衰量：** エコーの発生する経路において通話（RINのみ入力）を行った場合の、エコーキャンセラ未使用時と使用時のエコー戻り量の差（消去量）をエコー減衰量としています。

$$\text{エコー減衰量} = (\text{スルーモード時のSOUTレベル}) - (\text{エコーキャンセラ動作時のSOUTレベル}) \text{ [dB]}$$
で定義します。
- エコー遅延時間：** ROUTより出力された信号がエコーとしてSINに戻ってくるまでの時間をエコー遅延時間としています。
- 音響エコー：** ハンズフリーホンなどで、スピーカから出力された信号がエコーとなって再びマイクに入力され戻ってくる信号を音響エコーとしています。
- 回路エコー：** 回線の途中で生じたディレーが、ハイブリッドのインピーダンスミスマッチなどによりエコーとして戻ってくる信号を回線エコーとしています。
- ゲインコントロール機能：** RIN入力に用意されたゲインコントローラにより、ハウリング防止やレベルの抑制を行う機能です。 端子機能説明（GC端子）参照
- センタクリップ機能：** SOUT出力が - 54dBm0以下の信号を強制的に最小値にはりつける機能です。 端子機能説明（NLP端子）参照
- ダブルトーク検出：** SIN、RIN同時に信号が入力されている状態をダブルトークと言います。ダブルトーク状態のSIN入力には消去対象であるエコー信号以外の信号が入力されてしまい誤動作の原因になってしまいます。
 ダブルトーク検出はエコーキャンセラの誤動作を防止するために行っています。
- ハウリング検出：** ハンズフリー通話の際、スピーカ～マイク間の音響結合により発振してしまう状態をハウリングと言います。
 ハウリングは通話の妨げになるばかりでなく、エコーキャンセラの誤動作の原因にもなってしまいます。
 ハウリング検出は誤動作防止、ハウリング防止のために行っています。
- E. R. L.：** Echo Return Loss
 ROUTより出力された信号がエコーとしてSINに戻ってきたとき、ROUT時の信号レベルからどれだけロスしているかをE. R. L. としています。

$$\text{E. R. L.} = (\text{ROUTレベル}) - (\text{ROUT信号がエコーとして戻って来るSINレベル}) \text{ [dB]}$$
で定義します。
 E. R. L. が+の場合（ROUT > SIN）：減衰系
 E. R. L. が-の場合（ROUT < SIN）：増幅系

パッケージ寸法図

(単位:mm)



表面実装型パッケージ実装上の注意

表面実装型パッケージは、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件(リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせ下さい。

改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
FJDL7021-02	2001.11	–	–	正式 2 版発行
FJDL7021-03	2003.5.8	8	8	端子番号 24 の説明を一部変更する。
FJDL7021-04	2005.6.1	11	11	交流特性表の同期タイミングと同期信号の Max.値を訂正する。

ご注意

1. 本書に記載された内容は、製品改善及び技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、その情報が最新のものであることをご確認ください。
2. 本書に記載された動作概要及び応用回路例は、本製品の標準的な動作や使い方を説明するためのものです。したがって、実際に本製品を使用される場合には、外部諸条件を考慮のうえ回路・実装設計をしてください。
3. **設計に際しましては、最大定格、動作電源電圧範囲、放熱特性など保証範囲内でお使いください。保証値を超えての使用など本製品の誤った使用または不適切な使用等に起因する本製品の具体的な運用結果につきましては、当社は責任を負いかねますのでご了承ください。**
4. 本製品及び本書に記載された情報や図面等の使用に関して、当社は、第三者の工業所有権・知的所有権及びその他の権利に対する保証または実施権の許諾を行うものではありません。したがって、その使用に起因する第三者の権利侵害に対し、当社は責任を負いかねますのでご了承ください。
5. 当社は品質、信頼性の向上に努めておりますが、部品の性格上、ある確率の欠陥、故障が不可避だと考えられます。当社製品をお使いの場合には、このような故障が生じても直接人命を脅かしたり、身体または財産に危害を生じさせないよう、装置やシステム上で十分な安全設計をお願いします。
6. 本書記載の製品は、一般電子機器(事務機器、通信機器、計測機器、家電製品など)に使用されることを意図しております。特別な品質・信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、身体または財産に危害を及ぼす恐れのある装置やシステム(交通機器、安全装置、航空・宇宙機器、原子力制御、生命維持装置を含む医療機器など)に使用をお考えのお客様は、必ず事前に当社販売窓口までご相談願います。
7. 本書に記載された製品には、「外国為替及び外国貿易管理法」に基づく戦略物資等に該当するものがあります。したがって、該当製品またはその一部を輸出する場合には、同法に基づく日本国政府の輸出許可が必要となりますので、その申請手続きをお取りください。
8. 本書に記載された内容を、当社に無断で転載または複製することはご遠慮ください。

Copyright 2005 OKI ELECTRIC INDUSTRY CO., LTD.

OKI 沖電気工業株式会社

〒108-8551 東京都港区芝浦4丁目10番16号(5号館)
シリコンソリューションカンパニー <http://www.okisemi.com/jp/>