
ML2251/52/53/54/56-XXX, ML22Q54/Q54A/Q58

2チャンネルミキシング沖 ADPCM 方式音声合成 LSI

本データシートには概略仕様が記述されております。
詳細につきましては巻末の弊社ホームページ URL までご連絡下さいますようお願い致します。

■ 概要

ML2250 ファミリは、音声データを格納するマスク ROM、Flash を内蔵した 2 チャンネルミキシング音声合成 LSI です。また、内蔵音声データ以外に外部よりデータを入力することにより音声出力が可能となります。

再生方式は、ストレート 8bitPCM / ノンリニア 8bitPCM / ストレート 16bitPCM / 2bitADPCM2 / 4bitADPCM2 が選択でき、音量調節が可能です。

内部に 14bit の D/A コンバータとローパスフィルタを内蔵しています。

外部にパワーアンプ、及び CPU を接続することにより容易に音声合成装置を構成することができます。

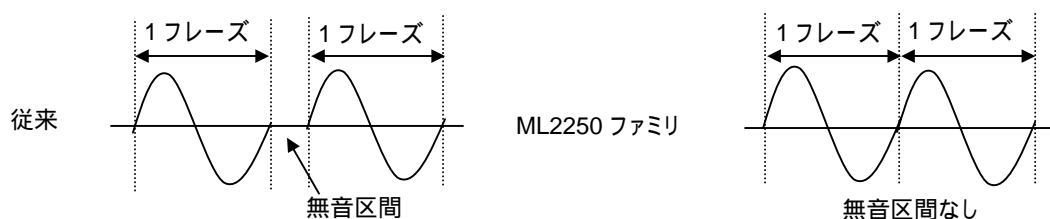
ML2250 ファミリはマスク ROM 内蔵品、Flash 内蔵品のラインナップがあります。

- ML2251/52/53/54/56-XXX
マスク ROM を内蔵した CMOS1 チップの音声合成 LSI です。Total 発声時間により 5 タイプのマスク ROM 内蔵品を準備しています。
- ML22Q54/Q58
4Mbit/8Mbit の Flash を内蔵した音声合成 LSI です。音声データの書込みは専用ツールを用いて簡単に行うことができます。Flash 内蔵品はマスク ROM 内蔵品では対応できない多品種少量生産や短納期のアプリケーションに適しています。マスク ROM 内蔵品と回路構成が同じですので評価用としても最適です。内蔵 Flash への書込みが容易ですので固定メッセージ+可変メッセージ等の組合せが可能となります。

現在、製品化されている ROM 内蔵品との相違点の概要を示します。

	ML2250 ファミリ	MSM6650 ファミリ	MSM9800 ファミリ	ML2210 ファミリ
インタフェース	パラレル/シリアル	パラレル/シリアル スタンドアローン	パラレル スタンドアローン	シリアル
再生方式	2bitADPCM2 4bitADPCM2 8bit ストレート PCM 8bit ノンリニア PCM 16bit ストレート PCM	4bitADPCM 8bit ストレート PCM	8bit ストレート PCM 8bit ノンリニア PCM	4bitADPCM 8bit ストレート PCM 8bit ノンリニア PCM
最大フレーズ数	256	127	63	247
サンプリング 周波数(kHz)	4.0/5.3/6.0/6.4/8.0/10.7/ 12.0/12.8/16.0/21.3/24.0/ 25.6/32.0/42.7/48.0	4.0/5.3/6.4/8.0/10.7/ 12.8/16.0/32.0	4.0/5.3/6.4/8.0/ 10.7/12.8/16.0	4.0/5.3/6.4/8.0/10.7/ 12.8/16.0
クロック周波数	4.096MHz	256kHz(CR 発振) 4.096MHz(XT)	256kHz(CR 発振) 4.096MHz(XT)	4.096MHz
D/A コンバータ	電圧型 14bit	電圧型 12bit	電流型 10bit	電流型 12bit
ローパスフィルタ	FIR 型補間フィルタ	2次 Com フィルタ	1次 Com フィルタ	2次 Com フィルタ
チャンネル数	2チャンネル	2チャンネル	1チャンネル	1チャンネル
編集 ROM	2チャンネル共編集フレーズ の制限無し	8フレーズ(1チャンネル のみ)の編集可能	8フレーズの編集可 能	なし
音量調整	29段階 (-2dB/-5dB ステップ)	4段階(-6dB ステップ)	VREF で設定	VREF で設定
繰り返し機能	制限無し	4種類	なし	なし
STOP	各チャンネル独立	1,2チャンネル同時	あり	あり
連続再生時のつ なぎ目無音区間	0(注)	4サンプリング周期	3サンプリング周期	4サンプリング周期
その他	外部データ入力可能	-	-	-

(注) 下図の様な連続再生が可能になります。



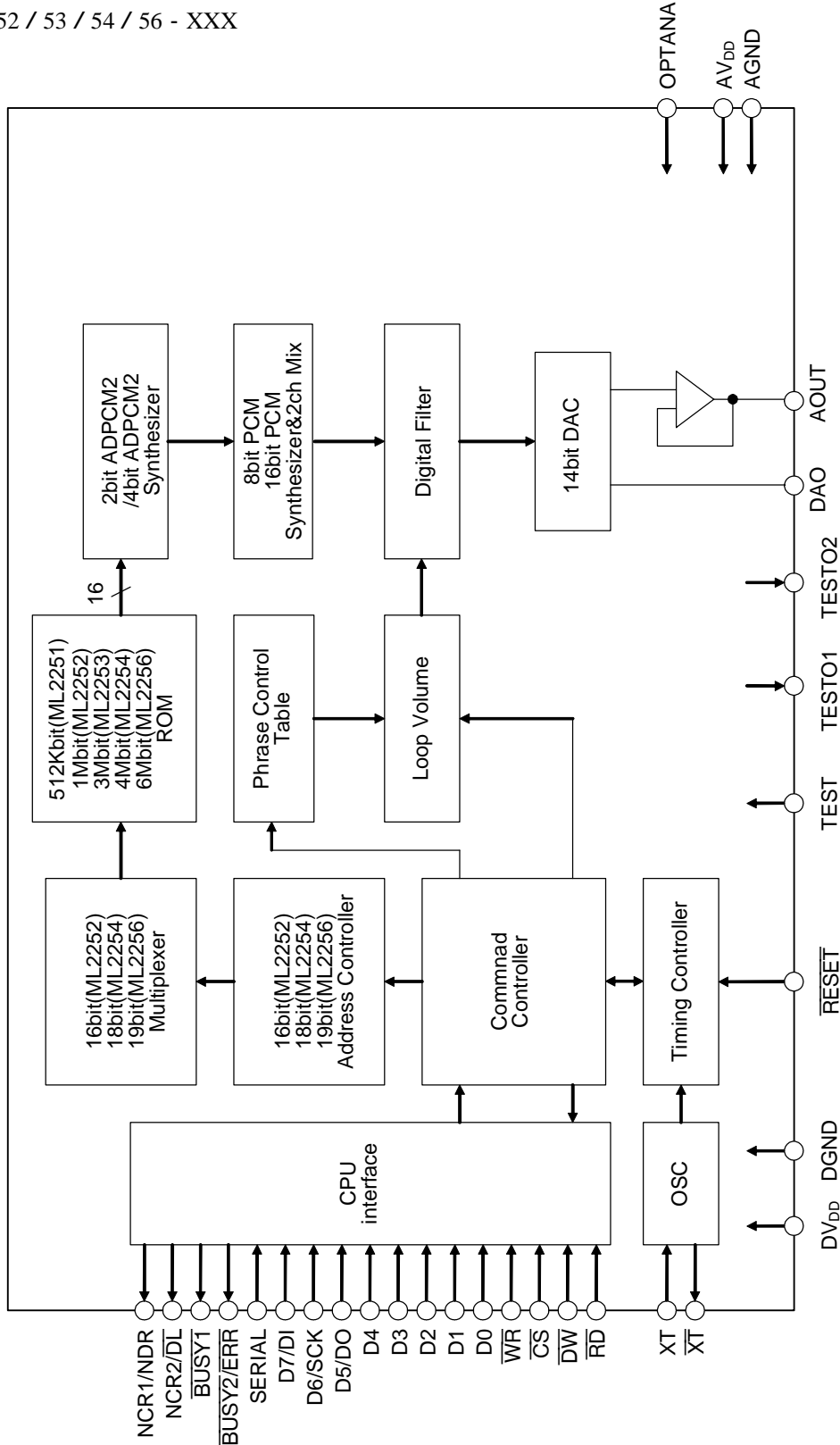
■ 特長

型名	ROM 容量	最大発声時間 (s) (4bitADPCM2 時)				
		F _{SAM} =4.0kHz	F _{SAM} =6.4kHz	F _{SAM} =8.0kHz	F _{SAM} =16kHz	F _{SAM} =32kHz
ML2251	512K ビット	31.7	19.8	15.8	7.9	3.9
ML2252	1M ビット	64.5	40.3	32.2	16.1	8.0
ML2253	3M ビット	195.5	122.2	97.7	48.8	24.4
ML2254	4M ビット	261.1	163.2	130.5	65.2	32.6
ML22Q54	4M ビット	261.1	163.2	130.5	65.2	32.6
ML2256	6M ビット	392.1	245.1	196.0	98.0	49.0
ML22Q58	8M ビット	522.2	326.4	261.0	130.4	65.2

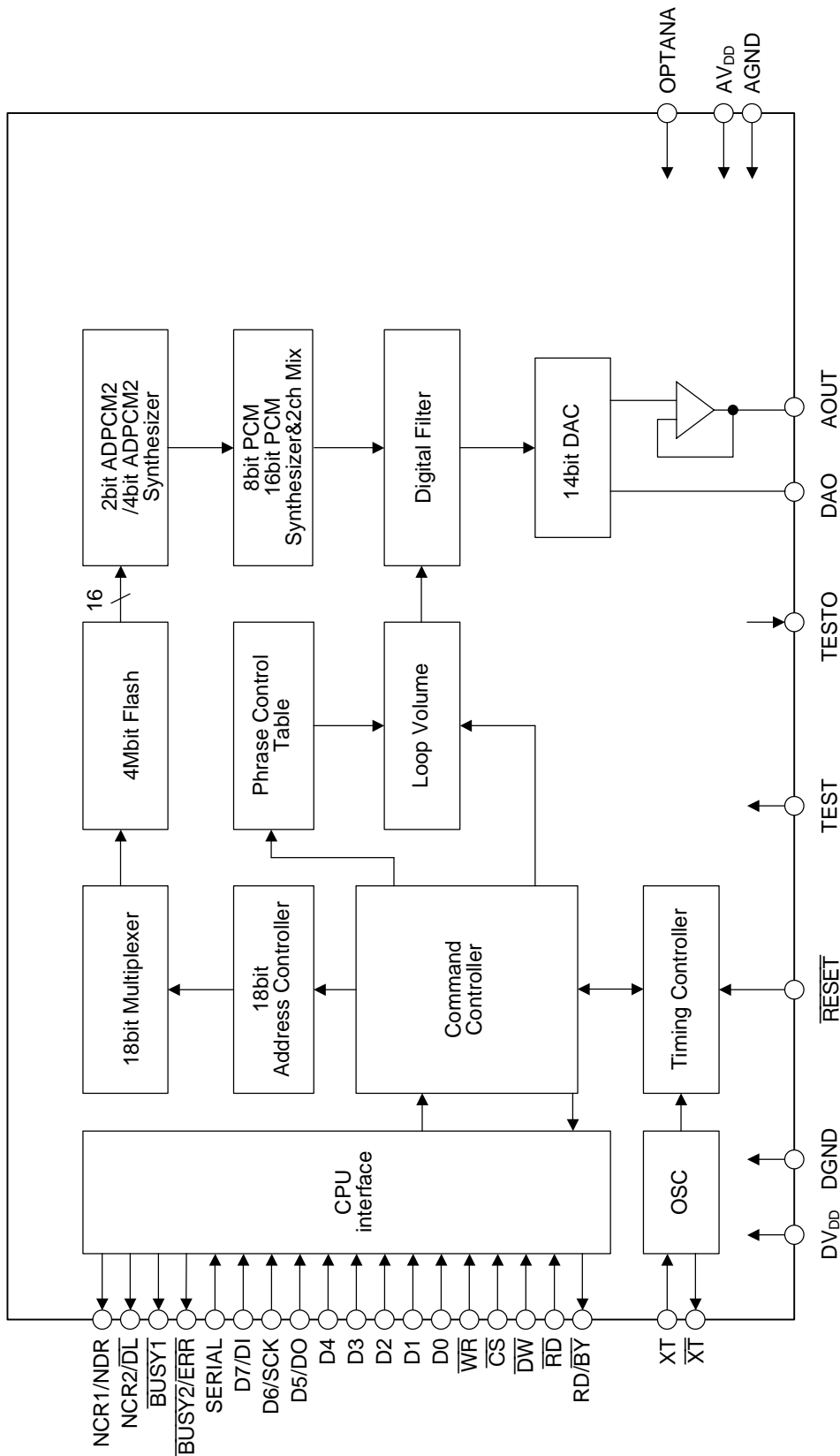
- ノンリニア 8bitPCM 方式 / ストレート 8bitPCM 方式 / ストレート 16bitPCM / 2bitADPCM2 / 4bitADPCM2 方式
- シリアル入力 / パラレル入力選択可能
- 編集 ROM 機能
- 2 チャンネルミキシング機能
- 原発振周波数 : 4.096MHz
- サンプリング周波数 : 4.0kHz, 5.3kHz, 6.0kHz, 6.4kHz, 8.0kHz, 10.6kHz, 12.0kHz, 12.8kHz, 16.0kHz, 21.3kHz, 24.0kHz, 25.6kHz, 32.0kHz, 42.7kHz, 48kHz
- 最大フレーズ数 : 256 フレーズ
- 音量調節機能内蔵 (2 音独立 29 段階)
- 外部音声データ入力可能
- 14 ビット D/A コンバータ内蔵
- ローパスフィルタ内蔵 : デジタル・フィルタ
- パッケージ 44 ピンプラスチック QFP (QFP44-P-910-0.80-2K)
(ML2251-XXXGA/ML2252-XXXGA/ML2253-XXXGA/
ML2254-XXXGA/ ML2256-XXXGA/ML22Q54GA/ML22Q58GA)
- 33 ピン W-CSP (P-VFLGA33-5.03X5.78-0.80-W)
(ML2253-XXXHB/ ML2254-XXXHB)
- 33 ピン W-CSP (P-VFLGA33-6.82X5.16-0.80-W)
(ML2256-XXXHB)

■ ブロック図

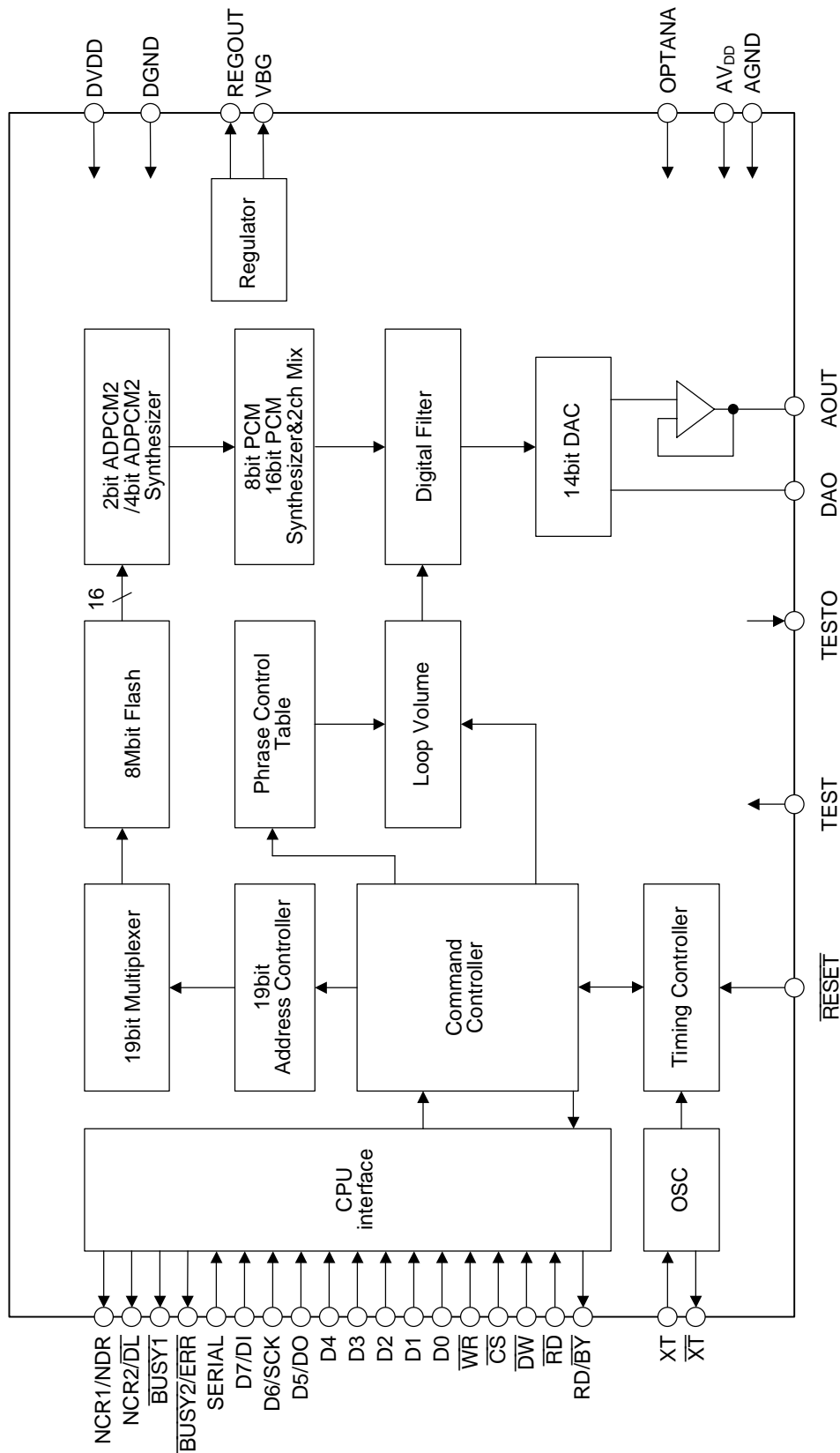
ML2251 / 52 / 53 / 54 / 56 - XXX



ML22Q54



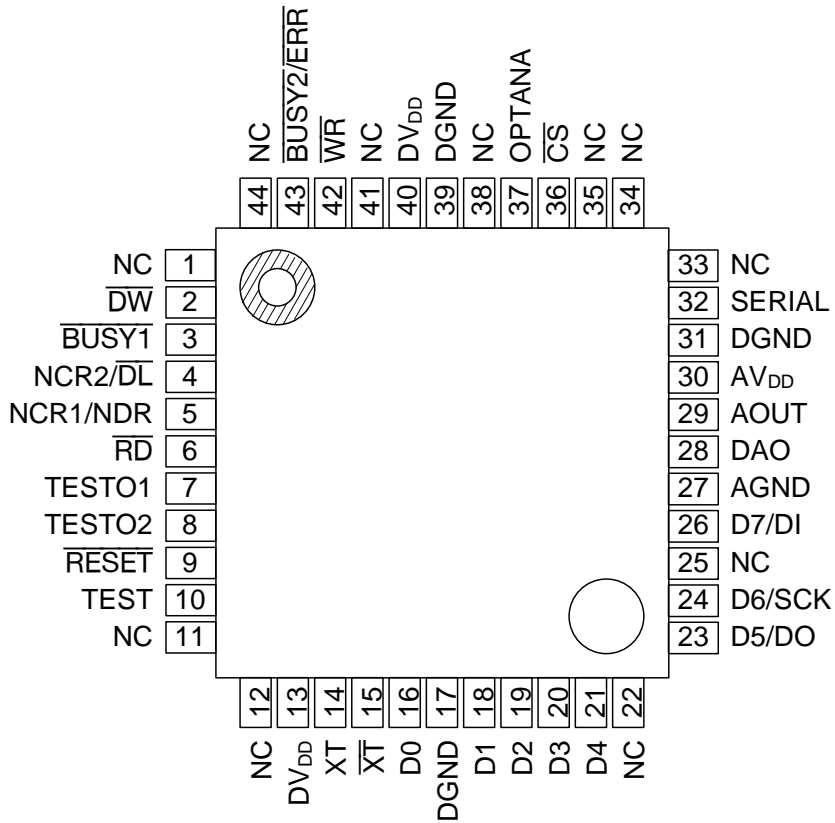
ML22Q58



■ 端子接続 (上面図)

ML2251 / 52 / 53 / 54 / 56 - XXXGA

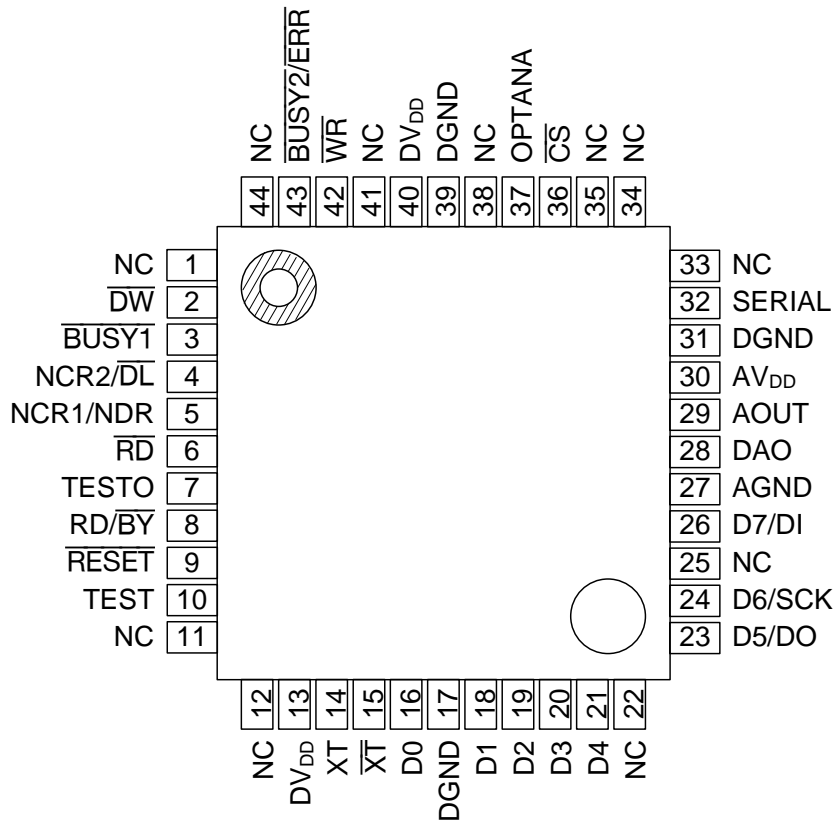
44 ピンプラスチック QFP



NC: 未使用ピン

ML22Q54GA

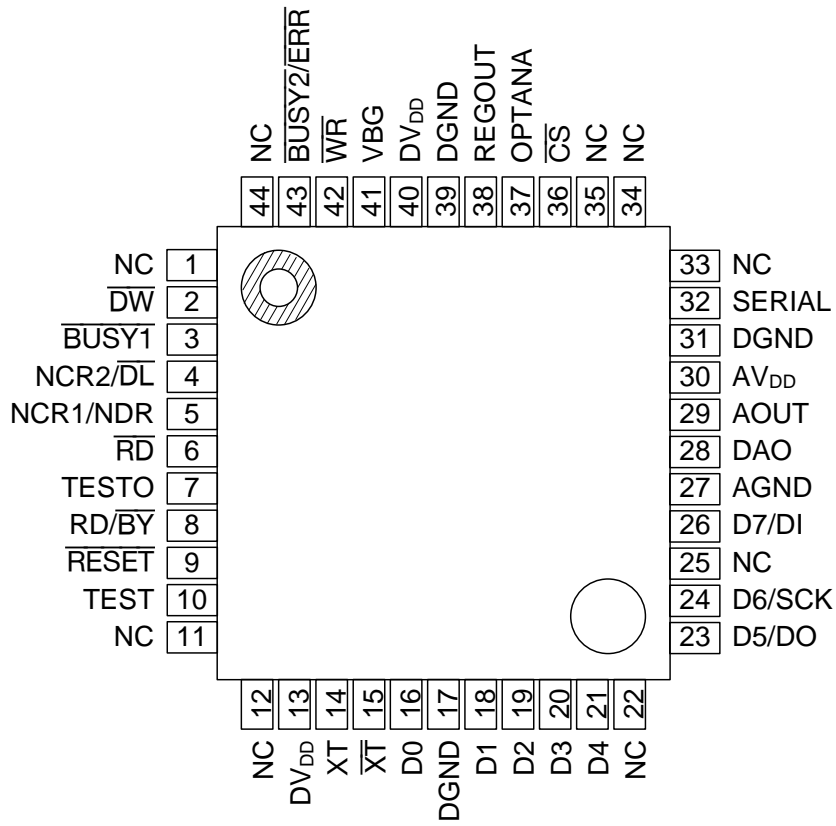
44 ピンプラスチック QFP



NC: 未使用ピン

ML22Q58GA

44 ピンプラスチック QFP



NC: 未使用ピン

ML2253/54-XXXHB

33 ピン W-CSP
(Bottom View)

D5/DO	D3	D1	DGND	\overline{XT}	XT	6
D6/SCK	D4	D2	D0	DVDD	TEST	5
AGND			D7/DI	\overline{RESET}	TESTO2	4
DAO	AOUT		NCR1/NDR	TESTO1	\overline{RD}	3
AVDD	DGND	\overline{CS}	\overline{WR}	$\overline{BUSY1}$	NCR2/ \overline{DL}	2
SERIAL	OPTANA	DGND	DVDD	\overline{DW}	$\overline{BUSY2/ERR}$	1
F	E	D	C	B	A	

ML2256-XXXHB

33 ピン W-CSP
(Bottom View)

D5	D3	GND	\overline{XT}	XT	7
D6	D4	D1	D0	VDD	6
AGND	D7	D2	TEST	\overline{RESET}	5
DAO		TESTO2	TESTO1	\overline{RD}	4
AOUT		\overline{DW}	NCR2/ \overline{DL}	NCR1/NDR	3
AVDD	SERIAL	OPTANA	\overline{WR}	$\overline{BUSY1}$	2
GND	\overline{CS}	GND	VDD	$\overline{BUSY2/ERR}$	1
E	D	C	B	A	

■ 端子説明 - 1

ML2251/52/53/54/56-XXXGA および ML2253/54/56-XXXHB 共通端子

QFP ピン	ML2253/54 WCSP ピン	ML2256 WCSP ピン	端子名	I/O	説明
43	A1	A1	$\overline{\text{BUSY2/ERR}}$	O	内蔵 ROM を使用して音声出力する場合、2 チャンネル側がコマンド処理および 音声を発声している間"L"レベルを出力します。 EXT コマンドを使用して音声出力する場合 ERR 端子となります。 データ転送に 異常が生じた時に"L"レベルを出力します。"L"レベルを出力した 場合、音声出力 にノイズを生じることがあります。 電源投入時は"H"レベルになっています。
3	B2	A2	$\overline{\text{BUSY1}}$	O	1 チャンネル側がコマンド処理および音声を発声している間"L"レ ベルを出力します。電源投入時は"H"レベルになっています。
4	A2	B3	$\text{NCR2}/\overline{\text{DL}}$	O	内蔵 ROM を使用して音声出力する場合、"H"レベルで2 チャン ネル側のコマンド 入力が有効となります。 EXT コマンドを使用して音声出力する場合 $\overline{\text{DL}}$ 端子となります。音 声データを内部に取り込む信号を出力します。DL の立上がりで データを内部に取り込みます。 電源投入時は"H"レベルになっています。
5	C3	A3	$\text{NCR1}/\text{NDR}$	O	内蔵 ROM を使用して音声出力する場合、"H"レベルで1 チャン ネル側のコマンド 入力が有効となります。 EXT コマンドを使用して音声出力する場合 NDR 端子となりま す。"H"レベルで音声 データ入力が有効となります。 電源投入時は"H"レベルになっています。
9	B4	A5	$\overline{\text{RESET}}$	I	"L"レベル入力で LSI は初期状態になります。この時発振が停止 し、AOUT 出力、DAO 出力は GND になります。
10	A5	B5	TEST	I	LSI のテスト用端子です。 "L"レベルを入力してください。プルダウン抵抗を内蔵しています。
14	A6	A7	XT	I	クリスタルまたはセラミック発振子接続端子です。 XT 端子と $\overline{\text{XT}}$ 端子の間に 1M 程度のフィードバック抵抗が内蔵 されています。 外部クロックを使用する場合には、この端子から入力してくだ さい。
15	B6	B7	$\overline{\text{XT}}$	O	クリスタルまたはセラミック発振子接続端子です。 外部クロックを使用する場合は、オープンにしてください。
16,18, 19,20	E6 D5 D6 C5	D7 C5 C6 B6	D3 D2 D1 D0	I/O	パラレル入力インタフェースでは、CPU インタフェース用データバ ス端子となります。 $\overline{\text{RD}}$ 端子が"L"レベルのときは、チャンネルステ ータス出力端子となります。 シリアル入力インタフェースでは入力端子となりますので、"L"レ ベルに固定して 下さい。

QFP ピン	ML2253/54 WCSP ピン	ML2256 WCSP ピン	端子名	I/O	説明
21	E5	D6	D4	I/O	パラレル入力インタフェースでは、CPU インタフェース用データバス端子となります。RD 端子が"L"レベルのときは、"L"レベルが常に出力されます。 シリアル入力インタフェースでは入力端子となりますので、"L"レベルに固定して下さい。
23	F6	E7	D5/DO	I/O	パラレル入力インタフェースでは、CPU インタフェース用データバス端子となります。RD 端子が"L"レベルのときは、"L"レベルが常に出力されます。 シリアル入力インタフェースでは、チャンネルステータス出力端子となります。 CS 端子、RD 端子が"L"レベルのとき、SCK クロックに同期して各チャンネルのステータスがシリアルに出力されます。RD 端子が"H"レベルのときは、高インピーダンス状態となります。
24	F5	E6	D6/SCK	I/O	パラレル入力インタフェースでは、CPU インタフェース用データバス端子となります。RD 端子が"L"レベルのときは、"L"レベルが常に出力されます。 シリアル入力インタフェースではシリアルクロック入力端子となります。WR, RD, DW 立ち下がり時の SCK 端子入力が"L"レベルのときは、SCK クロックの立ち上がりエッジで DI 端子入力を LSI 内部に取り込みます。WR, RD, DW 端子立ち下がり時の SCK 端子入力が"H"レベルのときは、SCK クロックの立ち下がりエッジで DI 端子入力を LSI 内部に取り込みます。
26	C4	D5	D7/DI	I/O	パラレル入力インタフェースでは、CPU インタフェース用データバス端子となります。RD 端子が"L"レベルのときは、"L"レベルが常に出力されます。 シリアル入力インタフェースではシリアルデータ入力端子となります。
28	F3	E4	DAO	O	14bitDAC のアナログを出力します。
29	E3	E3	AOUT	O	14bitDAC のアナログ出力をボルテージフォロアを通して出力します。
32	F1	D2	SERIAL	I	CPU インタフェース切り換え端子です。 "H"レベルの時はシリアル入力インタフェース、"L"レベルの時はパラレル入力インタフェースとなります。
36	D $\bar{2}$	D $\bar{1}$	CS	I	CPU インタフェース用チップセレクト端子です。 CS 端子が"H"の時には WR, DW, RD 信号は LSI には入力されません。
37	E1	C2	OPTANA	I	"L"レベルを入力して下さい。DAO 端子から 14bit DAC のアナログ信号を出力し、AOUT 端子から 14bit DAC のアナログ信号をボルテージフォロアを通して出力します。
42	C $\bar{2}$	B $\bar{2}$	WR	I	CPU インタフェース用ライト信号です。 CS 端子が"H"の時には WR 信号は LSI には入力されません。
2	B $\bar{1}$	C $\bar{3}$	DW	I	EXT コマンドを使用して音声出力する時の音声データライト信号です。 EXT コマンドを使用しない場合は"H"レベルにしてください。 CS 端子が"H"の時には DW 信号は LSI に入力されません。 プルアップ抵抗を内蔵しています。

QFP ピン	ML2253/54 WCSP ピン	ML2256 WCSP ピン	端子名	I/O	説明
6	$\overline{A3}$	$\overline{A4}$	\overline{RD}	I	CPU インタフェース用リード信号です。 CS が "H" レベルの時には \overline{RD} 信号は LSI に入力されません。 プルアップ抵抗を内蔵しています。
7,8	B3 A4	B4 C4	TESTO1 TESTO2	O	テスト用出力端子です。オープンにしてください。
30	F2	E2	AV_{DD}	-	アナログ電源端子です。AGND 端子との間に 0.1 μ F 以上のバイパスコンデンサを挿入してください。
13,40	B5, C1	A6, B1	DV_{DD}	-	デジタル電源端子です。DGND 端子との間に 0.1 μ F 以上のバイパスコンデンサを挿入してください。
27	F4	E5	AGND	-	アナログ接地端子です。
17,31, 39	C6, D1, E2	C1, C7, E1	DGND	-	デジタル接地端子です。

■ 端子説明 - 2

ML22Q54/Q58GA 共通端子

44 ピンプラスチック QFP

ピン番号	端子名	I/O	説明
43	$\overline{\text{BUSY2/ERR}}$	O	内蔵 ROM を使用して音声出力する場合、2 チャンネル側がコマンド処理および音声を発声している間 "L" レベルを出力します。 EXT コマンドを使用して音声出力する場合 ERR 端子となります。データ転送に異常が生じた時に "L" レベルを出力します。"L" レベルを出力した場合、音声出力にノイズを生じることがあります。 電源投入時は "H" レベルになっています。
3	$\overline{\text{BUSY1}}$	O	1 チャンネル側がコマンド処理および音声を発声している間 "L" レベルを出力します。電源投入時は "H" レベルになっています。
4	$\text{NCR2}/\overline{\text{DL}}$	O	内蔵 ROM を使用して音声出力する場合、"H" レベルで 2 チャンネル側のコマンド入力が有効となります。 EXT コマンドを使用して音声出力する場合 $\overline{\text{DL}}$ 端子となります。音声データを内部に取り込む信号を出力します。 $\overline{\text{DL}}$ 出力の立上がりでデータを内部に取り込みます。 電源投入時は "H" レベルになっています。
5	$\text{NCR1}/\text{NDR}$	O	内蔵 ROM を使用して音声出力する場合、"H" レベルで 1 チャンネル側のコマンド入力が有効となります。 EXT コマンドを使用して音声出力する場合 NDR 端子となります。"H" レベルで音声データ入力が有効となります。 電源投入時は "H" レベルになっています。
9	$\overline{\text{RESET}}$	I	"L" レベル入力で LSI は初期状態になります。この時発振が停止し、AOUT 出力、DAO 出力は GND になります。
10	TEST	I	LSI のテスト用端子です。 "L" レベルを入力してください。プルダウン抵抗を内蔵しています。
14	XT	I	クリスタルまたはセラミック発振子接続端子です。 XT 端子と $\overline{\text{XT}}$ 端子の間に 1M 程度のフィードバック抵抗が内蔵されています。 外部クロックを使用する場合には、この端子から入力してください。
15	$\overline{\text{XT}}$	O	クリスタルまたはセラミック発振子接続端子です。 外部クロックを使用する場合は、オープンにしてください。
16,18,19,20	D3 D2 D1 D0	I/O	パラレル入力インタフェースでは、CPU インタフェース用データバス端子となります。RD 端子が "L" レベルのときは、チャンネルステータス出力端子となります。また、内蔵 Flash データリード時は、Flash データが出力されます。 シリアル入力インタフェースでは入力端子となりますので、"L" レベルに固定して下さい。
21	D4	I/O	パラレル入力インタフェースでは、CPU インタフェース用データバス端子となります。内蔵 Flash データリード時は、Flash データ出力端子となります。 Flash データリード時以外で RD 端子が "L" レベルのときは、"L" レベルが常に出力されます。 シリアル入力インタフェースでは入力端子となりますので、"L" レベルに固定して下さい。

ピン番号	端子名	I/O	説明
23	D5/DO	I/O	<p>パラレル入力インタフェースでは、CPU インタフェース用データバス端子となります。内蔵 Flash データリード時は、Flash データ出力端子となります。Flash データリード時以外で \overline{RD} 端子が"L"レベルのときは、"L"レベルが常に出力されます。</p> <p>シリアル入力インタフェースでは、チャンネルステータス出力端子となります。\overline{CS} 端子、\overline{RD} 端子が"L"レベルのとき、SCK クロックに同期して各チャンネルのステータスがシリアルに出力されます。内蔵 Flash データリード時は、Flash データがシリアルに出力されます。\overline{RD} 端子が"H"レベルのときは、高インピーダンス状態となります。</p>
24	D6/SCK	I/O	<p>パラレル入力インタフェースでは、CPU インタフェース用データバス端子となります。内蔵 Flash データリード時は、Flash データ出力端子となります。Flash データリード時以外で \overline{RD} 端子が"L"レベルのときは、"L"レベルが常に出力されます。</p> <p>シリアル入力インタフェースではシリアルクロック入力端子となります。\overline{WR}、\overline{RD}、\overline{DW} 端子立ち下がり時の SCK 端子入力が"L"レベルのときは、SCK クロックの立ち上がりエッジで DI 入力を LSI 内部に取り込みます。\overline{WR}、\overline{RD}、\overline{DW} 端子立ち下がり時の SCK 端子入力が"H"レベルのときは、SCK クロックの立ち下がりエッジで DI 入力を LSI 内部に取り込みます。</p>
26	D7/DI	I/O	<p>パラレル入力インタフェースでは、CPU インタフェース用データバス端子となります。内蔵 Flash データリード時は、Flash データ出力端子となります。Flash データリード時以外で \overline{RD} 端子が"L"レベルのときは、"L"レベルが常に出力されます。</p> <p>シリアル入力インタフェースではシリアルデータ入力端子となります。</p>
28	DAO	O	14bitDAC のアナログを出力します。
29	AOUT	O	14bitDAC のアナログ出力をボルテージフォロアを通して出力します。
32	SERIAL	I	<p>CPU インタフェース切り換え端子です。</p> <p>"H"レベルの時はシリアル入力インタフェース、"L"レベルの時はパラレル入力インタフェースとなります。</p>
36	\overline{CS}	I	<p>CPU インタフェース用チップセレクト端子です。</p> <p>\overline{CS} 端子が"H"の時には \overline{WR}、\overline{DW}、\overline{RD} 信号は LSI には入力されません。</p>
37	OPTANA	I	"L"レベルを入力して下さい。DAO 端子から 14bit DAC のアナログ信号を出力し、AOUT 端子から 14bit DAC のアナログ信号をボルテージフォロアを通して出力します。
42	\overline{WR}	I	<p>CPU インタフェース用ライト信号です。</p> <p>\overline{CS} 端子が"H"の時には \overline{WR} 信号は LSI には入力されません。</p>
2	\overline{DW}	I	<p>EXT コマンド、および Flash I/F コマンド時のデータライト信号です。</p> <p>EXT コマンド、および Flash I/F コマンドを使用しない場合は"H"レベルにしてください。</p> <p>\overline{CS} 端子が"H"の時には \overline{DW} 信号は LSI には入力されません。</p> <p>プルアップ抵抗を内蔵しています。</p>
6	\overline{RD}	I	<p>CPU インタフェース用リード信号です。各チャンネルのステータス信号リード時、または、内蔵 Flash データリード時に使用します。</p> <p>使用しない場合は"H"レベルにしてください。</p> <p>プルアップ抵抗を内蔵しています。</p>

ピン番号	端子名	I/O	説明
7	TESTO	O	テスト用出力端子です。オープンにしてください。
8	RD/ $\overline{\text{BY}}$	O	内蔵 Flash の自動消去 / 自動書込みの状態を示す出力端子です。イレーズまたはプログラムサイクル中は"L"レベルを出力しビジー状態であることを示しています。イレーズおよびプログラムサイクルが終了すると"H"レベルとなり、レディー状態となります。
30	AV _{DD}	-	アナログ電源端子です。AGND 端子との間に 0.1 μ F 以上のバイパスコンデンサを挿入してください。
13,40	DV _{DD}	-	デジタル電源端子です。DGND 端子との間に 0.1 μ F 以上のバイパスコンデンサを挿入してください。
27	AGND	-	アナログ接地端子です。
17,31,39	DGND	-	デジタル接地端子です。

ML22Q58 のみに適用

ピン番号	端子名	I/O	説明
38	REGOUT	O	内蔵 Flash 電源用 3V レギュレータ出力端子です。REGOUT 端子と DGND 端子間に 10 μ F 以上のコンデンサを接続してください。
41	VBG	O	レギュレータ用基準電圧出力端子です。VBG 端子と DGND 端子間に 150pF のコンデンサを接続することを推奨します。

■ 絶対最大定格

(GND= 0 V)				
項目	記号	条件	定格値	単位
電源電圧	V _{DD}	Ta = 25 °C ML2251/52/53/54/56-XXX ML22Q58	- 0.3 ~ + 7.0	V
		Ta = 25 °C、ML22Q54	- 0.3 ~ + 4.6	V
入力電圧	V _{IN}	Ta = 25 °C	- 0.3 ~ V _{DD} + 0.3	V
許容損失	P _D	Ta=25°C ML2253/54-XXXHB 以外に 適用	900	mW
		Ta=25°C ML2253/54-XXXHB に適用	660	mW
		Ta=25°C ML2256-XXXHB に適用	1060	mW
出力短絡電流	I _{SC}	Ta=25°C、REGOUT 端子を 除く全出力端子に適用	6	mA
		ML22Q58 REGOUT 端子に 適用	45	mA
保存温度	T _{STG}	—	- 55 ~ + 150	°C

■ 推奨動作条件 (3V 版)

ML2251/52/53/54/56-XXX,ML22Q54/Q58

(GND= 0 V)						
項目	記号	条件	範囲			単位
電源電圧	V _{DD}	ML22Q58 を除く	2.7 ~ 3.6			V
		ML22Q58	2.7 ~ 3.3			V
動作温度	T _{OP}	ML2251/52/53/54/56-XXX	- 40 ~ + 85			°C
		ML22Q54/Q58	0 ~ + 70			°C
		ML22Q58 (Flash 書き込み時)	0 ~ + 50			
原発振周波数	f _{OSC}	—	最	標準	最大	MHz
			3.	4.096	4.5	

■ 推奨動作条件 (5V 版)

ML2251/52/53/54/56-XXX,ML22Q58

(GND= 0 V)						
項目	記号	条件	範囲			単位
電源電圧	V _{DD}	—	4.5 ~ 5.5			V
動作温度	T _{OP}	ML2251/52/53/54/56-XXX	- 40 ~ + 85			°C
		ML22Q58	0 ~ + 70			°C
		ML22Q58 (Flash 書き込み時)	0 ~ + 50			
原発振周波数	f _{OSC}	—	最	標準	最大	MHz
			3	4.096	4.5	

■ 電気的特性

直流特性 (3V 版)

ML2251/52/53/54/56-XXX,ML22Q54/Q58

ML2251/52/53/54/56-XXX: $DV_{DD}=AV_{DD}=2.7 \sim 3.6 \text{ V}$, $DGND=AGND=0 \text{ V}$, $T_a = -40 \sim +85^\circ\text{C}$

ML22Q54: $DV_{DD}=AV_{DD}=2.7 \sim 3.6 \text{ V}$, $DGND=AGND=0 \text{ V}$, $T_a=0 \sim +70^\circ\text{C}$

ML22Q58: $DV_{DD}=AV_{DD}=2.7 \sim 3.3 \text{ V}$, $DGND=AGND=0 \text{ V}$, $T_a=0 \sim +70^\circ\text{C}$

項目	記号	条件	Min.	Typ.	Max.	単位
"H"入力電圧	V_{IH}	—	$0.86 \times V_{DD}$	—	—	V
"L"入力電圧	V_{IL}	—	—	—	$0.14 \times V_{DD}$	V
"H"出力電圧	V_{OH}	$I_{OH} = -1\text{mA}$	$V_{DD} - 0.4$	—	—	V
"L"出力電圧	V_{OL}	$I_{OL} = 2\text{mA}$	—	—	0.4	V
"H"入力電流 1	I_{IH1}	$V_{IH} = V_{DD}$	—	—	10	μA
"H"入力電流 2 (注 1)	I_{IH2}	$V_{IH} = V_{DD}$	0.3	2.0	15	μA
"H"入力電流 3 (注 2)	I_{IH3}	$V_{IH} = V_{DD}$	8	40	130	μA
"L"入力電流 1	I_{IL1}	$V_{IL} = \text{GND}$	-10	—	—	μA
"L"入力電流 2 (注 3)	I_{IL2}	$V_{IL} = \text{GND}$	-120	-40	-10	μA
"L"入力電流 3 (注 1)	I_{IL3}	$V_{IL} = \text{GND}$	-15	-2.0	-0.3	μA
再生動作消費電流	I_{DD1}	$f_{osc} = 4.096\text{MHz}$, 無負荷 (ML2251/52/53/54/56-XXX)	—	6	35	mA
	I_{DD2}	$f_{osc} = 4.096\text{MHz}$, 無負荷 (ML22Q54/Q58)	—	9	35	mA
Flash アクセス時 動作消費電流 1	I_{DD3}	$f_{osc} = 4.096\text{MHz}$ Flash データリード時 (ML22Q54/Q58)	—	10	35	mA
Flash アクセス時 動作消費電流 2	I_{DD4}	$f_{osc} = 4.096\text{MHz}$ Flash データライト時 Flash データ消去時 (ML22Q54/Q58)	—	20	60	mA
スタンバイ消費電流	I_{DDS}	$T_a = -40 \sim +70^\circ\text{C}$	—	—	15	μA
		$T_a = -40 \sim +85^\circ\text{C}$	—	—	50	μA
		$T_a = 0 \sim +70^\circ\text{C}$ (ML22Q54/Q58)	—	—	55	μA

- 注記
1. XT 端子に適用します。
 2. TEST 端子に適用します。
 3. RD、DW 端子に適用します。

直流特性 (5V 版)

ML2251/52/53/54/56-XXX, ML22Q58

ML2251/52/53/54/56-XXX: $V_{DD}=AV_{DD}=4.5 \sim 5.5V$, $DGND=AGND=0V$, $T_a = -40 \sim +85^\circ C$ ML22Q58: $V_{DD}=AV_{DD}=4.5 \sim 5.5V$, $DGND=AGND=0V$, $T_a = 0 \sim +70^\circ C$

項目	記号	条件	Min.	Typ.	Max.	単位
"H"入力電圧	V_{IH}	—	$0.8 \times V_{DD}$	—	—	V
"L"入力電圧	V_{IL}	—	—	—	$0.2 \times V_{DD}$	V
"H"出力電圧	V_{OH}	$I_{OH} = -1mA$	$V_{DD} - 0.4$	—	—	V
"L"出力電圧	V_{OL}	$I_{OL} = 2mA$	—	—	0.4	V
"H"入力電流 1	I_{IH1}	$V_{IH} = V_{DD}$	—	—	10	μA
"H"入力電流 2 (注 1)	I_{IH2}	$V_{IH} = V_{DD}$	0.8	5.0	20	μA
"H"入力電流 3 (注 2)	I_{IH3}	$V_{IH} = V_{DD}$	30	—	350	μA
"L"入力電流 1	I_{IL1}	$V_{IL} = GND$	-10	—	—	μA
"L"入力電流 2 (注 3)	I_{IL2}	$V_{IL} = GND$	-230	—	-60	μA
"L"入力電流 3 (注 1)	I_{IL3}	$V_{IL} = GND$	-20	-5.0	-0.8	μA
動作消費電流	I_{DD1}	$f_{OSC} = 4.096MHz$, 無負荷 (ML2251/52/53/54/56-XXX)	—	19	40	mA
	I_{DD2}	$f_{OSC} = 4.096MHz$, 無負荷 (ML22Q58)	—	22	40	mA
Flash アクセス時 動作消費電流 1	I_{DD3}	$f_{OSC} = 4.096MHz$ Flash データリード時 (ML22Q58)	—	23	40	mA
Flash アクセス時 動作消費電流 2	I_{DD4}	$f_{OSC} = 4.096MHz$ Flash データライト時 Flash データ消去時 (ML22Q58)	—	33	60	mA
スタンバイ消費電流	I_{DD5}	$T_a = -40 \sim +70^\circ C$	—	—	15	μA
		$T_a = -40 \sim +85^\circ C$	—	—	100	μA
		$T_a = 0 \sim +70^\circ C$ (ML22Q58)	—	—	100	μA

- 注記
1. XT 端子に適用します。
 2. TEST 端子に適用します。
 3. RD、DW 端子に適用します。

アナログ部特性 (3V 版)

ML2251/52/53/54/56-XXX, ML22Q54/Q58

ML2251/52/53/54/56-XXX: $DV_{DD}=AV_{DD}=2.7 \sim 3.6V$, $DGND=AGND=0V$, $T_a = -40 \sim +85^\circ C$ ML22Q54: $DV_{DD}=AV_{DD}=2.7 \sim 3.6V$, $DGND=AGND=0V$, $T_a = 0 \sim +70^\circ C$ ML22Q58: $DV_{DD}=AV_{DD}=2.7 \sim 3.3V$, $DGND=AGND=0V$, $T_a = 0 \sim +70^\circ C$

項目	記号	条件	Min.	Typ.	Max.	単位
AOUT 出力負荷抵抗	R_{LAO}	—	50	—	—	$k\Omega$
AOUT 出力電圧範囲	V_{AOUT}	出力無負荷時	0.5	—	$AV_{DD} - 0.5$	V
DAO 出力インピーダンス	R_{DAO}	—	30	50	70	$k\Omega$

アナログ部特性 (5V 版)

ML2251/52/53/54/56-XXX, ML22Q58

ML2251/52/53/54/56-XXX: $DV_{DD}=AV_{DD}=4.5 \sim 5.5V$, $DGND=AGND=0V$, $T_a = -40 \sim +85^\circ C$ ML22Q58: $DV_{DD}=AV_{DD}=4.5 \sim 5.5V$, $DGND=AGND=0V$, $T_a = 0 \sim +70^\circ C$

項目	記号	条件	Min.	Typ.	Max.	単位
AOUT 出力負荷抵抗	R_{LAO}	—	50	—	—	$k\Omega$
AOUT 出力電圧範囲	V_{AOUT}	出力無負荷時	0.5	—	$AV_{DD} - 0.5$	V
DAO 出力インピーダンス	R_{DAO}	—	30	50	70	$k\Omega$
REGOUT 出力電圧	V_{REGO}	ML22Q58	2.7	3	3.3	V
VBG 出力電圧	V_{BG}	ML22Q58	1.0	1.3	1.5	V

■ 機能説明

マイコンインタフェース

マイコンインタフェースは、パラレルインタフェース及び、シリアルインタフェースの2通りのインタフェース回路を内蔵しています。SERIAL 端子で設定を変更できます。SERIAL 端子が"H"レベルの場合はシリアルインタフェース、"L"レベルの場合はパラレルインタフェースとなります。パラレル及びシリアルインタフェース時の端子状態を以下に示します。

SERIAL = "L"		SERIAL = "H"	
パラレルインタフェース		シリアルインタフェース	
D7(I/O)	データ入力/ステータス出力端子	DI(I)	シリアルデータ入力端子
D6(I/O)		SCK(I)	シリアルクロック入力端子
D5(I/O)		DO(O)	シリアルデータ出力端子
D4(I/O)		D4(I)	未使用 ("L"レベルを入力)
D3(I/O)		D3(I)	未使用 ("L"レベルを入力)
D2(I/O)		D2(I)	未使用 ("L"レベルを入力)
D1(I/O)		D1(I)	未使用 ("L"レベルを入力)
D0(I/O)		D0(I)	未使用 ("L"レベルを入力)

1. パラレルインタフェース

パラレルインタフェース選択時には、 \overline{CS} 、 \overline{WR} 、 \overline{DW} 、D7-D0、 \overline{RD} 端子により各種コマンド、データの入力及びステータスの読み出しを行います。

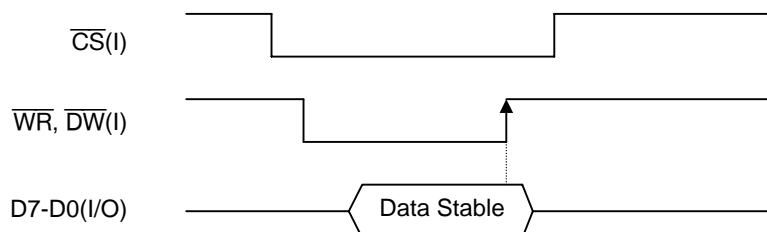
\overline{CS} 端子を"L"レベルにすることによって、マイコンインタフェースが有効となります。

コマンド、データ入力時は、D7-D0 端子入力データが \overline{WR} 端子の立上がりエッジで LSI 内部に取りこまれます。

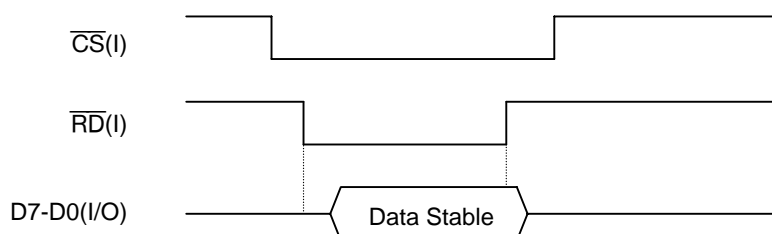
EXT コマンド、Flash I/F コマンド入力後の各種データを入力する場合には、 \overline{DW} 端子を使用します。入力方法は、 \overline{WR} 端子によるコマンド入力方法と同様です。

ステータス読み出し時は、 \overline{CS} 、 \overline{RD} 端子を"L"レベルにすることにより、各チャンネルのステータス信号(NCR1、NCR2、 $\overline{BUSY1}$ 、 $\overline{BUSY2}$)が D3-D0 端子に出力されます。D7-D4 端子には、常に"L"レベルが出力されます。

コマンド・データ入力タイミング



ステータス読み出しタイミング



ステータス読み出し時の各データ出力の内容を下表に示します。

端子	出力ステータス信号
D7	"L"レベル
D6	"L"レベル
D5	"L"レベル
D4	"L"レベル
D3	2チャンネルのBUSY出力($\overline{\text{BUSY2}}$)
D2	1チャンネルのBUSY出力($\overline{\text{BUSY1}}$)
D1	2チャンネルのNCR出力($\overline{\text{NCR2}}$)
D0	1チャンネルのNCR出力($\overline{\text{NCR1}}$)

$\overline{\text{BUSY}}$ 信号は、コマンド処理中及び、該当チャンネルが再生動作中である場合に"L"レベルを出力し、これ以外の状態では"H"レベルを出力します。

NCR 信号は、コマンド処理中及び、該当チャンネルが再生待機中である場合に"L"レベルを出力し、これ以外の状態では、"H"レベルを出力します。

ML22Q54、ML22Q58のFlash IFコマンド入力後にステータス読み出しを行う場合には、D7-D0端子にコマンド処理中である場合に"L"レベルを出力し、コマンド処理が完了すると"H"レベルを出力します。

2. シリアルインタフェース

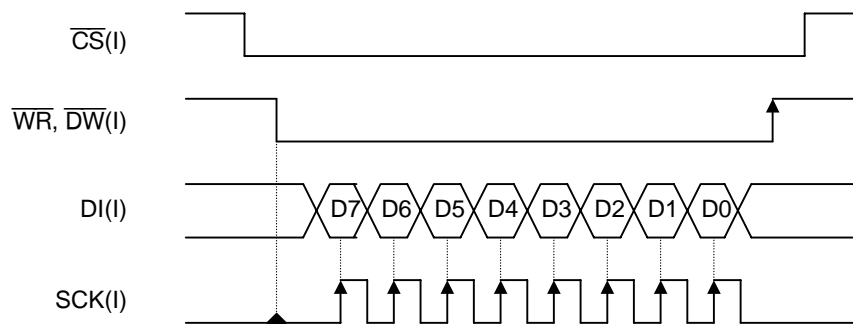
シリアルインタフェース選択時には、 \overline{CS} 、 \overline{WR} 、 \overline{DW} 、DI、SCK、 \overline{RD} 、DO 端子により、各種コマンド・データの入力及びステータスの読み出しを行います。

\overline{CS} 端子を"L"レベルにすることによって、マイコンインタフェースが有効になります。

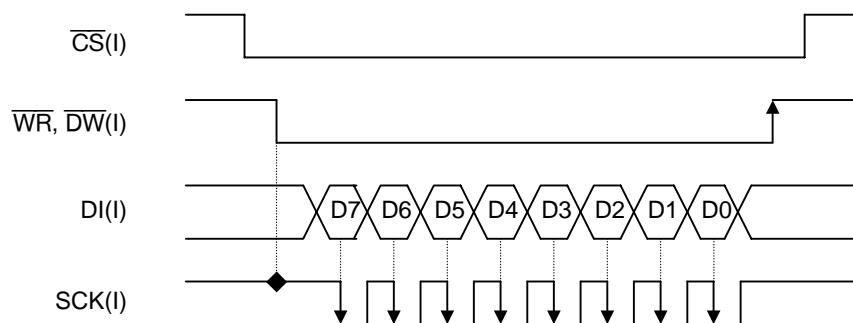
コマンド・データ入力時は、 \overline{CS} 、 \overline{WR} 端子に"L"レベルを入力後、SCK 端子の入力クロック信号に同期して、DI 端子にデータを MSB より入力します。DI 端子データは、SCK 端子クロックの立上がりりまたは立下がりエッジで LSI 内部に取り込まれ、 \overline{WR} 端子の立上がりりでコマンドが実行されます。SCK クロックの立上がりり/立下がりりの選択は、 \overline{WR} 端子の立下がりり時の SCK 端子入力レベルで行われ、 \overline{WR} 端子立下がりり時の SCK 端子レベルが"L"レベルであれば、SCK クロックの立上がりりエッジで DI 端子データが LSI 内部に取り込まれます。 \overline{WR} 端子立下がりり時の SCK 端子レベルが"H"レベルであれば、SCK クロックの立下がりりエッジで DI 端子データが LSI 内部に取り込まれます。EXT コマンド、Flash I/F コマンド入力後の各種データを入力する場合には、 \overline{DW} 端子を使用します。入力方法は、 \overline{WR} 端子によるコマンド入力方法と同様です。

コマンド・データ入力タイミング

- SCK 立上がりりエッジ動作



- SCK 立下がりりエッジ動作



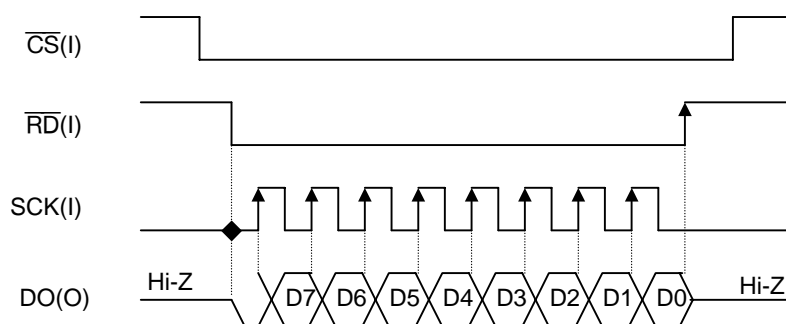
ステータス読み出し時は、 \overline{CS} 端子、 \overline{RD} 端子に"L"レベル入力後、SCK クロックに同期して DO 端子にステータスが出力されます。

SCK クロックの立上がり/立下がりの選択は、コマンド・データ入力時と同様に、 \overline{RD} 端子立下がり時の SCK 端子レベルで行われます。

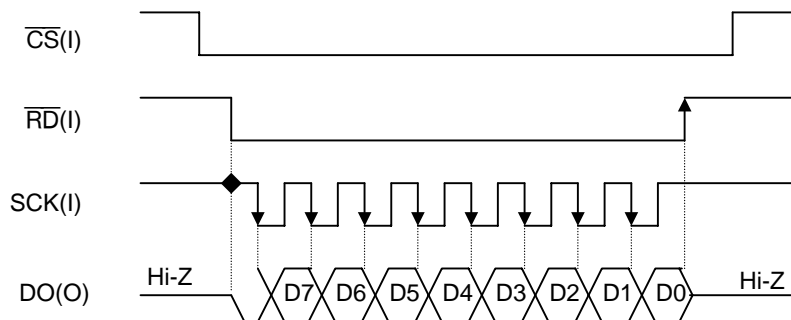
DO 端子に出力されるステータス信号の順番は、パラレルインタフェース時の D7-D0 端子に出力されるステータス信号が D7 より順に出力されます。

ステータス読み出しタイミング

- SCK 立上がりエッジ動作



- SCK 立下がりエッジ動作



コマンド一覧表

各コマンドはバイト(8bit)入力となります。PLAY,FADR, MUON, VOL が 2 バイト入力となります。
「-」のビットは Don't Care です。

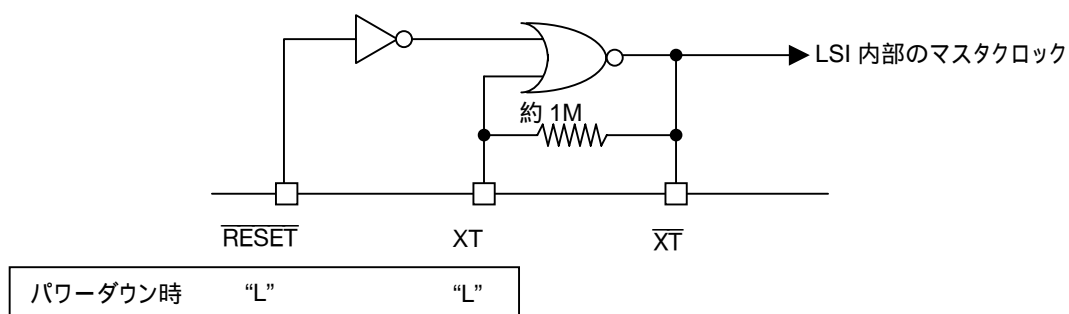
コマンド名	D7	D6	D5	D4	D3	D2	D1	D0	説明
PUP1	0	0	0	0	-	-	-	-	パワーダウン中の LSI を瞬時にコマンド待機状態へ移行します。
PUP2	0	0	0	1	-	-	-	-	パワーダウン中の LSI をポップノイズ対策を行い、コマンド待機状態へ移行します。
PDWN1	0	0	1	0	-	-	-	-	コマンド待機状態から瞬時にパワーダウン状態へ移行します。
PDWN2	0	0	1	1	-	-	-	-	コマンド待機状態からポップノイズ対策を行い、パワーダウン状態へ移行します。
PLAY	0	1	0	0	-	-	C1	C0	フレーズ指定あり再生スタートコマンドです。再生するチャンネルを指定後フレーズを入力し再生を開始します。
	F7	F6	F5	F4	F3	F2	F1	F0	
START	0	1	0	1	-	-	C1	C0	フレーズ指定なし再生スタートコマンドです。FADR コマンドによるフレーズ指定後、2 チャンネルの同時再生スタート時に使用します。
FADR	0	1	1	0	0	0	C1	C0	再生フレーズ指定コマンドです。このコマンドにより各チャンネルの再生フレーズを指定します。
	F7	F6	F5	F4	F3	F2	F1	F0	
STOP	0	1	1	1	-	-	C1	C0	再生ストップコマンドです。
MUON	1	0	0	0	-	-	C1	C0	無音挿入するチャンネルを指定後無音時間を入力し無音を挿入します。
	M7	M6	M5	M4	M3	M2	M1	M0	
SLOOP	1	0	0	1	-	-	C1	C0	繰り返し再生モードを設定するコマンドです。再生中のチャンネルに対してのみ有効となります。
CLOOP	1	0	1	0	-	-	C1	C0	繰り返し再生モードを解除するコマンドです。STOP コマンドを入力した場合には、繰り返し再生モードは自動的に解除されます。
VOL	1	0	1	1	-	-	C1	C0	音量設定するチャンネルを指定し音量を設定します。
	-	-	-	V4	V3	V2	V1	V0	
EXT	1	1	0	0	-	-	-	-	CPU I/F より音声データを入力し再生します。
Flash I/F	1	1	0	1	BE	SE	WR	RD	内蔵 Flash のデータリード/ライト/消去を行います。再生動作中は使用できません。(ML22Q54/Q58 に適用します。)

- C1,C0 : 指定チャンネル(C0="1"の時 1 チャンネル、C1="1"の時 2 チャンネル、C0,C1="1"の時 1・2 チャンネル)
F7-F0 : フレーズアドレス
M7-M0 : 無音時間の長さ
V4-V0 : 音量
RD,WR,SE,BE : モード(RD="1"の時データリード、WR="1"の時データライト、SE="1"の時セクタ消去、BE="1"の時ブロック消去)

パワーダウン機能

本 LSI はパワーダウン機能を持っています。パワーダウン状態では内部動作及び発振を停止させ、AOUTをGNDにし、スタテック I_{dd} を最小にします。
 また、XT 端子に外部クロックを供給している場合は、XT 端子を”L”レベルに固定してください。
 パワーダウン時に、XT 端子から外部クロックを供給すると、XT 端子・ \overline{XT} 端子間で電流が流れ、 I_{DD5} の仕様が満たせなくなります。

XT・ \overline{XT} 端子の等価回路を以下に示します。



リセット入力時初期状態

リセット入力時の各出力端子状態を以下に示します。

出力端子	状態	出力端子	状態
NCR1	“H”レベル	XT	“L”レベル
NCR2	“H”レベル	AOUT	“L”レベル
$\overline{BUSY1}$	“H”レベル	DAO	“L”レベル
$\overline{BUSY2}$	“H”レベル	VBG	“L”レベル
		REGOUT	Hi-Z レベル

チャンネルステータス

チャンネルステータスは NCR_n 及び \overline{BUSY}_n の 2 種類があります。

対応チャンネル	チャンネルステータス	
CH1	NCR1	$\overline{BUSY1}$
CH2	NCR2	$\overline{BUSY2}$

NCR_n =“H”は、n チャンネルに対して次に再生を行うフレーズに対する PLAY コマンド、START コマンド及び MUON コマンドが入力可能な状態を示しています。

また、 \overline{BUSY}_n =“H”は、n チャンネルが音声処理を行っていない状態を示しています。 \overline{BUSY}_n =“L”は、n チャンネルが音声処理を行っている状態を示しています。

なお、コマンド入力後のコマンド処理中の間は、全チャンネルの NCR 、 \overline{BUSY} 信号が“L”レベルになりません。

タイミングについてはマイコンインタフェースの項を参照下さい。

音声合成方式

再生する音声の性質に合わせて 2bitADPCM2 方式、4bitADPCM2 方式、8bit ストレート PCM 方式、8bit ノンリニア PCM 方式、16bit ストレート PCM 方式の 4 種類を内蔵しています。以下に、それぞれの特徴を示します。

音声合成方式	適している波形	特徴
Oki 2bit ADPCM2	通常の音声波形	沖独自の 2bit ADPCM を改良し、ビットレートを下げた音声合成方式です。
Oki 4bit ADPCM2	通常の音声波形	沖独自の 4bit ADPCM を改良し、波形の追従性を改良した合成方式です。
Oki 8bit Nonlinear PCM	高い周波数成分を含む音効果音など	波形の中心付近を 10 ビット相当の音質として再生する方式です。
8bit PCM	高い周波数成分を含む音効果音など	通常の 8bit PCM 方式です。
16bit PCM	高い周波数成分を含む音効果音など	通常の 16bit PCM 方式です。

メモリの構成と音声データの作成方法

内蔵メモリの構成は、音声管理領域、テスト領域、音声領域、編集 ROM 領域で構成されています。音声管理領域は、音声領域のデータを管理する領域です。音声データのスタートアドレス・エンドアドレス・編集 ROM 機能の使用・未使用などを制御します。この中に、256 フレーズ分の音声管理データが格納されています。

テスト領域には、工場出荷時のテスト用データが格納されています。

音声領域は、音声の波形データが格納されています。

編集 ROM 領域は、音声フレーズの連続再生のフレーズ情報を、あらかじめ ROM データ内に設定しておく場合に使用します。詳細は、「編集 ROM 機能」を参照ください。

編集 ROM を使用しない場合は、編集 ROM 領域は存在しません。

内蔵メモリのデータは、専用の開発ツールを用いて、当社指定のフォーマットで生成されます。

ROM アドレス(ML2252 時)

0x00000 0x007FF	音声管理領域 (16Kbit 固定)
0x00800 0x00807	テスト領域
0x00808 max: 0x1FFFF	音声領域
max: 0x1FFFF	編集 ROM 領域 ROM データの作成に依存

内蔵 ROM 使用禁止領域

(ML2251/52/53/54/56-XXX、ML22Q54/Q58 に適用)

内蔵 ROM は音声管理領域と音声領域の間の 8 バイトをテスト領域とし、使用禁止となります。

型名	音声領域	テスト領域
ML2251	00808 ~ FFFF	00800 ~ 00807
ML2252	00808 ~ 1FFFF	00800 ~ 00807
ML2253	00808 ~ 5FFFF	00800 ~ 00807
ML2254,22Q54	00808 ~ 7FFFF	00800 ~ 00807
ML2256	00808 ~ BFFFF	00800 ~ 00807
ML22Q58	00808 ~ FFFFF	00800 ~ 00807

注記 : アドレスは HEX 表示です。

再生時間とメモリ容量

再生時間は、メモリ容量とサンプリング周波数と再生方式に依存します。
その関係式を下に示します。

$$\text{再生時間} = \frac{1.024 \times (\text{メモリ容量} - 16) (\text{kbit})}{\text{サンプリング周波数} (\text{kHz}) \times \text{ビット長}} \quad (\text{秒})$$

(ビット長は 2bitADPCM2...2bit, 4bitADPCM2...4bit, PCM...8bit)

例えば、サンプリング周波数 16kHz、4bitADPCM2 方式とし、4Mbit の ML2254 を使用する場合は以下
のようになります。

$$\text{再生時間} = \frac{1.024 \times (4096 - 16) (\text{kbit})}{16 (\text{kHz}) \times 4 (\text{bit})} \quad 65 (\text{秒})$$

上式は、編集 ROM 機能を使用していない場合の再生時間です。

ミキシング機能

同時に 2 チャンネルのミキシングを行うことができます。また、各チャンネルは、独立して音声の PLAY・STOP を指定できます。

- ミキシング時の波形クランプに対する注意事項
ミキシングしますと、合成の計算上、クランプを起こす可能性が増えます。あらかじめクランプを起こすことがわかっている場合は、VOL コマンドで音量の調節を行って下さい。
- 異なったサンプリング周波数のミキシング方法
異なるサンプリング周波数群によるチャンネル合成を行うことはできません。
チャンネル合成を行う場合、初めに発声させるチャンネルのサンプリング周波数群が選択されます。このため、選択されたサンプリング周波数群以外のサンプリング周波数群でチャンネル合成を行った場合は、速く再生されたり遅く再生されたりしますので注意してください。
異なったサンプリング周波数をミキシングする時に可能な周波数群を以下に示します。
4.0kHz, 8.0kHz, 16.0kHz, 32.0kHz ... (1 群)
5.3kHz, 10.6kHz, 21.3kHz, 42.7kHz ... (2 群)
6.4kHz, 12.8kHz, 25.6kHz ... (3 群)

以下に、サンプリング周波数群が異なるサンプリング周波数を再生した時を示します。

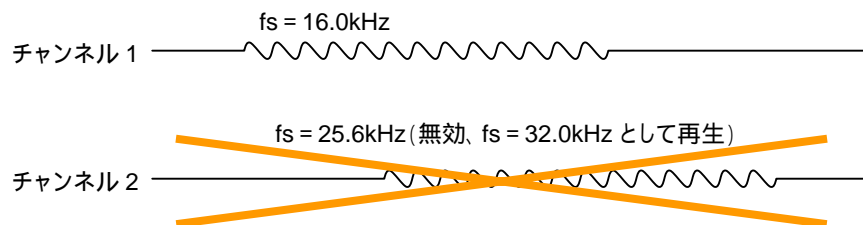


図 1 チャンネル 1, 2 が再生中に違うサンプリング周波数を再生させた場合

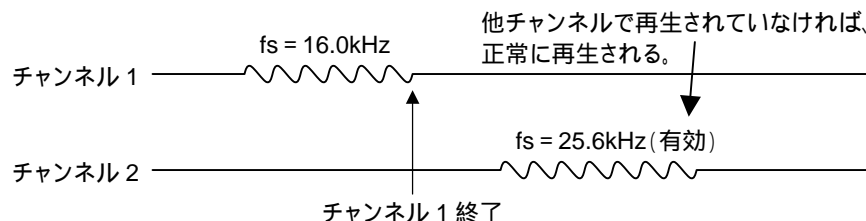


図 2 他チャンネルが終了後に違うサンプリング周波数を再生させた場合

編集 ROM 機能

編集 ROM 機能とは、複数のフレーズを連続して再生できる機能です。編集 ROM 機能を使用して、以下の機能を設定することができます。

- 連続再生 (連続再生の指定回数は、無制限。メモリ容量にのみ依存します。)
- 無音挿入機能 (4mSec ~ 1,024mSec)

編集 ROM 機能を使用することで、音声 ROM のメモリ容量を効率的に使用することが出来ます。以下に、編集 ROM 機能を使用した場合の ROM 構成例を記します。

例 1) 編集 ROM 機能を使用した場合のフレーズ

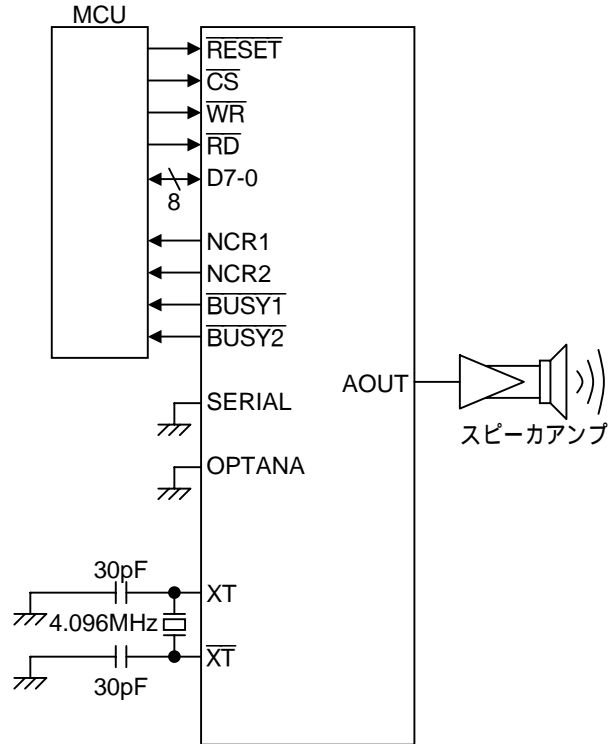
フレーズ 1	今日の天気は	晴れ	です。				
フレーズ 2	今日の天気は	雨	です。				
フレーズ 3	明日の天気は	晴れ	です。				
フレーズ 4	明日の天気は	雨	です。				
フレーズ 5	今日の天気は	晴れ	です。	無音	明日の天気は	雨	です。

例 2) 例 1)を ROM に変換した場合 ROM データの例

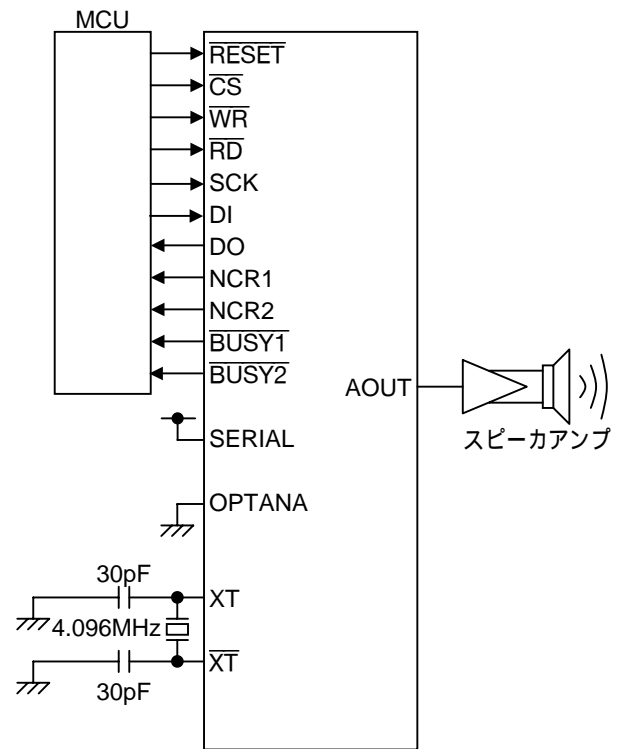
アドレス 管理領域	
今日の天気は	
晴れ	雨
です。	明日
の天気は	
編集領域	

■ 応用回路例 (ML2251/52/53/54/56-XXX, ML22Q54)

パラレル I/F 使用時

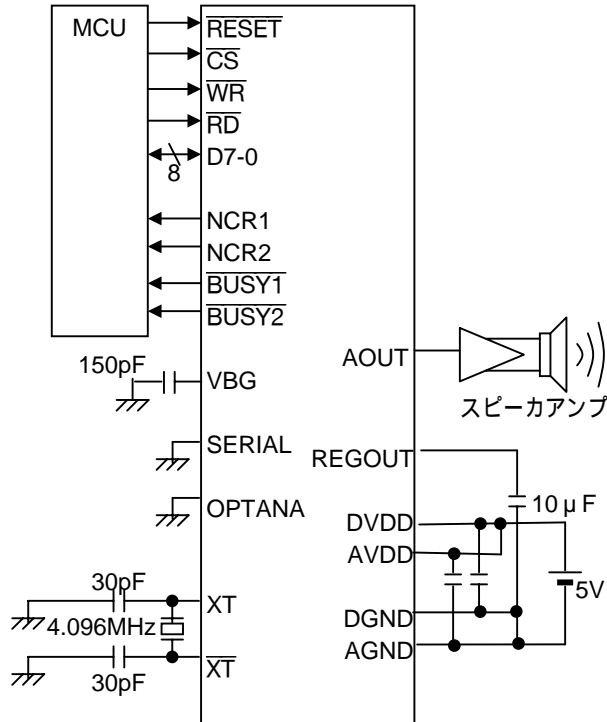


シリアル I/F 使用時

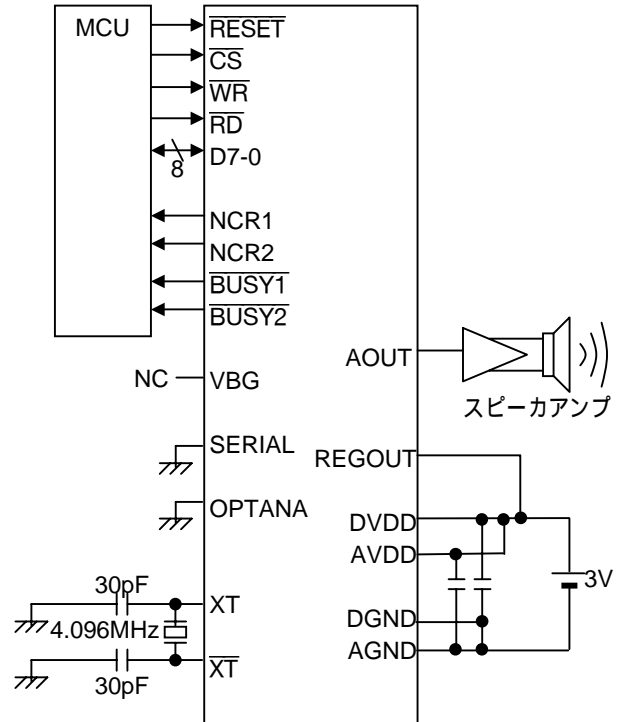


■ 応用回路例 (ML22Q58)

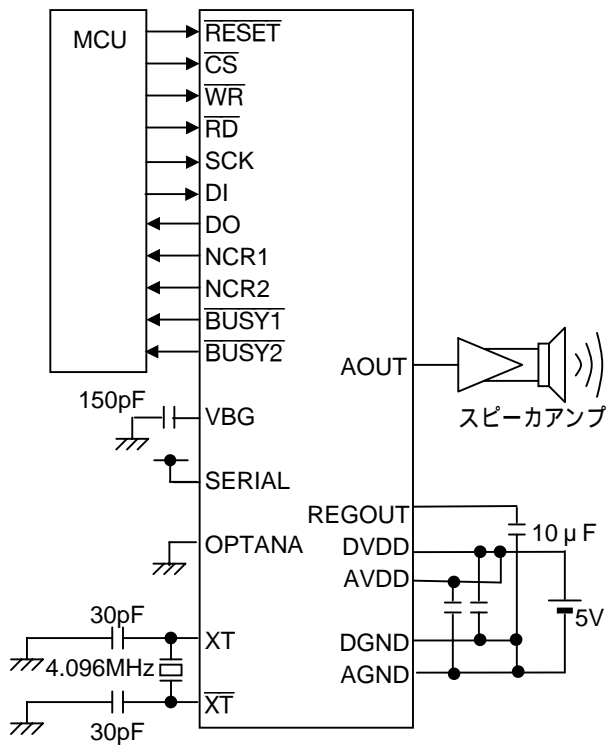
パラレル I/F 使用時(5V 電源使用時)



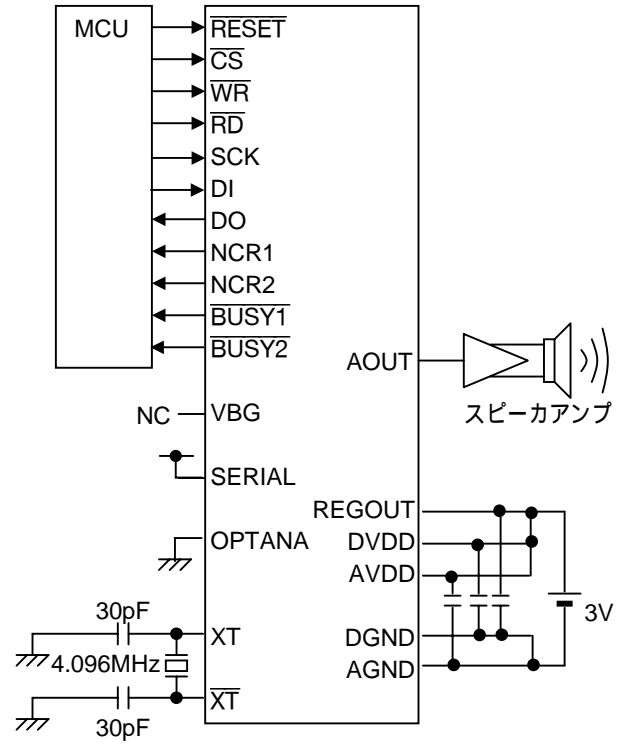
パラレル I/F 使用時(3V 電源使用時)



シリアル I/F 使用時(5V 電源使用時)

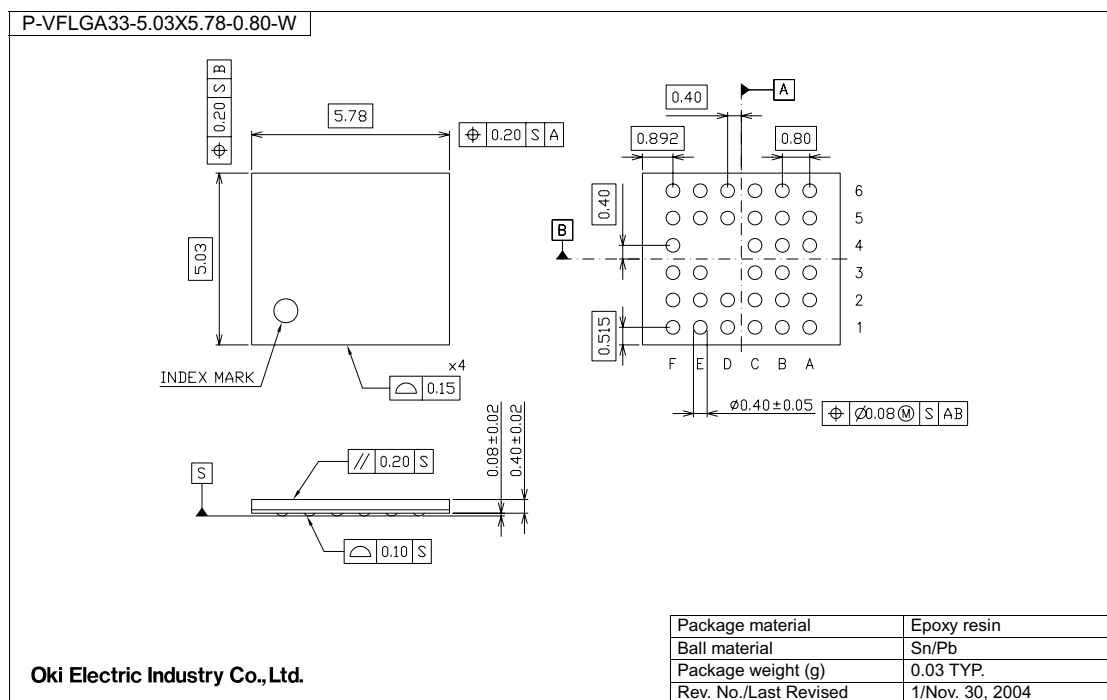


シリアル I/F 使用時(3V 電源使用時)



33 ピン W-CSP (ML2253/54-XXXHB に適用)

(単位: mm)

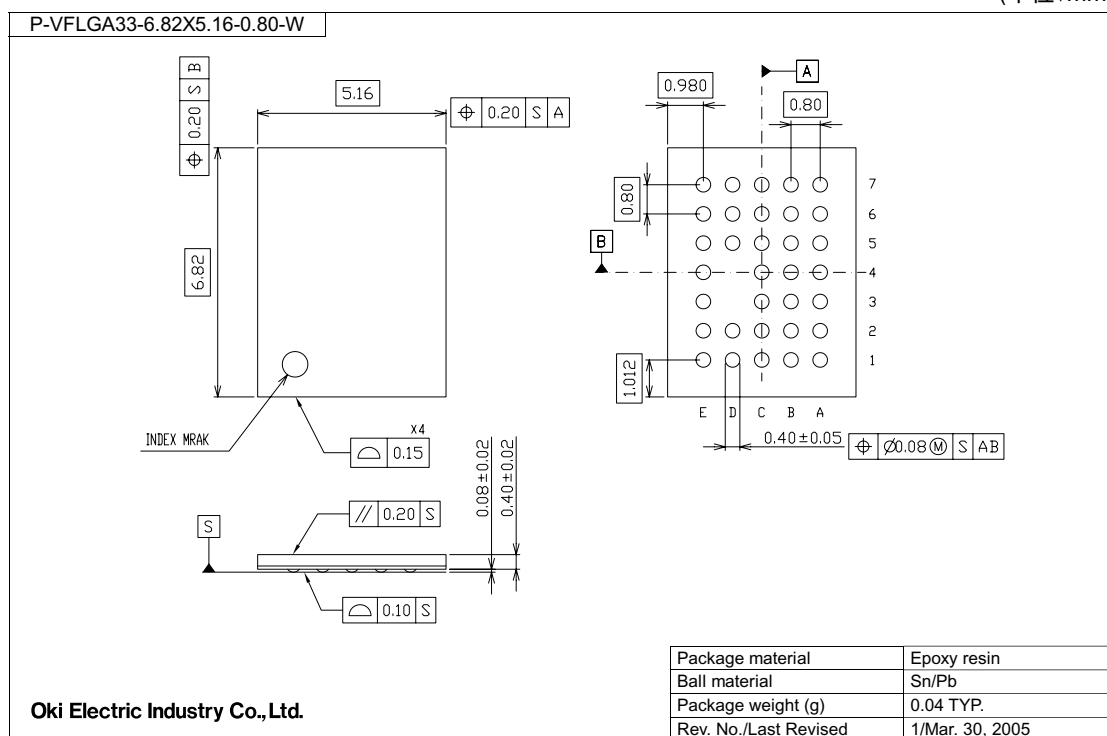


表面実装型パッケージ実装上の注意

表面実装型パッケージは、リフロー実装時の熱や保管時のパッケージの吸湿量等に変化を受けやすいパッケージです。したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件(リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせ下さい。

33 ピン W-CSP (ML2256-XXXHB に適用)

(単位:mm)



表面実装型パッケージ実装上の注意

表面実装型パッケージは、リフロー実装時の熱や保管時のパッケージの吸湿量等に変化を受けやすいパッケージです。したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件(リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせ下さい。

■ 改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
FJDL2250DIGEST-02	2003.05.12	-	-	正式初版発行
FJDL2250DIGEST-03	2003.08.21	-	81	フレーズアドレス対応リストの追加
FJDL2250DIGEST-04	2003.10.17	-	-	ML2251/53 を ML2250f に追加
		-	-	PWM に関する記載を削除
FJDL2250DIGEST-05	2004.04.20	-	-	ML2256 を ML2250f に追加
		-	22	リセット入力時初期状態に関する記載を追加
FJDL2250DIGEST-06	2004.12.27	-	-	ML22Q58 を ML2250f に追加
		-	10-12, 33	ML2253/54-XXXHB(WCSP パッケージ)を追加
		19,20	22,23	シリアルインタフェースに関する説明文と図を変更
		27	30,31	応用回路例を追加
FJDL2250DIGEST-08	2005.06.13	-	1	内蔵FlashROM の他用途の記載削除
		-	3	ML2256 33ピンW-CSPパッケージ追加
		-	11	ML2256 33ピンW-CSPパッケージの端子配置図追加
		-	12,13	端子説明に ML2256 の WCSP 端子番号欄を追加
		-	12	ML2256 追記
		-	13	シリアル I/F のタイミング図、説明文修正
		-	17	許容損失に商品毎の条件を追加 3V・5V推奨動作条件の動作温度に ML22Q58 を追
FJDL2250DIGEST-09	2005.09.15	-	-	DIGEST版内容変更なし。ヘッダー9版へ変更。
FJDL2250DIGEST-10	2006.12.01	-	26	コマンド一覧表およびコマンド説明を修正 (Don't Care ビットに修正)
		-	26	コマンド一覧表外 用語補足 「BE」に誤記を訂正
		-	28	メモリ構成と音声データの作成方法 説明文訂正
		-	29	内蔵 ROM 使用禁止領域 説明文簡略
FJDL2250DIGEST-11	2007.09.20	-	-	DIGEST版内容変更なし。ヘッダー11版へ変更。

ご注意

1. 本書に記載された内容は、製品改善及び技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、その情報が最新のものであることをご確認ください。
2. 本書に記載された動作概要及び応用回路例は、本製品の標準的な動作や使い方を説明するためのものです。したがって、実際に本製品を使用される場合には、外部諸条件を考慮のうえ回路・実装設計をしてください。
3. **設計に際しましては、最大定格、動作電源電圧範囲、放熱特性など保証範囲内でお使いください。保証値を超えての使用など本製品の誤った使用または不適切な使用等に起因する本製品の具体的な運用結果につきましては、当社は責任を負いかねますのでご了承ください。**
4. 本製品及び本書に記載された情報や図面等の使用に関して、当社は、第三者の工業所有権・知的所有権及びその他の権利に対する保証または実施権の許諾を行うものではありません。したがって、その使用に起因する第三者の権利侵害に対し、当社は責任を負いかねますのでご了承ください。
5. 当社は品質、信頼性の向上に努めておりますが、部品の性格上、ある確率の欠陥、故障が不可避だと考えられます。当社製品をお使いの場合には、この様な故障が生じても直接人命を脅かしたり、身体または財産に危害を生じさせないよう、装置やシステム上で十分な安全設計をお願いします。
6. 本書記載の製品は、一般電子機器(事務機器、通信機器、計測機器、家電製品など)に使用されることを意図しております。特別な品質・信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、身体または財産に危害を及ぼす恐れのある装置やシステム(交通機器、安全装置、航空・宇宙機器、原子力制御、生命維持装置を含む医療機器など)に使用をお考えのお客様は、必ず事前に当社販売窓口までご相談願います。
7. 本書に記載された製品には、「外国為替及び外国貿易管理法」に基づく戦略物資等に該当するものがあります。したがって、該当製品またはその一部を輸出する場合には、同法に基づく日本国政府の輸出許可が必要となりますので、その申請手続きをお取りください。
8. 本書に記載された内容を、当社に無断で転載または複製することをご遠慮ください。

Copyright 2007 OKI ELECTRIC INDUSTRY CO., LTD.

OKI 沖電気工業株式会社

〒108-8551 東京都港区芝浦4丁目10番16号(5号館)
シリコンソリューションカンパニー <http://www.okisemi.com/jp/>